



Universidad de San Carlos de Guatemala
Facultad de Ingeniería
Escuela de Ingeniería Mecánica Eléctrica

**VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL
CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRÓNICA UNO MEDIANTE EL
USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC's**

Sergio Fernando Cap Teleguario

Asesorado por el Ing. Carlos Alberto Navarro Fuentes

Guatemala, marzo de 2019

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA



FACULTAD DE INGENIERÍA

**VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL
CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRÓNICA UNO MEDIANTE EL
USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC's**

TRABAJO DE GRADUACIÓN

PRESENTADO A LA JUNTA DIRECTIVA DE LA
FACULTAD DE INGENIERÍA
POR

SERGIO FERNANDO CAP TELEGUARIO

ASESORADO POR EL ING. CARLOS ALBERTO NAVARRO FUENTES

AL CONFERÍRSELE EL TÍTULO DE

INGENIERO ELECTRICISTA

GUATEMALA, MARZO DE 2019

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA
FACULTAD DE INGENIERÍA



NÓMINA DE JUNTA DIRECTIVA

DECANO	Ing. Pedro Antonio Aguilar Polanco
VOCAL I	Ing. José Francisco Gómez Rivera
VOCAL II	Ing. Mario Renato Escobedo Martínez
VOCAL III	Ing. José Milton de León Bran
VOCAL IV	Br. Luis Diego Aguilar Ralón
VOCAL V	Br. Christian Daniel Estrada Santizo
SECRETARIA	Inga. Lesbia Magalí Herrera López

TRIBUNAL QUE PRACTICÓ EL EXAMEN GENERAL PRIVADO

DECANO	Ing. Pedro Antonio Aguilar Polanco
EXAMINADOR	Ing. Gustavo Benigno Orozco Godínez
EXAMINADOR	Ing. Julio Rolando Barrios Archila
EXAMINADOR	Ing. Jorge Gilberto González Padilla
SECRETARIA	Inga. Lesbia Magalí Herrera López

HONORABLE TRIBUNAL EXAMINADOR

En cumplimiento con los preceptos que establece la ley de la Universidad de San Carlos de Guatemala, presento a su consideración mi trabajo de graduación titulado:

**VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL
CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRÓNICA UNO MEDIANTE EL
USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC's**

Tema que me fuera asignado por la Dirección de la Escuela de Ingeniería Mecánica Eléctrica, con fecha 16 de octubre de 2017.


Sergio Fernando Cap Teleguario

Guatemala, 24 de septiembre de 2018

Ingeniero Julio Cesar Solares Peñate
Coordinador de área, Electrónica.
Escuela de Ingeniería Mecánica Eléctrica
Facultad de Ingeniería, USAC

Ingeniero Solares

Atentamente me permito comunicarle, que he tenido a la vista el informe final del trabajo de graduación del estudiante **SERGIO FERNANDO CAP TELEGUARIO**, quien se identifica con número de carné **201114584**, titulado **“VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRONICA 1 MEDIANTE EL USO DE TECNOLOGIAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC’S”**, y después de hacer las revisiones y correcciones correspondientes, lo he encontrado satisfactorio, ya que este cumple con los objetivos plateados y se ajusta al contenido indicado y autorizado según protocolo, procediendo por este medio a su aprobación final.

Por lo tanto, extendiendo la presente, solicitándole darle el trámite respectivo.

Atentamente,



Carlos Alberto Fernando Navarro Fuentes
Ingeniero Electricista
Colegiado 8339

Ing. Carlos Alberto Fernando Navarro Fuentes

Colegiado No. 8339

ASESOR



FACULTAD DE INGENIERIA

REF. EIME 190. 2018.

10 DE octubre 2018.

Señor Director
Ing. Otto Fernando Andrino González
Escuela de Ingeniería Mecánica Eléctrica
Facultad de Ingeniería, USAC.

Señor Director:

Me permito dar aprobación al trabajo de Graduación titulado: **VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRÓNICA 1 MEDIANTE EL USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC'S**, del estudiante; Sergio Fernando Cap Teleguario, que cumple con los requisitos establecidos para tal fin.

Sin otro particular, aprovecho la oportunidad para saludarle.

Atentamente,
ID Y ENSEÑAD A TODOS


Ing. Julio César Solares Peñate
Coordinador de Electrónica





REF. EIME 04. 2019.

El Director de la Escuela de Ingeniería Mecánica Eléctrica, después de conocer el dictamen del Asesor, con el Visto bueno del Coordinador de Área, al trabajo de Graduación del estudiante: **SERGIO FERNANDO CAP TELEGUARIO** Titulado: **VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRÓNICA 1 MEDIANTE EL USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC'S,** procede a la autorización del mismo.

Ing. Otto Fernando Andriano González

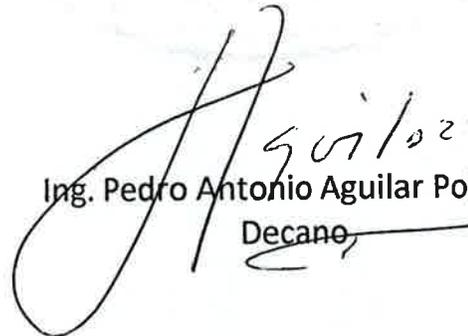


GUATEMALA, 5 DE FEBRERO 2019.



El Decano de la Facultad de Ingeniería de la Universidad de San Carlos de Guatemala, luego de conocer la aprobación por parte del Director de la Escuela de Ingeniería Mecánica Eléctrica, al Trabajo de Graduación titulado: **VIRTUALIZACIÓN DEL TEMA DE TRANSISTORES DE EFECTO DE CAMPO DEL CONTENIDO DE LA UNIDAD TRES DEL CURSO DE ELECTRÓNICA UNO MEDIANTE EL USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN TIC's**, presentado por el estudiante universitario: **Sergio Fernando Cap Teleguario**, y después de haber culminado las revisiones previas bajo la responsabilidad de las instancias correspondientes, autoriza la impresión del mismo.

IMPRÍMASE:


Ing. Pedro Antonio Aguilar Polanco
Decano



Guatemala, marzo de 2019

/gdech

ACTO QUE DEDICO A:

Dios	Por ser una inspiración para la adquisición de conocimientos y verdades.
Mis padres	Miguel Cap Patal y María Isabel Teleguario Patal, por su amor incondicional e inspiración para la elección de una vocación.
Mis hermanos	Luis Miguel y Mario Alejandro, por su apoyo incondicional.
Mis familiares	Por sus buenos deseos.
Mis amigos	Por los momentos compartidos a lo largo de la vida.

AGRADECIMIENTOS A:

Universidad de San Carlos de Guatemala	Por ser una fuente de conocimientos necesarios para la vida profesional.
Facultad de Ingeniería	Por permitirme desarrollarme académicamente a través de sus cátedras.
Mis amigos de la Universidad	Por compartir cada etapa y cada reto a lo largo de la vida universitaria.
Mi asesor	Ing. Carlos Alberto Navarro Fuentes, por guiarme con su conocimiento y experiencia en la elaboración del presente trabajo de graduación.

ÍNDICE GENERAL

ÍNDICE DE ILUSTRACIONES.....	VII
LISTA DE SÍMBOLOS	XIII
GLOSARIO	XV
RESUMEN.....	XVII
OBJETIVOS.....	XIX
INTRODUCCIÓN	XXI
1. MÉTODO CONSTRUCTIVISTA PARA EL APRENDIZAJE Y EL USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN (TIC'S).....	1
1.1. Modelo constructivista para el aprendizaje.....	1
1.1.1. Objetivos del uso del modelo constructivista para el aprendizaje	2
1.1.2. Papel que desempeña el estudiante bajo el modelo constructivista	2
1.1.3. Papel que desempeña el docente bajo el modelo constructivista	3
1.2. <i>B-learning</i> o aprendizaje semipresencial	3
1.2.1. Características del aprendizaje <i>b-learning</i>	5
1.3. Tecnologías de la Información y Comunicación TIC's.....	7
1.3.1. Herramientas informáticas para el aprendizaje.....	10
1.3.1.1. Plataformas virtuales	10
1.3.1.2. Software de simulación.....	11
1.3.1.3. Medios audiovisuales	15

2.	DESARROLLO DE CONCEPTOS	21
2.1.	Descripción de transistor de efecto de campo FET	21
2.1.1.	Construcción del transistor	22
2.1.2.	FET y JFET	24
2.1.3.	MOSFET	30
2.1.3.1.	MOSFET tipo enriquecimiento	30
2.1.3.2.	MOSFET tipo empobrecimiento	34
2.1.4.	Características de transferencia	37
2.1.4.1.	JFET	37
2.1.4.2.	MOSFET	40
2.2.	Polarización DC del transistor	42
2.2.1.	Auto-polarización.....	42
2.2.2.	Polarización fija	45
2.2.3.	Polarización mediante divisor de voltaje	47
2.2.4.	Configuración en puerta común	49
2.3.	Análisis AC del transistor	50
2.3.1.	Acción amplificadora	51
2.3.2.	Modelo AC del transistor	52
2.3.3.	Funcionamiento como amplificador.....	53
2.3.3.1.	Configuración polarización fija.....	54
2.3.3.2.	Configuración autopolarización	57
2.3.3.3.	Configuración divisor de tensión	63
2.3.3.4.	Configuración fuente común.....	65
2.3.3.5.	Configuración fuente-seguidor	68
2.3.4.	Amplificadores en multietapas.....	70
3.	EJERCICIOS Y APLICACIONES	73
3.1.	Descripción de transistores de efecto de campo.....	73
3.2.	Ejercicios sobre características de transferencia	76

3.2.1.	Ejercicio 1	76
3.2.2.	Ejercicio 2	78
3.2.3.	Ejercicio 3	79
3.2.4.	Ejercicio 4	81
3.3.	Ejercicios sobre polarización DC de FET	83
3.3.1.	Ejercicio 1	83
3.3.2.	Ejercicio 2	87
3.3.3.	Ejercicio 3	92
3.3.4.	Ejercicio 4	95
3.3.5.	Ejercicio 5	98
3.3.6.	Ejercicio 6	102
3.3.7.	Ejercicio 7	105
3.3.8.	Ejercicio 8	108
3.3.9.	Ejercicio 9	111
3.3.10.	Ejercicio 10	113
3.4.	Ejercicios del transistor FET en AC	115
3.4.1.	Ejercicio 1	115
3.4.2.	Ejercicio 2	116
3.4.3.	Ejercicio 3	117
3.4.4.	Ejercicio 4	117
3.4.5.	Ejercicio 5	120
3.4.6.	Ejercicio 6	122
3.4.7.	Ejercicio 7	125
3.4.8.	Ejercicio 8	128
3.4.9.	Ejercicio 9	130
3.4.10.	Ejercicio 10	133
3.4.11.	Ejercicio 11	137
3.4.12.	Ejercicio 12	141
3.4.13.	Ejercicio 13	146

3.4.14.	Ejercicio 14.....	150
3.4.15.	Ejercicio 15.....	155
4.	REALIZACIÓN DE APLICACIONES SIMULADAS CON SOFTWARE .	159
4.1.	Características de transferencia.....	159
4.2.	Polarización DC FET.....	163
4.3.	Punto de operación y transconductancia	168
4.4.	Análisis AC del transistor	173
4.4.1.	Funcionamiento como amplificador - polarización fija.....	174
4.4.2.	Funcionamiento como amplificador autopolarización	179
4.4.3.	Funcionamiento como amplificador divisor de voltaje.....	184
4.4.4.	Funcionamiento como amplificador compuerta común.....	189
4.4.5.	Funcionamiento como amplificador fuente común	195
5.	PROPUESTAS DE EVALUACIONES CONCEPTUALES Y DE APLICACIÓN	199
5.1.	Evaluación sobre descripción de transistores de efecto de campo	199
5.2.	Evaluación sobre polarización DC del transistor	202
5.3.	Evaluación sobre el análisis AC del transistor.....	211
5.4.	Evaluación del transistor FET como amplificador	214
5.5.	Evaluación de amplificadores en multietapas	218
	CONCLUSIONES.....	221
	RECOMENDACIONES	223

BIBLIOGRAFÍA..... 225
APÉNDICES 227

ÍNDICE DE ILUSTRACIONES

FIGURAS

1.	Interfaz principal MultiSim 14.1	13
2.	Componentes MultiSim 14.1	14
3.	Evolución de medios audiovisuales.....	16
4.	Descripción primeras patentes FET	22
5.	Estructura semiconductor P y semiconductor N.....	23
6.	Representación JFET Canal P y canal N.....	24
7.	Transistor JFET canal N.....	25
8.	Comportamiento de niveles de voltaje JFET canal N.....	26
9.	Representación de saturación en JFET canal N	27
10.	Gráfica de operación de JFET canal N	28
11.	Curvas de operación de JFET canal N.....	29
12.	Esquema MOSFET tipo enriquecimiento	30
13.	Polarización MOSFET tipo enriquecimiento	31
14.	Actuación de campos eléctricos en MOSFET tipo enriquecimiento	32
15.	Canal formado en MOSFET tipo enriquecimiento.....	33
16.	MOSFET tipo enriquecimiento canal n.....	33
17.	MOSFET tipo enriquecimiento canal p.....	34
18.	MOSFET tipo empobrecimiento canal n.....	35
19.	MOSFET tipo empobrecimiento canal n.....	36
20.	MOSFET tipo empobrecimiento canal p.....	37
21.	Curvas características de operación JFET.....	38
22.	Zona óhmica JFET	39
23.	Curvas características de operación MOSFET tipo enriquecimiento ...	41

24.	Configuración autopolarización.....	43
25.	Configuración equivalente autopolarización	43
26.	Configuración polarización fija	45
27.	Regla de división de voltaje	47
28.	Polarización por división de voltaje	48
29.	Polarización por puerta común	49
30.	Modelo equivalente AC JFET	52
31.	Amplificador en configuración polarización fija	54
32.	Sustitución del circuito equivalente de ca del JFET en la red	55
33.	Red de la figura dibujada de nuevo	55
34.	Determinación de Z_0	56
35.	Amplificador en configuración de autopolarización	57
36.	Red de circuito equivalente configuración autopolarización	58
37.	Red vuelta a dibujar	58
38.	Configuración de autopolarización del JFET incluyendo R_s sin r_d	60
39.	Inclusión de los efectos r_d en la configuración autopolarización del JFET	62
40.	Configuración AC JFET, divisor de tensión	64
41.	Modelo equivalente AC , JFET divisor de tensión.....	64
42.	JFET fuente común.....	66
43.	JFET fuente común equivalente	66
44.	JFET fuente común circuito equivalente	67
45.	Configuración JFET fuente seguidor.....	68
46.	Configuración JFET fuente-seguidor	69
47.	Configuración JFET fuente seguidor.....	71
48.	Curva solución 3.2.1. ejercicio 1	77
49.	Curva solución, 3.2.3 ejercicio 3	80
50.	Curva solución, 3.2.4 ejercicio 4	83
51.	Ejercicios de polarización, 3.3.1 ejercicio 1	84

52.	Ejercicios de polarización, 3.3.2 ejercicio 2.....	87
53.	Curva 1 ejercicio de polarización, 3.3.2 ejercicio 2.....	89
54.	Curva 2, ejercicio de polarización, 3.3.2 ejercicio 2.....	91
55.	Ejercicios de polarización, 3.3.3 ejercicio 3.....	93
56.	Ejercicios de polarización, 3.3.4. ejercicio 4.....	96
57.	Ejercicios de polarización, 3.3.5 ejercicio 5.....	98
58.	Regla de división de voltaje.....	99
59.	Ejercicios de polarización, 3.3.6. ejercicio 6.....	102
60.	Ejercicios de polarización, 3.3.7. ejercicio 7.....	105
61.	Ejercicios de polarización, ejercicio 8.....	109
62.	Ejercicios de polarización, 3.3.9. ejercicio 9.....	112
63.	Ejercicios de polarización, 3.3.10. ejercicio 10.....	113
64.	Ejercicios del transistor FET en AC, 3.4.4. ejercicio 4.....	118
65.	Ejercicios del transistor FET en AC, 3.4.5. ejercicio 5.....	120
66.	Circuito equivalente, 3.4.5. ejercicio 5.....	121
67.	Ejercicios del transistor FET en AC, ejercicio 6.....	123
68.	Circuito equivalente, 3.4.6. ejercicio 6.....	123
69.	Ejercicios del transistor FET en AC, 3.4.7. ejercicio 7.....	125
70.	Circuito equivalente, 3.4.7. ejercicio 7.....	126
71.	Ejercicios del transistor FET en AC, 3.4.8 ejercicio 8.....	128
72.	Circuito equivalente, 3.4.8. ejercicio 8.....	129
73.	Ejercicios del transistor FET en AC, 3.4.9 ejercicio 9.....	131
74.	Ejercicios del transistor FET en AC, 3.4.10. ejercicio 10.....	134
75.	Ejercicios del transistor FET en AC, 3.4.11. ejercicio 11.....	137
76.	Circuito equivalente, 3.4.11. ejercicio 11.....	140
77.	Ejercicios del transistor FET en AC, 3.4.12. ejercicio 12.....	142
78.	Circuito equivalente, 3.4.12. ejercicio 12.....	145
79.	Ejercicios del transistor FET en AC, 3.4.13. ejercicio 13.....	147
80.	Circuito equivalente, 3.4.13. ejercicio 13.....	149

81.	Ejercicios del transistor FET en AC, 3.4.14. ejercicio 14	151
82.	Ejercicios del transistor FET en AC, 3.4.15. ejercicio 15	155
83.	Características de transferencia, circuito por simular	160
84.	Gráfico de resultados, características de transferencia	162
85.	Características de 2N5484	163
86.	Conexión de elementos, polarización DC	164
87.	Puente a tierra, polarización DC	165
88.	Conexión potenciómetro a 100 %, polarización DC.....	166
89.	Acercamiento con potenciómetro a 100 %, polarización DC	167
90.	Circuito, punto de operación y transconductancia	169
91.	Herramienta DC Sweep	170
92.	Configuración de herramienta DC Sweep.....	170
93.	Gráfica de V_{GS} vs I_d , punto de operación y transconductancia	172
94.	Configuración de transistor en AC polarización fija.....	174
95.	Circuito amplificador en polarización fija.....	175
96.	Salida amplificada amplificador en polarización fija	175
97.	Efecto de carga en circuito amplificador en polarización fija.....	176
98.	Medición de salida de amplificador en polarización fija	177
99.	Conexión de osciloscopio de amplificador en polarización fija	178
100.	Comparación en osciloscopio de amplificador en polarización fija	178
101.	Configuración de transistor para amplificador en autopolarización.....	180
102.	Simulación de circuito de amplificador en autopolarización	180
103.	Medición de voltaje de salida de amplificador en autopolarización.....	181
104.	Efectos de carga en amplificador en autopolarización.....	182
105.	Colocación de osciloscopio en amplificador en autopolarización	183
106.	Comparación de entrada y salida de amplificador en autopolarización.....	183
107.	Características de transistor para circuito amplificador en división de tensión	185

108.	Circuito por simular de amplificador en división de tensión.....	185
109.	Medición de salida de circuito amplificador con división de tensión...	186
110.	Medición de voltaje con señal cuadrada de amplificador en división de tensión.....	187
111.	Comparación de señal de entrada y salida de amplificador en división de tensión.....	188
112.	Comparación con señal triangular de amplificador en división de voltaje	188
113.	Configuración de transistor para amplificador en compuerta común .	190
114.	Arreglo circuito amplificador en compuerta común	190
115.	Medición de circuito amplificador en compuerta común.....	191
116.	Osciloscopio en circuito amplificador en compuerta común.....	192
117.	Señal diente de sierra en circuito amplificador en compuerta común	193
118.	Señal triangular en circuito amplificador en compuerta común	193
119.	Señal sinusoidal en circuito amplificador en compuerta común	194
120.	Arreglo de circuito en fuente común.....	195
121.	Entrada y salida de voltaje circuito amplificador en fuente común	196
122.	Medición de señales bajo carga de circuito amplificador en fuente común	197
123.	Desfase entre señales de entrada y salida amplificador en fuente común	198
124.	Evaluación descripción de transistores de efecto de campo.....	200
125.	Evaluación 6, polarización DC	204
126.	Evaluación 7, polarización DC	205
127.	Evaluación 8, polarización DC	207
128.	Evaluación 9, polarización DC	208
129.	Evaluación 10, polarización DC.....	210
130.	Evaluación 5, análisis AC.....	213
131.	Evaluación 1, FET como amplificador	214

132.	Evaluación 2, FET como amplificador.....	215
133.	Evaluación 3, FET como amplificador.....	217
134.	Evaluación de amplificadores en multietapas	218

TABLAS

I.	Beneficios y recursos requeridos	7
II.	Paradigmas en el uso de las TICs	9
III.	Características del uso de software para la educación.....	12
IV.	Corriente de drenado, según VGS.....	77
V.	Corriente de drenado, 3.2.3 ejercicio 3	80
VI.	Corriente de drenado, 3.2.4 Ejercicio 4.....	82
VII.	Corriente de drenado, 3.3.2 ejercicio 2	88
VIII.	Datos obtenidos, características de transferencia	160
IX.	Toma de datos, polarización DC.....	167
X.	Datos obtenidos, punto de operación y transconductancia.....	171

LISTA DE SÍMBOLOS

Símbolo	Significado
C	Capacitancia
I	Corriente
F	Faradio
∞	Infinito
kHz	Kilohercio
m	Metro
mm	Milímetro
mS	Milisiemens
Π	Número pi
Ω	Ohmios
%	Porcentaje
R	Resistencia
V	Voltios

GLOSARIO

Capacitancia	Dispositivo conformado por conductores y dieléctricos, capaz de almacenar energía en forma de campo eléctrico.
Circuito eléctrico	Conjunto de dispositivos eléctricos pasivos y activos conectados con el fin de realizar una determinada tarea.
Corriente	Flujo de electrones debido a la influencia de un potencial eléctrico.
Corriente alterna	Señal de corriente el cual oscila de dirección en un circuito eléctrico.
Corriente directa	Señal de corriente el cual no cambia de dirección de flujo en un circuito eléctrico.
FET	Transistor de Efecto de campo (del inglés <i>field effect transistor</i>), dispositivo semiconductor que debe su nombre a su funcionamiento por medio de campo eléctrico.
Ganancia	Factor que acompaña en la salida a la señal de entrada.

Multímetro	Instrumento utilizado para la medición de parámetros eléctricos entre dos puntos.
Osciloscopio	Instrumento utilizado para registrar oscilaciones de señales presentándolas en una pantalla para su visualización.
Resistor	Dispositivo pasivo capaz de obstruir el paso de corriente, medido internacionalmente en ohmios.
Simulación	Representación bajo condiciones controladas de un fenómeno con el fin de comprobar una hipótesis.
TIC	Siglas provenientes a tecnologías de la información y comunicación, concepto que se refiere a técnicas para almacenar, procesar y difundir todo tipo de información, visual o digital.
Voltaje Pico	Voltaje máximo alcanzado por una señal de alterna.
Voltaje RMS	Voltaje efectivo de una señal alterna.

RESUMEN

En este trabajo se tratarán temas relacionados con el estudio de los transistores de efecto de campo, mismos que son parte del contenido del curso de Electrónica uno específicamente de la unidad tres del contenido general de la asignatura, por medio de una propuesta de explicación de la teoría, ejemplos solucionados, ejercicios dirigidos mediante software especializado y evaluaciones.

El contenido del curso será presentado de acuerdo con la teoría constructivista del aprendizaje, el cual establece que el estudiante aprenderá mediante la práctica, razón del porqué se resolverán ejercicios considerados como clave para la asimilación de los conceptos, asimismo, las premisas de esta teoría constructivista serán presentadas en el primer capítulo.

Se estudiarán distintas aplicaciones que los transistores de efecto de campo poseen, dentro las más importantes la amplificación de señales, por lo que se realiza un estudio del comportamiento de ellos mediante simulaciones con el software Multisim, donde se mostrarán distintas características en la amplificación, así como la manera de construir los mismos circuitos.

Asimismo, se propondrán evaluaciones relacionados directamente con el contenido abarcado en el presente, con el fin de detectar por el mismo estudiante las fortalezas y debilidades en el proceso de aprendizaje. De esta manera se realiza una propuesta para la retroalimentación de los temas tratados en la unidad tres del curso de Electrónica Uno.

OBJETIVOS

General

Virtualizar el contenido de la unidad tres del curso de electrónica uno bajo el método constructivista del aprendizaje y el uso de TIC'S

Específicos

1. Desarrollar los conceptos relacionados con el tema de transistores de transistores de efecto de campo, realizando videos explicativos de los temas.
2. Realizar ejercicios relacionados con los conceptos expuestos y explicarlos por medios audiovisuales.
3. Desarrollar mediante software especializado, una serie de prácticas de laboratorio.
4. Proponer evaluaciones conceptuales y de aplicación.

INTRODUCCIÓN

Actualmente, la tecnología hace posibles nuevas formas de educación y cada vez se requiere conocer más en el menor tiempo posible. Por ello, el uso de las tecnologías de la información y comunicación surge como una alternativa para el aprendizaje. El uso de tecnología, para la educación no es un tema reciente ya que ha crecido conjuntamente con el desarrollo de humano, hasta el punto de que hoy en día es indispensable el uso de estas en cualquier grado de educación.

En la educación superior, en la actualidad, el método tradicional es de uso generalizado. Este consiste en que el estudiante asista a un aula, escuche al catedrático, tome apuntes, haga tareas con lo aprendido y, posteriormente, se evalúa. Este método es efectivo, sin embargo, con el desarrollo continuo de las tecnologías es posible innovar y mejorar el proceso de aprendizaje, con retroalimentación continua.

La finalidad de este trabajo es proponer una metodología basada en la teoría constructivista de la enseñanza, la cual se desarrollará a partir del concepto de que el alumno aprende haciendo. Por ello, se realizarán etapas que comprenden, conocer la teoría de cada uno de los temas relacionados con el capítulo tres del curso de electrónica uno. La segunda etapa comprende el diseño de ejercicios prácticos, con los cuales el estudiante podrá observar las aplicaciones de la teoría prevista en la etapa uno. Como tercera etapa, se plantearán aplicaciones guiadas. De esta forma se reúnen los conceptos y el estudiante experimenta con distintas alternativas en un software de simulación y

como última etapa, se propondrán evaluaciones que puedan diagnosticar el nivel de avance que el estudiante ha tenido con esta metodología.

1. MÉTODO CONSTRUCTIVISTA PARA EL APRENDIZAJE Y EL USO DE TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIÓN (TIC'S)

A continuación, se describen los detalles relacionados con el modelo constructivista para el aprendizaje enfocado a las nuevas tendencias para el aprendizaje utilizado en la actualidad

1.1. Modelo constructivista para el aprendizaje

El modelo se realiza mediante la teoría constructivista para el aprendizaje, la cual asienta su base en el constructivismo pedagógico. Esta teoría postula la necesidad de entregar al estudiante los recursos que le permitan realizar sus propios procedimientos para resolver un problema y, por tanto, seguir aprendiendo por sí mismo a medida que resuelve más problemáticas relacionadas.

Los principios para un modelo constructivista para el aprendizaje son los siguientes: se confrontará el aprendizaje como un proceso dinámico en el que los conocimientos nuevos se comparen con anteriores. Se aprenderá conforme lo aprendido, con base en la experiencia. Los significados se construyen en la mente de cada sujeto; aprender requiere de ciertos recursos, como el tiempo para cometer errores; y por último se destaca la motivación, como componente clave para el aprendizaje.

1.1.1. Objetivos del uso del modelo constructivista para el aprendizaje

La aplicación del modelo del constructivismo para el aprendizaje tiene como objetivo lo siguiente:

- Aprender a aprender.
- Aprender a partir de ejemplos.
- Solucionar problemas y situaciones a partir de casos reales.
- La capacidad de identificar la información relevante para un problema dado, interpretarla, clasificarla en forma útil, buscar relaciones entre la información nueva y la adquirida previamente.
- Enfatizar el desarrollo de actividades en grupo para facilitar la negociación social de conocimientos.
- Favorecer el desarrollo de los procesos cognitivos y creativos, para que el estudiante en su vida profesional se desarrolle con autonomía e independencia.

1.1.2. Papel que desempeña el estudiante bajo el modelo constructivista

Dentro de esta estructura de aprendizaje el estudiante se caracteriza por lo siguiente:

- Es autónomo, dado que puede obrar bajo su propio criterio y con independencia aprendiendo bajo su propio ritmo.
- Es activo, con la necesidad de aprender, el estudiante deberá realizar actividades como ejercicios para un aprendizaje pleno.

- Es responsable de su propio proceso de aprendizaje, porque cada estudiante conoce sus fortalezas y debilidades al momento de adquirir un conocimiento nuevo.

1.1.3. Papel que desempeña el docente bajo el modelo constructivista

Se distinguen las funciones que el docente deberá realizar:

- Ser facilitador de situaciones en que el alumno desarrolle actividades mentales constructivas siendo orientador y dinamizador.
- Debe conocer la individualidad cognitiva de cada estudiante para guiarlo en el proceso, esto significa que el profesor debe conocer las debilidades que el estudiante presente. Muchas veces será el mismo para todos los estudiantes.
- Participar activamente en las propuestas como ejercicios o actividades.
- Proponer ideas y defender sus ideas, el estudiante tiene la facultad de cuestionar las distintas ideas o conceptos, para lo cual el profesor debe estar capacitado.

1.2. *B-learning* o aprendizaje semipresencial

Blended Learning (b-learning) o aprendizaje semipresencial se refiere al modo de aprendizaje que combina el método tradicional, es decir, el presencial donde el estudiante asiste a las clases, y el método a distancia, requiriendo un componente tecnológico a través de una plataforma virtual donde se disponga cada uno de los recursos, como videos, software especializado, entre otros que se expondrán más adelante.

El *B-learning* surgió como respuesta a la demanda educativa y la transición hacia las nuevas tecnologías que, a nivel mundial, ha tenido un auge significativo, se afirma que la inclusión tecnológica en la educación incluso puede ser menos costosa ya que es posible realizarla con software libre incorporando este al proceso de aprendizaje de los estudiantes. Asimismo, tuvo mayor auge luego de que la educación a distancia, es decir *e-learning* no cumplió con las expectativas. Esta no requería una interacción personal, puesto que se aprendía por medio de los distintos medios electrónicos en cualquier lugar y en cualquier momento pero aparecían inconvenientes relacionados con que el material era limitado, es decir si el tema era complejo, este difícilmente puede tener respuesta a cuestionamientos específicos. Se veía la necesidad de interactuar con un conocedor para responder interrogantes específicas. Por otra parte, esta modalidad no influyó en el aprovechamiento de los estudiantes y, por lo tanto, no se evidenciaba evolución en el aprendizaje. El *e-learning* aún era una opción para que la educación tuviera una mayor cobertura por lo que descartar completamente esta opción sería un error. La combinación de la asesoría del docente y los medios tecnológicos complementaban y consolidaban el aprendizaje que por sí solo el *e-learning* no logró concretar.

Diversos autores señalan que la forma híbrida de aprendizaje permite una educación personalizada para los estudiantes más allá del aula, ya que es el complemento de lo que se creía dos polos opuestos.

Actualmente, se visualiza tres objetivos distintos en el *b-learning* y estas son, en síntesis, los siguientes: reducir costos de formación, así como la reducción de recursos, como hojas de papel, entre otros útiles escolares, mejorar los resultados de aprendizaje y formar profesionales que puedan desenvolverse adecuadamente en la sociedad de la información y comunicación.

1.2.1. Características del aprendizaje *b-learning*

La modalidad *b-learning* permite diversas situaciones en las cuales supera al método tradicional, a pesar de ello, aún se tiene un cierto escepticismo al ser una práctica poco común en la educación superior. Si bien ha sido desarrollado, se vislumbra que aún puede ser explotado de una mejor forma y quizás en un futuro no lejano este modelo sea tan aceptado como el método tradicional.

Entre los aspectos en el cual el método *b-learning* presenta ventaja respecto al tradicional se encuentra la reducción de tiempo, ya que muchos conceptos se expondrán por algún medio digital, reduciendo el tiempo que el profesor y el estudiante emplean tanto en una clase, como los inconvenientes de asistir cada día al salón de clase, como el tráfico lento, la delincuencia, la exposición que se tiene al estar en la calle, entre otros. Asimismo, se puede observar que un problema específico puede resolverse desde distintos enfoques y no únicamente del punto de vista del profesor.

Con el uso de tecnología es posible diversificar las técnicas de enseñanza para el enriquecimiento y la facilitación del aprendizaje del estudiante, por ejemplo, será posible desde algún software especializado, la simulación de cada ejercicio planteado acercando más lo estudiado con un problema real. Además, es posible y de una forma más sencilla la proporción de tutorías personales para atender de manera personalizada a alumnos mediante tutorías en línea de los estudiantes que así lo requieran.

Como resultado de lo anterior, se obtendrá que el alumno gane mayor libertad en horario y formas de estudio, haciendo que el curso sea personal y a la vez, flexible, dado que el profesor podrá tratar a los alumnos de manera más cercana.

Este modelo presenta también ciertas desventajas, como que el éxito de este (un aprendizaje pleno) depende de cómo el profesor y alumno afronten el desarrollo de las actividades. Esto también se observa en el método tradicional. Sin embargo, la poca experiencia con este método aumenta la desconfianza de su ejecución óptima.

También depende de los recursos tecnológicos que tanto profesor como alumno puede adquirir, al estar en un país con altos índices de desigualdad, una computadora, o teléfono inteligente no están al alcance de todos los alumnos.

Por último, otro de los inconvenientes que se ha detectado al momento de la aplicación del modelo, es la deserción del alumno, si este no se adapta a la modalidad.

Como se observa, tanto el método tradicional como el que se expone comparten la mayoría de las desventajas, también las presenta el modelo tradicional, por lo que no se afronta una situación desconocida. A continuación, se muestra un resumen con los principales beneficios y recursos requeridos para una estrategia exitosa de *b-learning*.

Tabla I. **Beneficios y recursos requeridos**

Beneficios	Recursos requeridos
<p>Desde el punto de vista comercial:</p> <ul style="list-style-type: none"> ▪ Aranceles más bajos ▪ Honorarios docentes más bajos ▪ Marketing atractivo ▪ Captación rápida de clientes <p>Desde el punto de vista académico:</p> <ul style="list-style-type: none"> ▪ Democratización del currículo ▪ Socialización de los contenidos ▪ Reflexión crítica ▪ Asimilación de contenidos de manera ecléctica ▪ Constatación de aprendizajes por diversos medios ▪ Mayor interacción tutor/estudiante ▪ Mejores resultados académicos en los estudiantes <p>Desde la perspectiva cognitiva:</p> <ul style="list-style-type: none"> ▪ Co-responsabilidad del estudiante ▪ Utilización de un enfoque heurístico de búsqueda de soluciones ▪ Centralidad del estudiante ▪ Mayor involucramiento del estudiante en su aprendizaje <p>Desde el punto de vista práctico:</p> <ul style="list-style-type: none"> ▪ Mayor disponibilidad de tiempo ▪ Organización personal del tiempo y de los trabajos ▪ Establecimiento de metas personales 	<p>Componente presencial:</p> <ul style="list-style-type: none"> ▪ Clase magistral ▪ Seminarios y talleres ▪ Organización en equipos colaborativos ▪ Textos de estudio y guías <p>Componente virtual:</p> <ul style="list-style-type: none"> ▪ Espacio en la Web ▪ Utilización de herramientas de comunicación sincrónica/asincrónica ▪ Bibliotecas virtuales ▪ Bitácoras personales alojadas en plataforma basal <p>Componente metodológico:</p> <ul style="list-style-type: none"> ▪ Trabajo colaborativo ▪ Aprendizaje basado en problemas ▪ Búsqueda de materiales en la red ▪ Tutorías en línea ▪ Autoevaluación y/o coevaluación ▪ Retroalimentación del tutor

Fuente: VERA, Fernando. La Modalidad Blenden-Learning en la Educación Superior. p 12.

1.3. Tecnologías de la Información y Comunicación TIC's

Una TIC se define como un conjunto de técnicas y equipos informáticos que, por medio de cualquier medio electrónico, comunica a dos o más individuos. Dado el avance tecnológico, la comunicación pueda darse desde

distintos medios. Desde la invención de la imprenta han evolucionado. Han superado épocas y tecnologías, como el código Morse y el telégrafo, las ondas de radio y televisión, la telefonía móvil, las computadoras, hasta llegar a los equipos electrónicos más sofisticados que se conocen en la actualidad.

Con el alza en la tecnología de las computadoras se observó una automatización de tareas realizadas rutinariamente, utilizando estas como un medio de procesamiento y almacenamiento de datos en las oficinas. Luego de la instauración de redes, los computadores aumentaron su funcionalidad y se obtuvo una herramienta de comunicación que facilitó el acceso a interfaces remotas que ofrecían distintos servicios. En la actualidad, esto se conoce como internet y permite la comunicación entre computadoras, a través de ciertos protocolos de comunicación.

Estos cambios influyen de una forma directa en los sectores de la sociedad, haciendo posible que la población acceda a un sinnúmero de información de forma rápida, por lo cual las instituciones educativas deben preparar al estudiante para el empleo correcto de esta tecnología.

En síntesis, una TIC es una herramienta tecnológica que permite una comunicación a distancia, en este caso, entre alumno y profesor. Se destaca que las tecnologías de la información y comunicación no reemplazan al docente ni posibilitan la enseñanza sin su persona. Estas deben utilizarse como un instrumento para la comunicación y creación de nuevas técnicas de aprendizaje.

El modelo requiere de plataformas virtuales donde estarán disponibles los conceptos estudiados en este trabajo. Además, es necesario un software de

simulación para acercar más al estudiante a un problema real y medios audiovisuales, para la exposición de cada tema.

La integración de las tecnologías de la información y comunicación se realizará de manera que se garantice el acceso a los recursos tecnológicos presentes. Para ello, se deben entregar herramientas actualizadas, relevantes, oportunas, confiables y explicables.

Experimentalmente, se ha evidenciado la importancia del aprendizaje en grupo en diversas circunstancias, para lo cual el estudiante suele formar grupos de estudio. La posibilidad de comunicarse en foros utilizando TICs implicará una mejor forma de comunicación fomentando esta práctica.

Asimismo, la introducción de tecnologías de la información y comunicación (TIC) en la educación plantea el siguiente cuadro comparativo:

Tabla II. **Paradigmas en el uso de las TICs**

Viejo paradigma (sin TICs)	Nuevo paradigma (con TICs)
<ul style="list-style-type: none"> ▪ Disponibilidad limitada de cursos y/o programas ▪ Entrega del servicio educativo en modalidad presencial ▪ Actividades basadas en un calendario académico rígido ▪ Oferta educativa a nivel local y/o nacional ▪ Formación terminal ▪ Libros como principal fuente de información ▪ Enfoque monodisciplinario ▪ Enfoque centrado en la enseñanza ▪ Tecnología como gasto 	<ul style="list-style-type: none"> ▪ Creación de cursos a pedido³ ▪ Entrega del servicio educativo a distancia y/o en modalidad combinada⁴ ▪ Actividades académicas a través de todo el año ▪ Oferta educativa transfronteriza ▪ Formación continua ▪ Información disponible en línea ▪ Enfoque multi-/inter-/transdisciplinario ▪ Enfoque centrado en el aprendizaje ▪ Tecnología como inversión y elemento diferenciador

Fuente: VERA, Fernando. La Modalidad Blenden-Learning en la Educación Superior, p 8.

1.3.1. Herramientas informáticas para el aprendizaje

La comunicación entre alumno profesor puede realizarse de dos formas. Estas permitirán un intercambio a escala verbal, textual y visual, de forma asíncrona y forma síncrona. La diferencia entre estas dos radica en el tiempo en que se entrega el mensaje, siendo la primera el caso en que no existe coincidencia temporal como por ejemplo una carta escrita en papel o un correo electrónico y la segunda se refiere a aquel caso donde se realiza un cambio de palabras en tiempo real, como por ejemplo una conversación, chat, video llamadas.

En este sentido, se propone la utilización de tres herramientas principales, que conjunto a las clases presenciales se complementarán para la orientación hacia un aprendizaje óptimo.

1.3.1.1. Plataformas virtuales

Una plataforma virtual consiste en una aplicación de software que se encuentra instalado en un servidor para administrar, distribuir y supervisar las actividades de formación no presencial. En él estará disponible el material didáctico que el encargado preparará, agregando también una vía de comunicación que puede ser correo electrónico, chat, llamadas o video llamadas.

Este modelo plantea la utilización de una plataforma LMS (learning Management System), la cual es un sistema de gestión en el que se distribuye los materiales del curso, desarrollar foros de discusión, realizar tutorías, seguimiento o hasta evaluación.

En estos espacios virtuales, es importante que el docente conozca los alcances que pueda obtener la plataforma para su aplicación, planificando estrategias para lograr un aprendizaje pleno, al utilizar herramientas que contribuyan a lograr el desarrollo personal de estudiante.

Se distinguen ciertas ventajas al utilizar una plataforma virtual, tal como el fácil acceso, reforzar el aprendizaje basado en software de simulación, tema el cual se abordará en el siguiente inciso.

Existen diversas plataformas o aplicaciones que pueden ser utilizadas, entre ellas MOODLE, CLAROLINE, USSUMA, entre otros.

El factor común entre ellas es que presentan variadas utilidades para la administración de los cursos educativos, así como registrar usuarios, calendarizar actividades, entre otros. Estas herramientas tienen opciones para la creación de materiales y donde publicarlos, así como la creación de evaluaciones formales y de autoevaluación, material que estará disponible para los estudiantes en el futuro.

1.3.1.2. Software de simulación

Son una forma dinámica de representar ciertos entornos. Pueden ser a través de animaciones, gráficos u otros para que se experimente en ambientes controlados. De esta manera se aprende a tomar decisiones y adquirir experiencia en situaciones que pueden resultar difíciles de conseguir ya sea por la disponibilidad de materiales aunando el gasto financiero que esto conlleve.

Históricamente, los softwares de simulación, tuvieron un alza durante la segunda guerra mundial, ya que fueron ideados varios modelos de simulación

con la finalidad de agilizar prácticas experimentales de la física y posteriormente con fines militares y así evitar un gasto financiero desmedido.

Hoy, existe una diversidad amplia de softwares de simulación en los campos de la ingeniería con los cuales se han logrado avances. Un ejemplo es en la simulación de redes de transmisión de energía eléctrica, donde se implementa el esquema de protecciones ideales sin adquirir equipos difíciles de instalar y onerosos. En este caso el software ha reducido todo tipo de esfuerzo y disminuye el tiempo para la implementación del proyecto.

A continuación, muestra una tabla con las características del empleo de simuladores en la educación:

Tabla III. **Características del uso de software para la educación**

Características en la educación:
<ul style="list-style-type: none">• Permite la ejercitación del aprendizaje.• Alto nivel de interactividad.• Apoya el aprendizaje de tipo experimental y conjetural.• Tienen por objeto enseñar un determinado contenido.• El usuario trata de entender las características de los sucesos, cómo controlarlos o qué hacer ante diferentes circunstancias.• El usuario es activo, se convierte en constructor de su aprendizaje con la experiencia

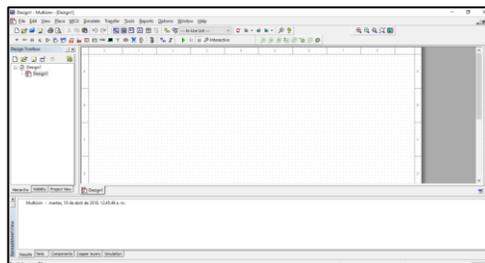
Fuente: elaboración propia.

Teniendo en cuenta la utilidad del software de simulación, a continuación se presenta el software MultiSim 14.1.

MultiSim 14.1. es una herramienta originalmente creada por una compañía llamada *Electronics Workbench*, la cual, actualmente, es una división de la firma *National Instruments* misma que tiene su origen en Austin, Texas, Estados Unidos. Este programa ofrece un diseño enfocado a la exploración de teoría de circuitos, así como una gama de componentes semiconductores disponibles en la librería del programa, mismo con lo que es posible la simulación integrada de hasta varios componentes. En el software se presenta entorno de simulación SPICE acrónimo del inglés de *Simulation Program with Integrated Circuits Emphasis* (Programa de simulación con énfasis en circuitos integrados). Este simulador permite el uso de componentes según la codificación comercial, tomando en cuenta los limitantes de los componentes reales, por tal motivo, es posible realizar una simulación ideal para la enseñanza y el aprendizaje del funcionamiento de los componentes.

Para la realización del modelo se utilizará la versión 14.1 de MultiSim, a continuación, se muestra la interfaz principal del programa

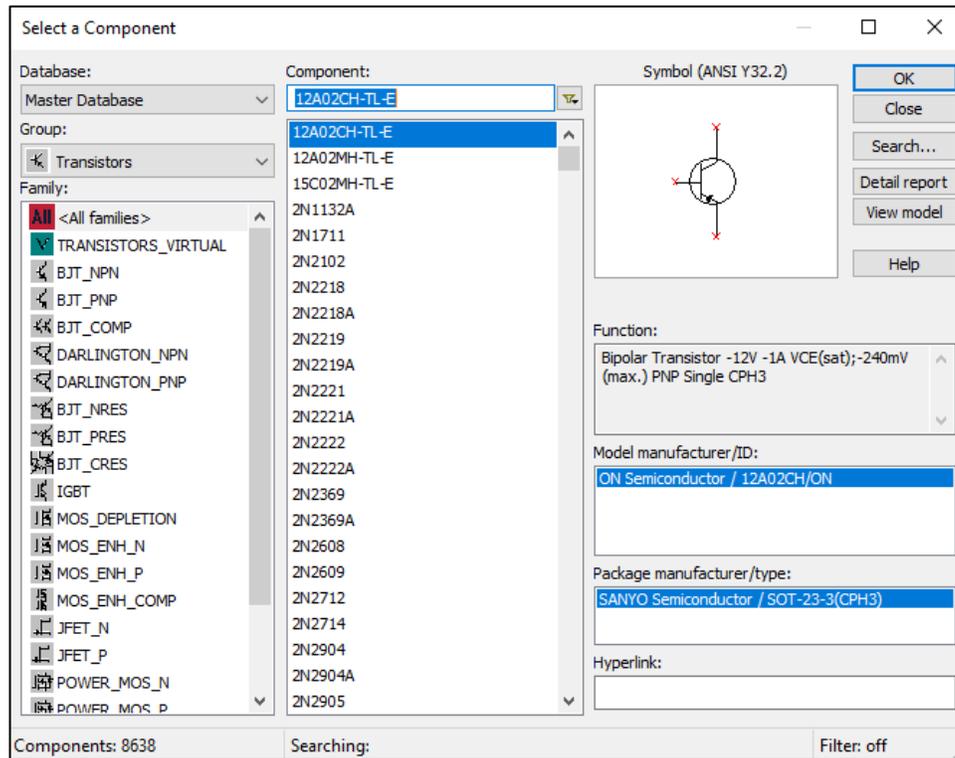
Figura 1. **Interfaz principal MultiSim 14.1**



Fuente: MultiSim 14.1.

Como muestra de los componentes disponibles, se muestra la siguiente imagen:

Figura 2. Componentes MultiSim 14.1



Fuente: MultiSim 14.1.

Sin embargo, los simuladores tienen debilidades o límites al ser creados con objetivos definidos. Por ejemplo, un simulador de vuelo debe precisar los controles de un modelo o varios, sin embargo, existirán ciertas situaciones que se presentarán en la vida real que el simulador no será capaz de recrear.

En el ejemplo anterior, se distingue cierta debilidad en el programa de simulación. Por tal motivo siempre se obtendrá cierto riesgo al basarse únicamente con un simulador. Esta es la base utilizada para realizar actualizaciones constantes con los programas de simulación, con lo que se

preferirá emplear siempre la última versión del simulador que la aplicación lo requiera.

1.3.1.3. Medios audiovisuales

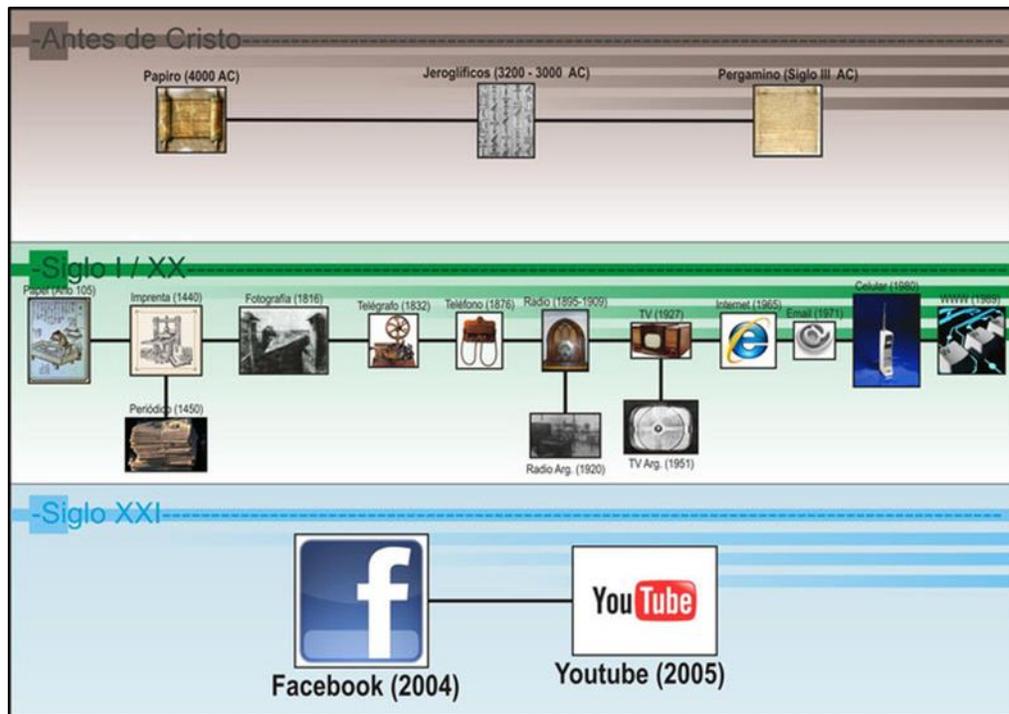
A Finales del siglo XIX y principios del siglo XX se produce un invento revolucionario, la creación del lenguaje audiovisual, las primeras imágenes proceden como fruto de los hermanos Lumiere en Paris durante el año de 1885.

La cultura audiovisual es una forma revolucionaria de codificar y de almacenar los recuerdos, ideas y el pensamiento humano. A diferencia de la escritura, el lenguaje audiovisual es más comprensivo ya que no requiere de una alfabetización previa para poder captar y comprender lo expresado con imágenes y sonidos llegando incluso a confundir la representación audiovisual con la realidad logrando poder manipular mejor a la población.

Durante el siglo XX la cultura audiovisual se ha extendido por todo el planeta fundamentalmente por el cine y la televisión.

A finales del siglo XX la digitalización de la información, a través de las computadoras y teléfonos celulares, ha hecho que el contenido informativo esté almacenado en grandes volúmenes y de diferentes formas, como sonidos imágenes texto etc. y, a la vez, conectada con otras personas en tiempo real y tiempo diferido.

Figura 3. Evolución de medios audiovisuales



Fuente: https://www.google.com.gt/evolucion_herramientas_audiovisuales. Consulta: febrero 2018.

El desarrollo de las técnicas y de la tecnología de las comunicaciones ha sido a lo largo de la historia de la humanidad un factor modernizador, no solo de los sectores productivos, sino de la sociedad y, por supuesto, también de la educación. La educación se ha valido de los medios técnicos y tecnológicos disponibles para poder materializarse de manera eficiente.

En el caso de las nuevas tecnologías aplicadas a la educación, sus aplicaciones pedagógicas, corresponden a los infopedagogos, estos representan aquellos profesionales de la educación del siglo XXI, que conociendo la ciencia y el arte de lograr aprendizajes, emplean adecuadamente

las nuevas TIC's para lograr sus objetivos, Científicos, investigadores, especialistas, personas que orientan su formación para obtener conocimientos y capacidades que les convierte en profesionales de esta rama

Los primeros medios audiovisuales retroproyectors, proyectores de diapositivas, magnetófonos, proyectores llegaron a las aulas como herramientas que podían facilitar la presentación y comprensión de la información y su uso generalizado fuera del aula no constituyó un paso previo a su utilización en entornos educativos. La digitalización de la información, que hace posible la integración de lenguajes y la difusión de documentos multimedia por Internet, proporciona a las TICs un lugar privilegiado en el mundo de la educación.

La educación audiovisual nace como disciplina en la década de 1920. Dado a los avances del cine, los catedráticos y pedagogos comenzaron a utilizar materiales audiovisuales como apoyo para hacer llegar a los educandos, de una forma más directa, las enseñanzas más complejas y abstractas. Durante la II Guerra Mundial, los servicios militares utilizaron este tipo de materiales para entrenar a grandes cantidades de población en breves espacios de tiempo, poniéndose de manifiesto que este tipo de método de enseñanza era una valiosa fuente de instrucción que contaba con grandes posibilidades para el futuro.

Los diversos estudios de psicología de la educación han puesto en evidencia las ventajas que presenta la utilización de medios audiovisuales en el proceso enseñanza-aprendizaje. Su empleo permite que el alumno asimile una cantidad de información mayor al percibirla de forma simultánea a través de dos sentidos: la vista y el oído.

Por otro lado, la educación a través de medios audiovisuales posibilita una mayor apertura para el estudiante y el centro de estudio hacia el mundo exterior, permite enfrentar las fronteras geográficas.

El uso de los materiales audiovisuales puede acercar a los alumnos experiencias más allá de su propio ámbito escolar y difundir la educación a otras regiones y países, es accesible a más personas. El interés de la política educativa por incorporar el uso de tecnología en las escuelas y vincularla al proceso de formación de los alumnos y capacitación docente no es una estrategia reciente, existen experiencias en distintos ámbitos educativos.

Conviene subrayar que la sola posesión de los medios audiovisuales o de los recursos informáticos, no moderniza los procesos ni garantiza los resultados. Es necesario articular la incorporación de la tecnología con el currículo escolar, mediante el proceso de enseñanza-aprendizaje, resignificar el papel del alumno y del docente, garantizar la capacitación, entre otros aspectos.

Para conocer el avance real de las iniciativas que el sector educativo ha llevado a cabo en el uso e incorporación de medios audiovisuales y tecnología informática en las escuelas, es imperativo disponer de información que permita conocer el nivel de disposición y uso de la tecnología, la innovación de los ambientes de aprendizaje, el diseño y producción de contenidos, desarrollo de estrategias didácticas, aplicación en el aula y el impacto obtenido.

Los medios audiovisuales pueden ser fuente de motivación para las personas durante el aprendizaje.

A continuación se mostrara algunas ventajas de los medios audiovisuales en la enseñanza:

- Ayudan a presentar de manera objetiva, dándoles claridad y realismo.
- Captan y mantienen el interés de los educandos.
- Hacen posible que los objetivos de aprendizaje se alcancen en un tiempo más corto.
- Ayudan a que los alumnos se involucren en diversas actividades y aprendizaje activo.

Actualmente, no se puede hablar de tecnología audiovisual sin relacionar con medios cruzados multimedia, la cual consiste en el uso de forma simultánea de varios recursos audiovisuales. Esto intenta reducir el conjunto de aparatos informáticos que forman parte de ellos en una unidad operativa.

Una forma realista de aplicación de multimedia es la preparación de equipos que están formados por distintos materiales que desarrollan un tema en específico, tales como folletos, diapositivas, laminas, películas y realidad en tres dimensiones.

Los diagramas usan sonidos y movimientos de imágenes desde varios proyectores, este tipo de presentaciones mediante proyecciones a partir de programas informáticos tal como Power Point.

En los últimos años ha habido avances tecnológicos aplicables a la educación para ofrecer una experiencia al alumno y hacer cada vez un aprendizaje más efectivo reduciendo el tiempo de instrucción y los costos de enseñanza.

2. DESARROLLO DE CONCEPTOS

2.1. Descripción de transistor de efecto de campo FET

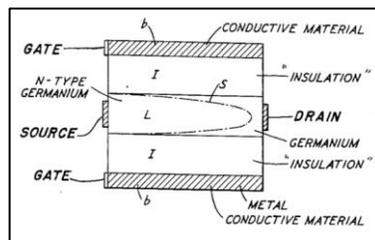
Un transistor de efecto de campo conocido como FET (*Field Effect Transistor*) es un tipo de transistor que se compone de tres terminales. A diferencia de un transistor bipolar BJT, este debe su funcionamiento a una señal de voltaje y no de corriente. También se llaman unipolares, debido a que funcionan con un solo portador de carga. Igual que un transistor bipolar, una analogía de su funcionamiento es la de un grifo de agua, el cual dejará fluir el líquido obedeciendo la disposición de la llave. Así como el grifo de agua, que posee dos orificios donde se espera que pase el fluido y una llave donde se controla la cantidad de este fluido, el transistor FET cuenta con un dos terminales donde se dejará fluir la corriente y una terminal donde se controlará, estos se denominan drenador (*Drain*), Fuente (*Source*) y Puerta (*Gate*). La primera hace referencia al terminal donde salen los portadores de carga, la segunda se refiere a la terminal por donde entran los portadores y la tercera es la que controla la corriente de la carga que atraviese el FET.

Entre las características del FET está su alta impedancia por lo cual es uno de los dispositivos preferidos para la mayoría de las aplicaciones de conmutación. Esto se debe a que no existen portadores minoritarios, por lo que el corte es más rápido, dado que no hay carga almacenada que tenga que ser eliminada del área de unión.

2.1.1. Construcción del transistor

Este dispositivo se descubrió durante la primera mitad del siglo pasado, pero William Shockley solicitó se patentará desde el año 1951. Dichos documentos cuentan con un detalle gráfico de la construcción básica de estos, lo cual se muestra a continuación.

Figura 4. Descripción primeras patentes FET



Fuente: PATENT US2744970. Semiconductor signal translating devices. p. 1.

El transistor se construye a partir de conductores, semiconductores y aislantes, como se muestra en la imagen anterior. En su funcionamiento influyen la disposición física al construirlo y las características de los materiales.

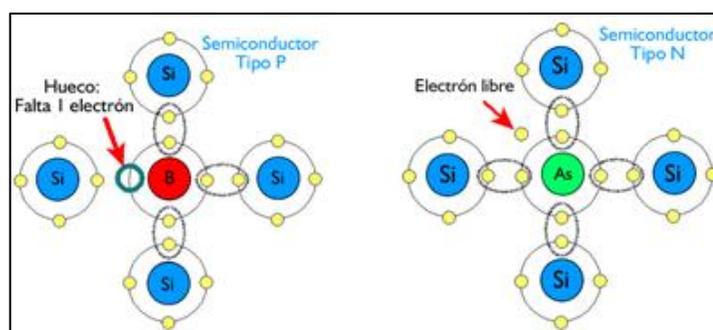
Los transistores FET se construyen a partir de semiconductores de silicio o germanio. Estos semiconductores tendrán la característica de que se construyen con impurezas para mejorar la conductividad eléctrica dopando de cargas ya sea positivas (huecos) o negativas (electrones), lo que se conoce como materiales extrínsecos.

La clasificación de los semiconductores dopados se realiza según la carga añadida por las impurezas, clasificándose de este modo, como semiconductor tipo P o tipo N, lo cual definirá el sentido de la corriente en el transistor.

Semiconductor tipo P. Para la construcción de un material de este tipo, se deben añadir impurezas a un semiconductor, como el Silicio o Germanio. La impureza añadida deberán ser elementos trivalentes, es decir, con tres electrones de valencia que pueden ser Galio, Indio, o Boro. Esto se debe a que ellos no aportarán 4 electrones necesarios para los 4 enlaces, sino 3 lo cual originará un *hueco* o un enlace sin completar, por lo que este material aceptará, rápidamente, electrones para completar el enlace, en este, la carga mayoritaria será positiva.

Semiconductor tipo N. En la construcción de materiales de esta naturaleza, a diferencia del tipo P, este será dopado con materiales pentavalentes, los cuales poseen 5 electrones de valencia como el Fósforo, Arsénico o Antimonio, lo cual resultará en la formación de 4 enlaces y dejando electrones sin aparear, en este material la carga mayoritaria será negativa. A continuación se muestra los dos tipos de semiconductores.

Figura 5. Estructura semiconductor P y semiconductor N



Fuente: LANDIN, Pedro. *Semiconductores intrínsecos y extrínsecos*
<http://pelandintecno.blogspot.com/2014/04/semiconductores-intrinsecos-y.html>. Consulta: marzo 2018.

Se utilizan dieléctricos, por ejemplo el Bióxido de Silicio (SiO_2) los cuales serán sometidos a campos eléctricos y según sus propiedades de poca conducción obstaculizarán el flujo de cargas a través de él.

Utilizará también metales conductores, los cuales serán utilizados para la distribución de campos eléctricos producidos para el funcionamiento del transistor y para conectar terminales al mismo.

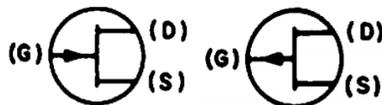
2.1.2. FET y JFET

Como se ha indicado el acrónimo FET proviene del inglés Field Effect Transistor, sin embargo, es la denominación que se le da a la gama de transistores que funcionan bajo el mismo principio, uno de los más utilizados es el JFET el cual sus siglas provienen de Junction Fiel Effect Transistor.

Estos transistores pueden ser de canal n o bien de canal p, dependiendo del dopado de los materiales con que sean fabricados.

La simbología, según ANSI Y32.2 de este tipo de transistor se muestra a continuación

Figura 6. Representación JFET Canal P y canal N



Transistor JFET Canal P y Transistor JFET Canal N

Fuente: ANSI Y32.2

Donde:

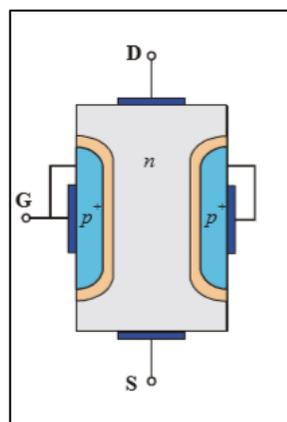
D: Drenador. (*Drain*, del inglés), Es la terminal por la cual salen los portadores del dispositivo (los electrones en el JFET de canal n y los huecos en el canal p)

S: Fuente (*Source*, del inglés), Se refiere al terminal por el que entran los portadores

G: Puerta (*Gate*, del inglés) Esta terminal es la que controla la corriente de portadores a través del canal

Para entender el funcionamiento de este transistor, se mostrará en la siguiente imagen un transistor de canal n, donde se explicará el funcionamiento según los materiales con el cual es fabricado para un JFET canal n.

Figura 7. **Transistor JFET canal N**

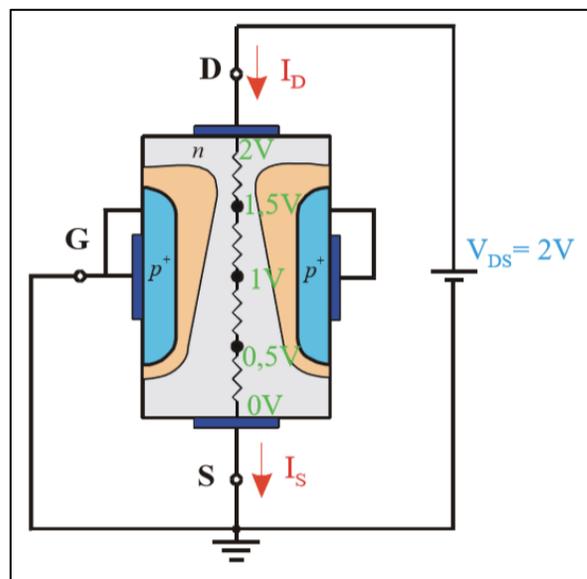


Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

En la imagen anterior, se visualiza 3 terminales, así como la colocación de los materiales tipo p^+ y n . asimismo se observa, entre el material tipo p^+ y n , la zona de deplexión o zona carente de portadores libres. Para efectos de la explicación cualitativa del transistor se observa la siguiente imagen

Figura 8. **Comportamiento de niveles de voltaje JFET canal N**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

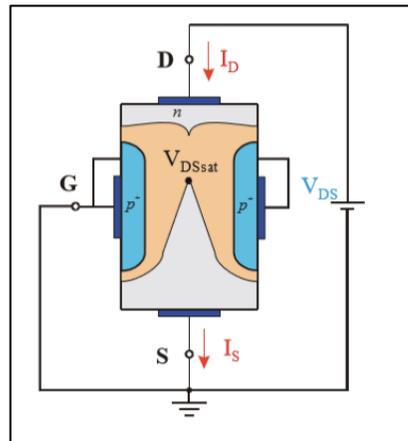
Se identifica los siguientes parámetros $V_{GS}=0$ V, I_D , I_S , incrementaran conforme se aplique un mayor voltaje V_{DS} . Se observa que la zona de deplexión aumenta conforme se aplique un mayor voltaje V_{DS} , y, además, esta zona se distribuye de manera que cuanto más cercano este este de la terminal D, menor será el ancho disponible de canal n, se observa también el sentido de la corriente, al ser los electrones atraídos hacia D, este fijará el sentido el cual será de D a S. las condiciones propician que las corrientes I_D e I_S sean iguales y

se verán afectadas por la resistencia que presenta el canal entre el drenador D y la fuente S.

Se identifica que la zonas de deplexión es ancha en la parte superior de las zonas de material tipo p y más estrechas en la parte inferior. Se ha determinado, también, que a valores bajos de V_{DS} , se tendrá un comportamiento similar a una resistencia, es decir, un incremento casi lineal entre la corriente que atraviesa en el dispositivo y el voltaje de alimentación, debido a que el estrechamiento es poco significativo.

Sin embargo, a medida que aumente el voltaje V_{DS} , el estrechamiento ocupará el total del canal, por lo que se verá afectada la circulación de la corriente, como se muestra a continuación:

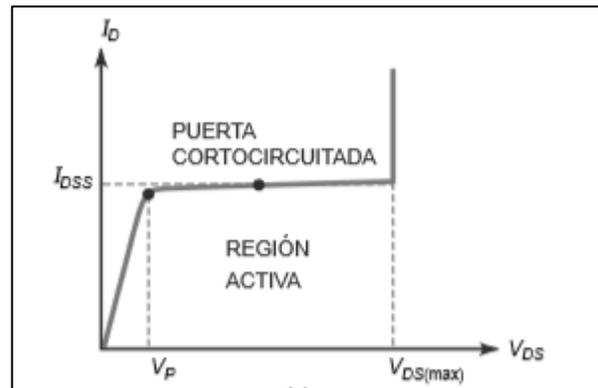
Figura 9. **Representación de saturación en JFET canal N**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

Figura 10. **Gráfica de operación de JFET canal N**



Fuente: MALVINO, Albert. *Principios de Electrónica*. p. 404.

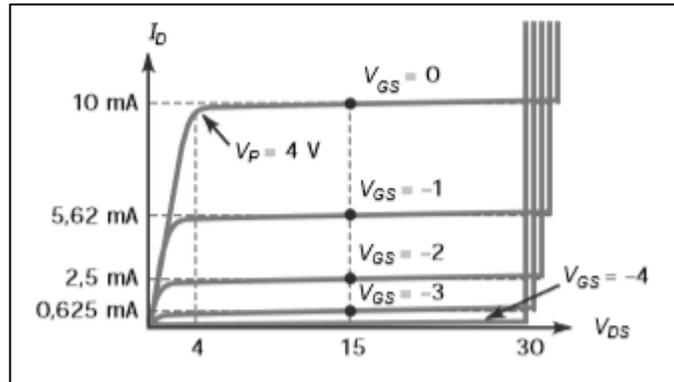
Se identifica la existencia de un voltaje de saturación o estrangulamiento V_p , y la corriente de saturación I_{DSS} . La curva presenta una región lineal a la cual se le denomina región óhmica.

En la región óhmica el JFET equivale a una resistencia cuyo valor aproximado es

$$R_{DS} = \frac{V_p}{I_{DSS}}$$

Lo anterior obedece al supuesto de que $V_{GS}=0$, sin embargo, a medida de que este voltaje varíe, se tendrá una curva diferente a la anterior, la cual se muestra a continuación.

Figura 11. **Curvas de operación de JFET canal N**



Fuente: MALVINO, Albert. *Principios de Electrónica*. p. 405.

Como puede observarse, el voltaje de saturación o estrangulamiento para este caso no varía, se mantiene en 4 V con una tensión V_{DS} de 30V, es notorio que, a medida de que el voltaje V_{GS} es más negativo, menor será la corriente de drenador. Asimismo, se observa que, cuando el voltaje V_{GS} es -4V, la corriente es nula. Esta tensión es llamada tensión de corte puerta-fuente.

$$V_{GS(off)}$$

Cabe destacar que la relación siguiente se mantendrá para los JFET

$$V_{GS(off)} = -V_p$$

Este valor es típicamente encontrado en la ficha del fabricante del JFET, sin embargo, la mayoría asume que el estudiante conoce la relación anterior, por lo que se mostrará una de estas como voltaje de saturación o voltaje de corte.

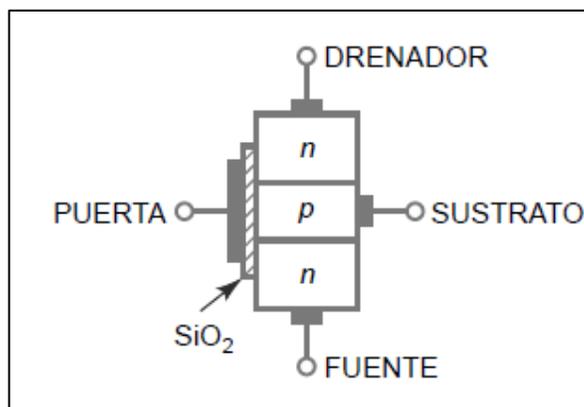
2.1.3. MOSFET

Igual que el transistor JFET este es controlado por voltaje, la diferencia radica en la construcción física lo cual cambia propiedades de transferencia de cargas entre sus terminales. El término MOSFET proviene del inglés Metal-Oxide-Semiconductor FET, lo cual en español se traduce como transistor de efecto de campo semiconductor de óxido metálico. Y se dividen por su construcción y funcionamiento básico en tipo empobrecimiento y enriquecimiento, como se verá a continuación

2.1.3.1. MOSFET tipo enriquecimiento

A diferencia a un MOSFET tipo empobrecimiento este transistor posee en el substrato material tipo p, si este es de canal n, estará dopado fuertemente por material tipo n entre la fuente y el drenaje.

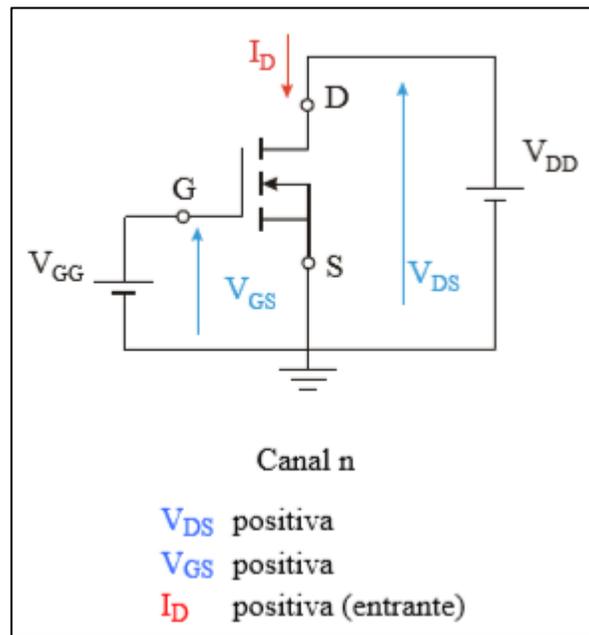
Figura 12. Esquema MOSFET tipo enriquecimiento



Fuente: MALVINO Albert, *Principios de Electrónica*. p. 458.

El funcionamiento se explicará mediante la siguiente figura, en la cual se observa el diagrama del transistor tipo enriquecimiento o acumulación, conectado con voltajes en la puerta y entre el la fuente y el drenaje.

Figura 13. **Polarización MOSFET tipo enriquecimiento**

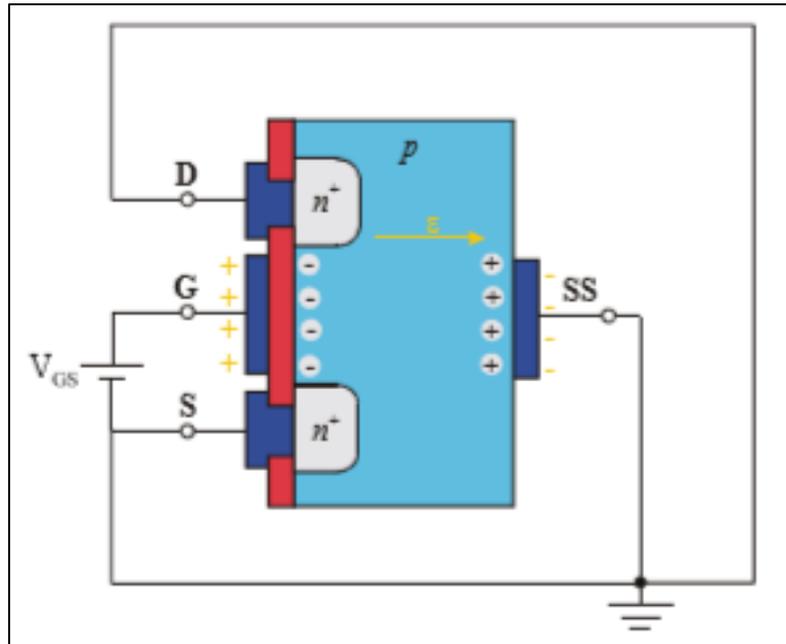


Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

El transistor anterior corresponde a uno de tipo enriquecimiento de canal n, el transistor se polariza aplicando una tensión positiva entre el drenaje y la fuente (V_{DS}) y una tensión positiva entre puerta y fuente (v_{GS}). De esta forma, la corriente I_{DS} circulará en el sentido de drenador a fuente.

Figura 14. **Actuación de campos eléctricos en MOSFET tipo enriquecimiento**

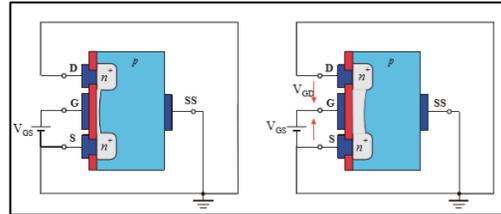


Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

Es posible observar que el flujo de corriente entre el drenaje y la fuente, dependerá del valor V_{GS} , ya que si este es de valor nulo, no se formará canal alguno para que exista corriente, sin embargo, en la condición $V_{GS} > 0$ aparece un campo eléctrico que empuja a los electrones hacia la zona de la puerta y aleja de dicha zona a los huecos (carga positiva), sin establecer conexión con la puerta, puesto que está el dieléctrico.

Figura 15. **Canal formado en MOSFET tipo enriquecimiento**



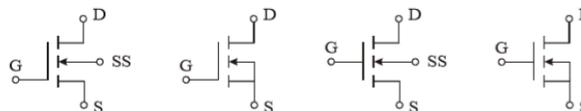
Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

La conducción de corriente será eficaz cuando se aumente el valor V_{GS} , como se observa en la figura b) anterior. Es notorio que, con la tensión V_{GS} es posible realizar una modulación de la anchura del canal. El valor de voltaje necesario se le denomina en ocasiones como V_T (tensión threshold). En analogía, con un JFET, esto sería la tensión V_{GSoff} , ya que es una tensión necesaria para que exista la circulación de corriente.

La simbología del transistor de efecto de campo tipo enriquecimiento es la siguiente:

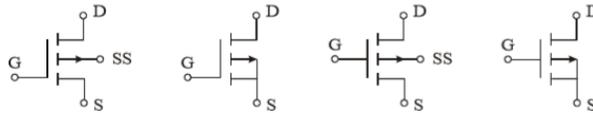
Figura 16. **MOSFET tipo enriquecimiento canal n**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

Figura 17. **MOSFET tipo enriquecimiento canal p**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

Igual que el transistor MOSFET tipo empobrecimiento, se construye con valores la terminal del sustrato internamente conectado con la terminal fuente, sin embargo, esto no se generaliza ya que existen ciertos modelos que cuentan con el sustrato como otra terminal, por lo que se convierte en un dispositivo de cuatro terminales.

2.1.3.2. MOSFET tipo empobrecimiento

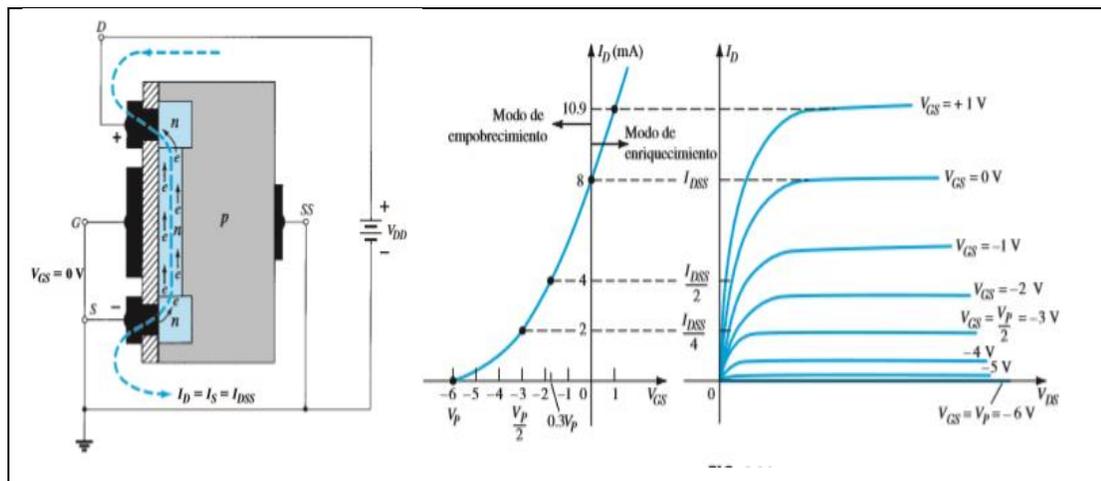
Este dispositivo está conformado por cuatro terminales, denominadas drenaje, compuerta, fuente y sustrato. Esta última normalmente se encuentra conectada a la terminal de fuente, sin embargo existen dispositivos que cuentan con esta terminal separada, por lo que es importante conocer su funcionalidad.

Este transistor se encuentra en el mercado como tipo p y n, asimismo, está conformado por semiconductores, tipo n, tipo p, material dieléctrico (SiO_2) y contactos metálicos, el drenaje y fuente se conectan a regiones de material semiconductor tipo n dopadas, las cuales tienen contacto con el canal n o p, según el tipo de transistor. La compuerta se encuentra conectada con el material dieléctrico, característica que provee la no conexión internamente de la

compuerta con las otras terminales, por lo que no existe conexión eléctrica entre la terminal de compuerta y el canal de un MOSFET y derivado de estar la compuerta conectada a un material dieléctrico se observa la alta impedancia de entrada de ésta.

La operación de este transistor se basa en el flujo de cargas a través del canal entre la terminal fuente y drenaje. De acuerdo con la figura posterior para un transistor tipo empobrecimiento canal n, se aplica un voltaje de 0 V en la compuerta y en la fuente, lo cual resulta en la atracción de potencial positivo desde el drenaje por los electrones que se encuentran disponibles en el canal (canal n). Igual que un JFET este presenta una corriente de valor I_{DSS} la cual se presenta al momento en que el MOSFET posee las características ya mencionadas

Figura 18. **MOSFET tipo empobrecimiento canal n**



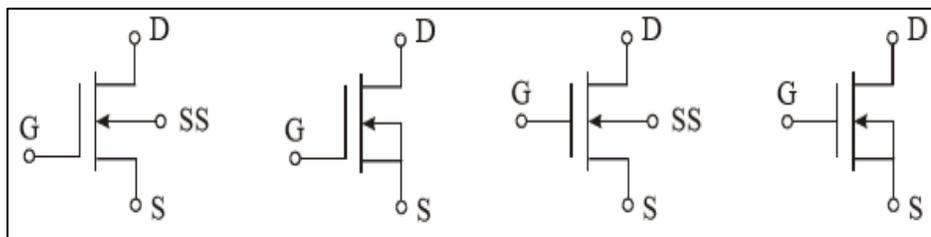
Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 387.

Al aplicar un voltaje más negativo en la puerta, este alejará las cargas negativas del canal N, realizando una recombinación entre el canal y el sustrato hasta llegar a la zona de estrangulamiento cuando el voltaje en la puerta sea suficientemente negativo.

Asimismo, cuando se aplica un voltaje positivo, se atraerá más electrones del sustrato aumentando la capacidad de corriente entre el drenaje y la fuente, por lo que la corriente experimentará un incremento.

La simbología de los MOSFET tipo empobrecimiento se muestra a continuación. Estos varían según la conexión que tenga en el sustrato, ya que, como se mencionó, existen con conexión interna del sustrato con la fuente y otros que tienen esta terminal disponible. Por lo que existen las siguientes representaciones:

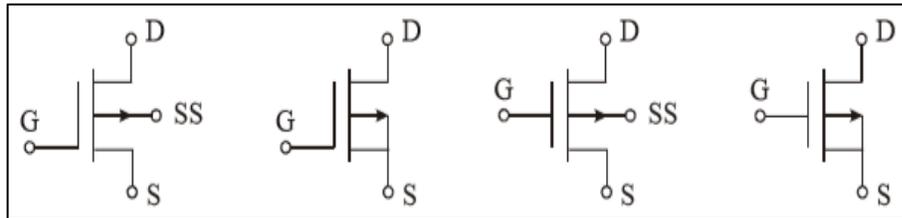
Figura 19. **MOSFET tipo empobrecimiento canal n**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

Figura 20. **MOSFET tipo empobrecimiento canal p**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

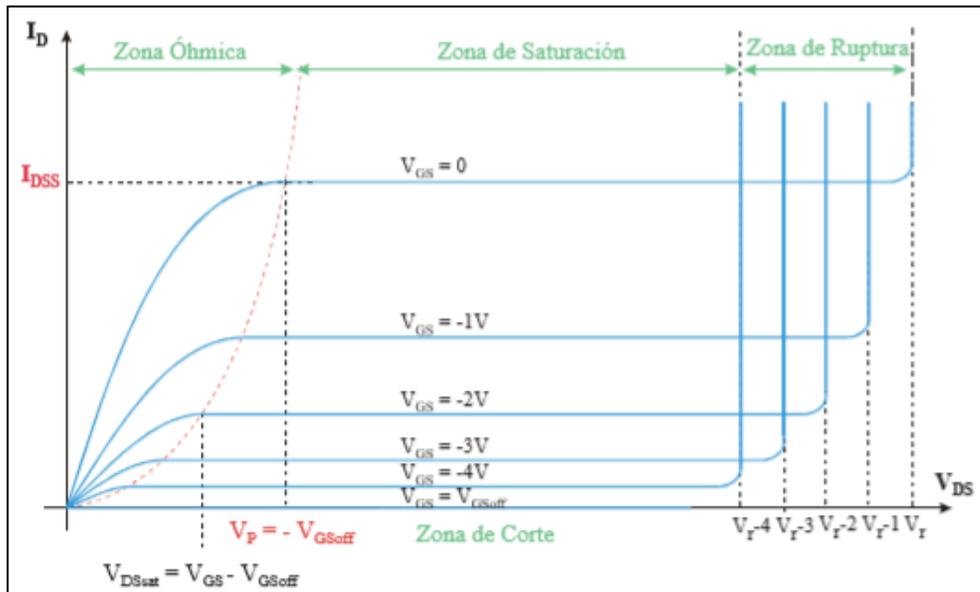
2.1.4. Características de transferencia

Para entender mejor las características de los componentes descritos, es necesario conocer las curvas que caracterizan a cada una de ellas y las zonas donde estas trabajan, por lo que, a continuación, se mostrará estas características para el JFET, MOSFET enriquecimiento y MOSFET empobrecimiento.

2.1.4.1. JFET

La curva que describe el funcionamiento de un JFET, tiene como ordenada la corriente I_D o corriente en el dren y en el eje de las abscisas el voltaje entre drenaje y fuente. En esta gráfica se evidencia cuatro zonas llamadas zonas de trabajo zona de corte, zona óhmica, zona de saturación y zona de ruptura.

Figura 21. **Curvas características de operación JFET**

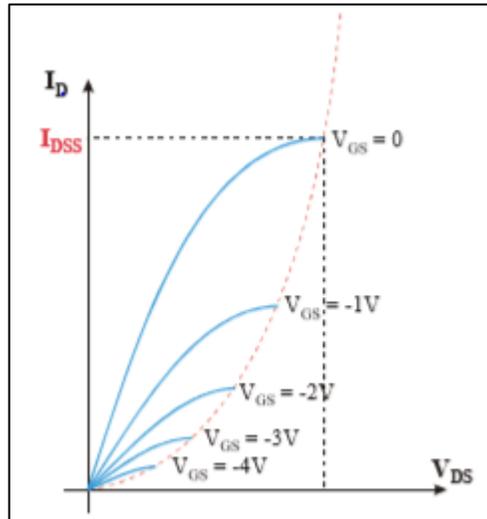


Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

- Zona de corte: se encuentra en el eje horizontal y representa el estado donde la corriente I_D , es igual a cero, como se observa, no depende de la variación de V_{DS} y se da para valores $V_{GS} \leq V_{GSoff}$.
- Zona óhmica: esta zona se encuentra posicionada en valores inferiores al voltaje de saturación $V_{DS} \leq V_{GS} - V_{GSoff}$. El comportamiento del transistor es similar a una resistencia, para valores de bajo valor de V_{DS} , al acercarse al valor de saturación V_{SAT} y para valores de V_{GS} se va perdiendo la linealidad debido a que el canal se aproxima al cierre.

Figura 22. Zona óhmica JFET



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

- Zona de saturación: esta zona se caracteriza por tener una corriente I_D sin variación al momento de cambiar V_{DS} y únicamente depende de la tensión V_{GS} aplicada. Esta región sigue la ecuación de Shockley:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

En esta zona se realizarán los análisis de polarización del mismo transistor.

- Zona de ruptura: debido a que el JFET está constituido por uniones p-n, se sabe que estas están polarizadas inversamente, como consecuencia, igual que un diodo, al aplicarse un valor de voltaje alto, este se perforará

dañando las características del transistor. En el lado del drenador, es la parte con mayor polarización inversa, por lo que el voltaje aplicado en esta zona es el que determinará el valor llamado tensión de ruptura, en otras palabras, ocurrirá ruptura cuando se cumpla esta condición $V_{DG} \geq V_r$.

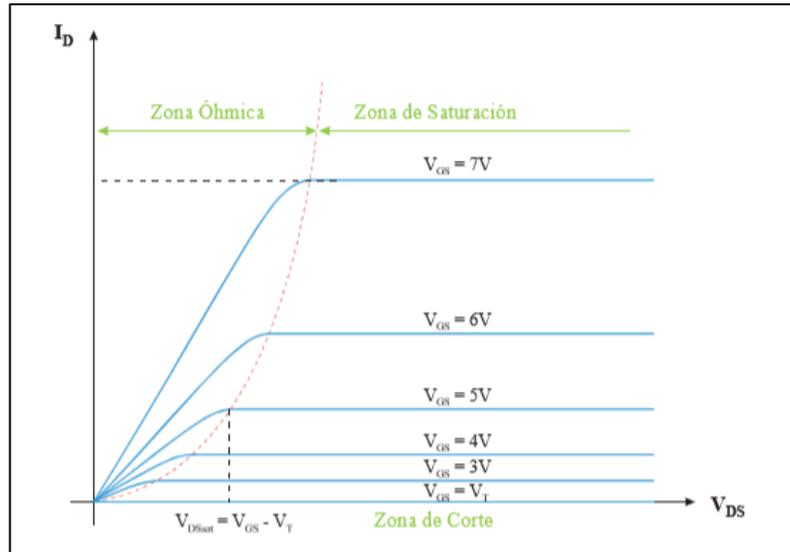
Otra relación importante para determinar el voltaje V_{DS} de ruptura es lo siguiente, ya que $V_{DS} = V_{GS} + V_{DG}$, entonces $V_{DSruptura} \geq V_{GS} + V_r$. De aquí, se determina que a medida que V_{GS} sea más negativo (para este caso JFET canal n), la tensión V_{DS} para ruptura será menor.

2.1.4.2. MOSFET

Las características de conducción de un MOSFET tipo enriquecimiento se muestran a continuación, y además igual que un JFET, este está dividido en zona de corte, óhmica, saturación y de ruptura.

- Zona de corte: esta zona se caracteriza por impedir el flujo de corriente entre el dren y la fuente, es decir $I_D = 0$ A, condición que permanece para valores de $V_{GS} \leq V_T$, es decir, antes de la ruptura.
- Zona óhmica: esta zona se caracteriza por el aumento de I_{DS} conjunto a V_{DS} , en esta zona el MOSFET se comporta como un resistor (no lineal).
- Zona de saturación: para esta región la corriente permanece constante con el cambio de V_{DS} y el MOSFET se comporta como una fuente de corriente controlada por tensión para cada V_{GS} .

Figura 23. **Curvas características de operación MOSFET tipo enriquecimiento**



Fuente: CHAVEZ. L.

https://www.academia.edu/13115304/Tema_7._Transistores_de_Efecto_de_Campo_TRANSISTORES_DE_EFECTO_DE_CAMPO. Consulta: marzo de 2018.

Para conocer el valor de corriente que este MOSFET es capaz de conducir, se tiene la siguiente ecuación:

$$I_{DS} = \frac{k_n W}{2 L} (V_{GS} - V_{Tn})^2$$

Donde:

k_n Parámetro de transconductancia

W Ancho de canal

L Largo de canal

V_{GS} Voltaje entre compuerta y fuente

V_{Tn} Tensión Umbral

Según la ecuación anterior, la corriente depende directamente de las características físicas, como ancho y largo de canal, por lo que se debe tomar en cuenta estos valores del transistor que se desea conocer sus parámetros.

Asimismo, es posible obtener el valor del parámetro de transconductancia al conocer valores dados en las hojas de especificaciones tales como $I_{D(encendido)}$, $V_{GS(encendido)}$ y V_T manipulando la ecuación la ecuación de corriente

$$k = \frac{I_{D(encendido)}}{(V_{GS(encendido)} - V_T)^2}$$

- Zona de ruptura: se da cuando la tensión V_{GS} supera un determinado valor que depende del aislante con el que esté fabricado, o cuando el voltaje de la unión p-n del lado del drenador supera la tensión de ruptura ($V_{DS} \geq V_r$).

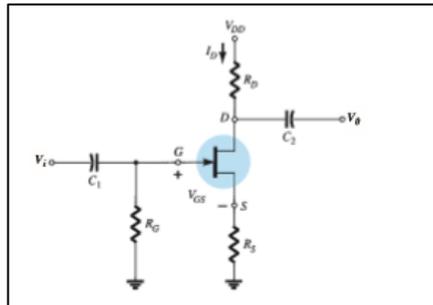
2.2. Polarización DC del transistor

A diferencia del transistor BJT, la relación en un transistor FET no es lineal, dado que sigue la ecuación de Shockley, según las curvas características de un transistor de efecto de campo.

2.2.1. Auto-polarización

Esta configuración hace factible el descarte de dos fuentes simultáneas de DC. Ya que el voltaje de control lo determina el voltaje de una resistencia de valor R_s , la cual se coloca en la fuente como se muestra a continuación.

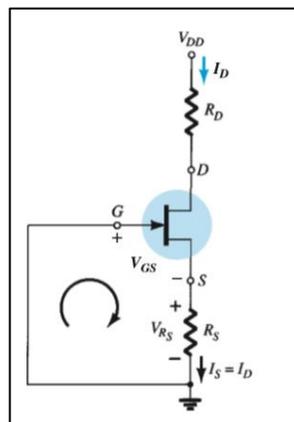
Figura 24. **Configuración autopolarización**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 417.

Para analizar este circuito, se tiene que el capacitor en $t=0$ se comporta como un circuito abierto y el resistor R_G , por un equivalente de corto circuito, ya que $I_g=0A$, resultando la siguiente configuración:

Figura 25. **Configuración equivalente autopolarización**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 417.

De la figura anterior es posible inferir lo siguiente, $I_s=I_D$, dado que $I_G=0$, además de la malla formada entre la puerta y la fuente se obtiene las siguientes ecuaciones determinadas por la ley de Kirchhoff

$$V_{GS} + V_{RS} = 0$$

De lo que se tiene lo siguiente:

$$V_{GS} = -V_{RS}$$

$$V_{GS} = -I_D R_S$$

Se observa que V_{GS} se encuentra en función de I_D y que esta no tiene un valor fijo y que es necesario determinarlo. Una forma de encontrar la solución es utilizando la ecuación de Shockley:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

Sustituyendo V_{GS} ,

$$I_D = I_{DSS} \left(1 + \frac{I_D R_S}{V_P} \right)^2$$

Desarrollando la expresión anterior:

$$0 = I_D^2 + I_D \left(\frac{2V_P}{R_S} - \frac{V_P^2}{R_S^2 I_{DSS}} \right) + \left(\frac{V_P}{R_S} \right)^2$$

De lo anterior puede utilizarse la siguiente ecuación, sustituyendo algunos de los argumentos, como se muestra:

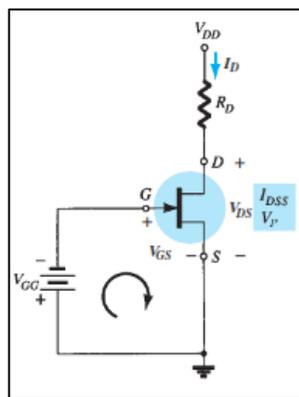
$$I_D^2 + K_1 I_D + K_2 = 0$$

Con la cual se encuentra la solución de I_D , ya que se conoce todo los valores de voltaje, corriente y resistencia de la ecuación desarrollada.

2.2.2. Polarización fija

En esta configuración, se establece como constante, el voltaje de la puerta V_{GG} , por lo que la solución a la ecuación de Shockley resulta sencilla de resolver, como se mostrará a continuación, mediante el siguiente diagrama, donde se observa una fuente de voltaje conectada en la puerta, la cual polariza negativamente al FET al ser este de canal P.

Figura 26. Configuración polarización fija



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 414.

Como primer paso se observa y analiza mediante la ley de voltajes de Kirchhoff la malla formada entre la puerta y la fuente del transistor:

$$-V_{GG} - V_{GS} = 0$$

$$V_{GS} = -V_{GG}$$

Al analizar por medio de la ecuación de Shockley, se obtiene lo siguiente:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = I_{DSS} \left(1 + \frac{V_{GG}}{V_P}\right)^2$$

Obteniendo así el valor I_D .

Para la resolución de los demás valores de voltaje, se analiza a partir del diagrama lo siguiente:

$$V_{DS} + V_{RD} - V_{DD} = 0$$

Lo cual puede reescribirse de la siguiente forma

$$V_{DS} = -V_{RD} + V_{DD}$$

O bien

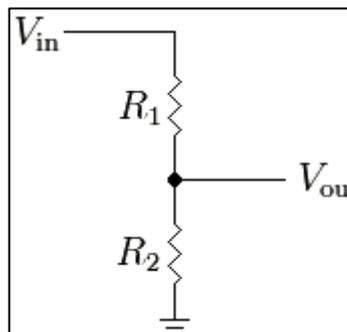
$$V_{DS} = -I_D R_D + V_{DD}$$

Asimismo mediante el diagrama, es posible resolver los valores V_D , V_S y V_G mediante un análisis similar al anterior.

2.2.3. Polarización mediante divisor de voltaje

En esta configuración se contempla un arreglo de resistores en serie conectados a la puerta del FET, a modo de controlar el voltaje en el mismo lugar, por lo cual se realizará la regla división de voltaje.

Figura 27. Regla de división de voltaje



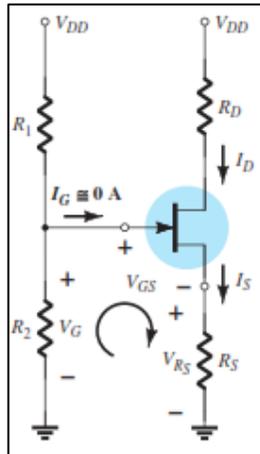
Fuente: <http://www.arduino tutoriales.com/que-es-un-divisor-de-voltaje/> Consulta: julio de 2018.

La solución del voltaje V_{out} se encuentra mediante la siguiente ecuación

$$V_{out} = V_{in} \frac{R_2}{R_1 + R_2}$$

Tomando en cuenta lo anterior, se analizará el siguiente circuito conformado por resistores y un transistor tipo JFET canal P.

Figura 28. **Polarización por división de voltaje**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 422.

Mediante la regla de divisor de voltaje, se establece el valor V_G de la siguiente forma:

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2}$$

Asimismo, aplicando la ley de voltajes de Kirchhoff en la malla inferior, se establece la siguiente ecuación.

$$V_{GS} = V_G - V_{RS}$$

Al sustituir V_{RS} por $I_D R_S$, resulta

$$V_{GS} = V_G - I_D R_S$$

Sustituyendo V_G en la ecuación anterior

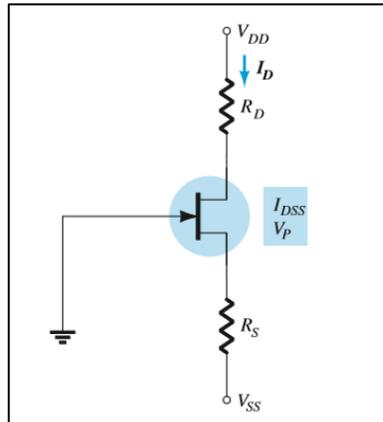
$$V_{GS} = V_{DD} \frac{R_2}{R_1 + R_2} - I_D R_S$$

Por último, el método de solución para la corriente de drenaje es dado por la ecuación de Shockley, sustituyendo V_{GS} encontrado en la ecuación anterior.

2.2.4. Configuración en puerta común

Esta configuración tiene la característica de carecer de fuente de voltaje o un arreglo de resistores, sino que una conexión a tierra directa a la puerta del transistor, como se muestra en el siguiente diagrama.

Figura 29. Polarización por puerta común



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 426.

Aplicando la ley de voltajes en la malla compuesta por la compuerta y la fuente, suponiendo que V_{SS} es un valor con valor inferior a 0 V, se obtiene la siguiente ecuación

$$V_{GS} = V_{SS} - V_{RS}$$

O bien

$$V_{GS} = V_{SS} - I_D R_S$$

Tras un procedimiento realizado mediante ley de voltajes de Kirchhoff, es posible deducir, a partir del diagrama, lo siguiente:

$$V_{DS} = V_{DD} + V_{SS} - I_D (R_D + R_S)$$

Asimismo, se observa que el voltaje en el drenaje resulta:

$$V_D = V_{DD} - I_D R_D$$

Y el voltaje en la fuente:

$$V_S = -V_{SS} + I_D R_S$$

2.3. Análisis AC del transistor

Así como los transistores BJT, los FET se emplean para amplificar señales, ya que pueden controlar corrientes de salida en el drenaje por medio de pequeños voltajes de entrada, como se ha visto en los apartados anteriores. Los FET pueden emplearse como amplificador lineal, además, tienen la característica de ser de bajo consumo. Se usan, principalmente en operaciones de alta frecuencia, sin embargo, se abordará lo relacionado a señales pequeñas.

2.3.1. Acción amplificadora

Para determinar las capacidades de amplificación de un FET, se conoce el término llamado transconductancia, que se define como el cambio de corriente del drenaje resultante del cambio de voltaje de la compuerta a la fuente, es decir:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

Es posible observar que la definición anterior corresponde a una pendiente de la curva que define los valores de corriente en el drenaje.

Para un JFET se conoce que el valor de corriente está dado por la ecuación Shockley, anteriormente dada. Por lo que, al realizar la derivada de dicha ecuación, es posible determinar el valor de transconductancia para distintos voltajes de compuerta fuente:

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_p}\right)$$

La ecuación anterior garantizará un valor positivo de transconductancia. Con la ecuación anterior es posible determinar los valores máximos de transconductancia, ya que se sabe que para valores pequeños de V_{GS} , la transconductancia será mayor. Entonces, tomando en cuenta lo anterior, para el valor de $V_{GS}=0$ V; se tendrá lo siguiente:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|}$$

Resulta conveniente tomar el valor de transconductancia con el argumento anterior, por lo que la expresión quedará de la siguiente forma

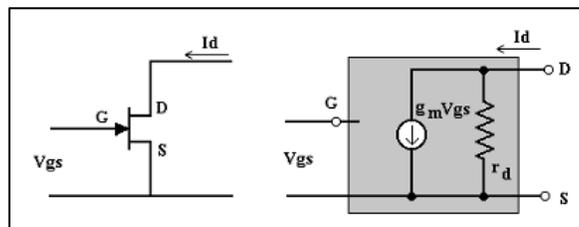
$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P} \right)$$

2.3.2. Modelo AC del transistor

Para el análisis de un circuito en ac para un transistor FET es necesario realizar un equivalente para simplificar el diagrama y comprender mejor los resultados.

Actualmente, para un transistor JFET se ha tomado como referencia el siguiente diagrama

Figura 30. Modelo equivalente AC JFET



Fuente: *Monografías o Apuntes de Tecnología Electrónica*

www.viasatelital.com/proyectos_electronicos/jfet_aplicaciones.htm. Consulta: mayo 2018.

Donde se observa la entrada de señal V_{gs} y la salida V_{DS} , también se nota la existencia de la ganancia g_m estudiada en el apartado anterior.

Para resolver un problema por medio del modelo equivalente se deben conocer las impedancias de entrada, salida y la ganancia relacionada al JFET.

Como se ha expuesto, los FET se caracterizan por tener una impedancia de entrada en la puerta suficientemente grande para ser considerado como un circuito abierto, por lo que se supondrá:

$$Z_i = \infty \Omega$$

Sin embargo, más adelante se verá que esta impedancia dependerá de la configuración con que se tenga el amplificador.

Por otro lado, se tiene la impedancia de salida, que para el JFET se definirá de la siguiente forma:

$$Z_o = r_d = \frac{1}{y_{os}}$$

Donde:

y_{GS} es la impedancia de salida general dada en las hojas de especificaciones de los JFET dada en μS

2.3.3. Funcionamiento como amplificador

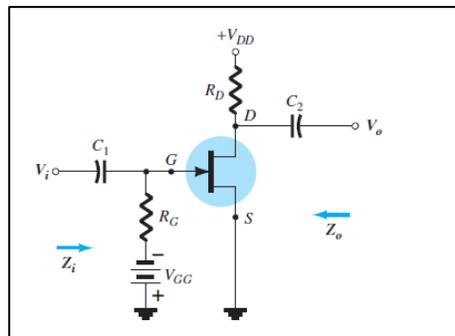
Igual que en el estudio del comportamiento de los FET en corriente directa, existen distintas configuraciones que determinarán las características de transferencia, como configuración fija, autopolarización, divisor de tensión, fuente común y fuente-seguidor.

2.3.3.1. Configuración polarización fija

Con el circuito equivalente JFET se puede investigar las configuraciones fundamentales de las señales pequeñas. Se asemeja al análisis de amplificadores BJT, denominando los parámetros de Z_j, Z_0, A_v para cada configuración.

En la siguiente figura se muestra la configuración de polarización fija incluyendo los capacitores de acoplamiento C_1 y C_2 , que aíslan la polarización de cd de la señal aplicada a la carga y desempeñando una actuación equivalente a cortocircuito para el análisis ca.

Figura 31. Amplificador en configuración polarización fija

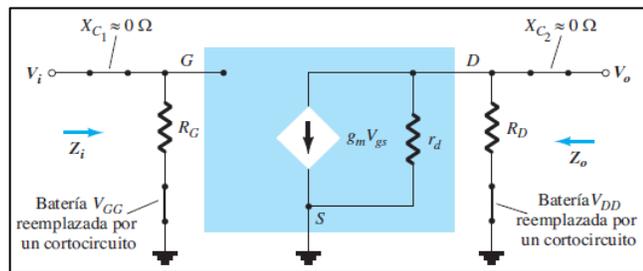


Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 482.

Luego de determinar los niveles de g_m y r_d desde la configuración de polarización de DC, es posible sustituir el modelo equivalente de ca entre las terminales apropiadas. Se observa que ambos capacitores son equivalentes a un cortocircuito ya que la reactancia es muy pequeña comparada con otros

niveles de impedancia de la red y el equivalente de cortocircuito con las baterías cd V_{GG} y V_{DD} en $0V$.

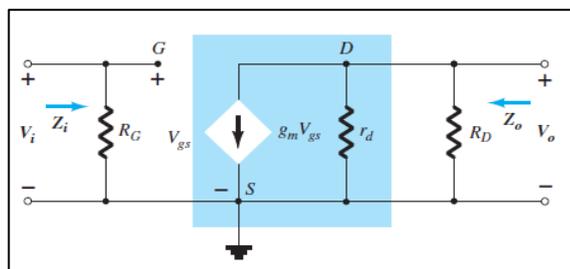
Figura 32. **Sustitución del circuito equivalente de ca del JFET en la red**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 482.

A continuación, se vuelve a trazar cuidadosamente la red poniendo atención a la polaridad definida de V_{gs} la cual define la dirección de $g_m V_{gs}$ si V_{gs} es negativo la dirección de la corriente se invierte. La señal es representada por V_i y la señal de salida a través de R_D y por V_o

Figura 33. **Red de la figura dibujada de nuevo**



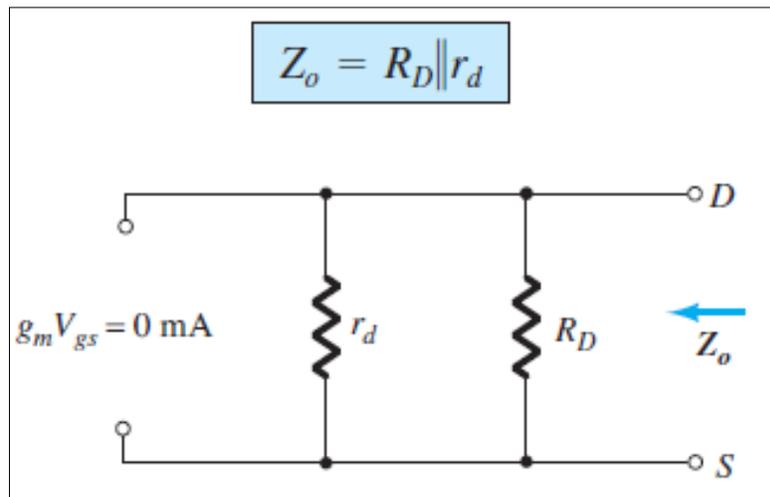
Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 482.

En la figura anterior Z_i se revela claramente que:

$$Z_i = R_G$$

Z_o Al hacer que $V_i = 0V$ como se requiere de acuerdo a la definición Z_o También se establecerá V_{gs} como $0V$ el resultado es $g_m V_{gs} = 0 mA$ la corriente puede ser reemplazada por un equivalente de circuito abierto.

Figura 34. **Determinación de Z_o**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 482.

La resistencia r_d es grande con una relación de 10:1 comparada con R_D a menudo puede aplicar la aproximación $r_d || R_D \cong R_D$

$$Z_o \cong R_D \text{ para } r_d \geq 10R_D$$

Resolviendo A_v resulta el valor siguiente

$$A_v = \frac{V_0}{V_i} = -g_m(r_d || R_D)$$

Si $r_d \geq 10R_D$

$$A_v = \frac{V_0}{V_i} = -g_m R_D \quad r_d \geq 10R_D$$

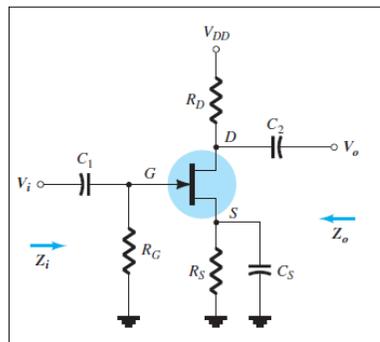
2.3.3.2. Configuración autopolarización

A continuación se realizará un análisis considerando dos escenarios R_s Puenteado y R_s sin puenteado.

- R_s Puenteado

Una de las desventajas de la configuración de polarización fija es que se necesitan de dos fuentes de voltaje cd. La configuración de autopolarización requiere solo una fuente cd para establecer el punto deseado de operación.

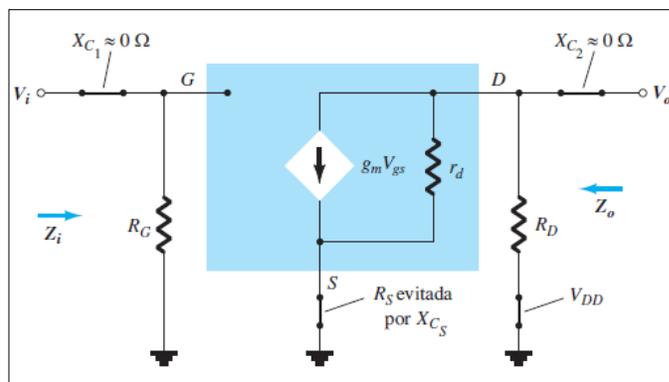
Figura 35. Amplificador en configuración de autopolarización



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 483.

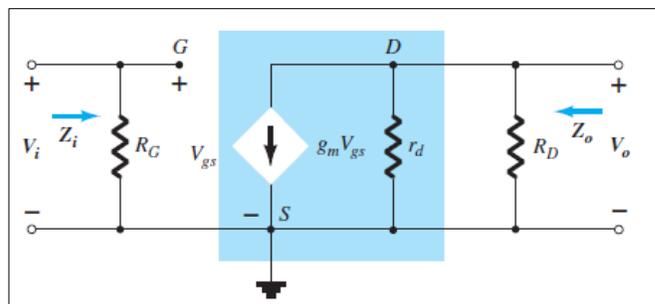
A través del capacitor C_S en el circuito equivalente, la resistencia de la fuente es como un circuito abierto en condiciones cd, lo que permite que R_S defina un punto de operación. En ca, el capacitor se comportará como cortocircuito dejando sin efecto R_S .

Figura 36. Red de circuito equivalente configuración autopolarización



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 483.

Figura 37. Red vuelta a dibujar



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 483.

Tras el análisis de la figura anterior, se puede observar lo siguiente:

$$Z_i \quad Z_i = R_G$$

Y además

$$Z_0 \quad Z_0 = r_d || R_D$$

Asimismo la ganancia está dada por:

$$Av = -g_m(r_d || R_D)$$

Siempre que se cumpla la condición $r_d \geq 10R_D$, será posible realizar la siguiente aproximación:

$$Z_0 \cong R_D_{r_d \geq 10R_D}$$

Si $r_d \geq 10R_D$

$$Av = -g_m R_D_{r_d \geq 10R_D}$$

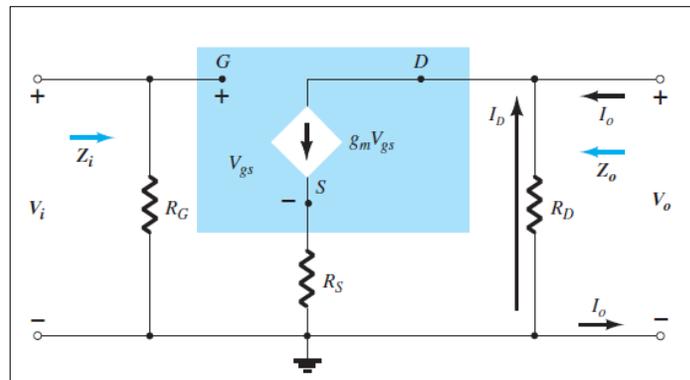
El signo en la solución A_v es negativo indicando un desfaseamiento entre V_i y V_0 .

- R_s Sin puentear.

Si se elimina C_s el resistor R_s formará parte del circuito equivalente de ca. No hay una forma obvia de reducir la complejidad de la red.

Al determinar Z_0, Z_i, A_v se debe poner mucha atención a las polaridades y las direcciones ya definidas. La resistencia r_d al principio no se tomara en cuenta para el análisis.

Figura 38. **Configuración de autopolarización del JFET incluyendo R_s sin r_d**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 484.

Z_i Para la condición de circuito abierto entre la compuerta y la red de salida la entrada permanece:

$$Z_i = R_G$$

Z_0 La impedancia de salida la define.

$$Z_0 = \frac{V_0}{I_0}$$

Al hacer $V_i = 0$ la compuerta está a un potencial de tierra 0 V. El voltaje a traves de R_G es 0 V y R_G desaparece.

Aplicando la ley de corrientes de Kirchhoff obtenemos

$$I_0 + I_D = g_m V_{gs}$$

$$V_{gs} = -(I_0 - I_D)R_s$$

Demodo que $I_0 + I_D = -g_m(I_0 + I_D)R_s = -g_m I_0 R_s - g_m I_D R_s$

O bien

$$I_0[1 + g_m R_s] = -I_D[1 + g_m R_s]$$

Y

$$I_0 = -I_D$$

(la fuente de corriente controlada $g_m V_{gs} = 0 A$ para las condiciones aplicadas)

Como

$$V_0 = -I_D R_D$$

Entonces,

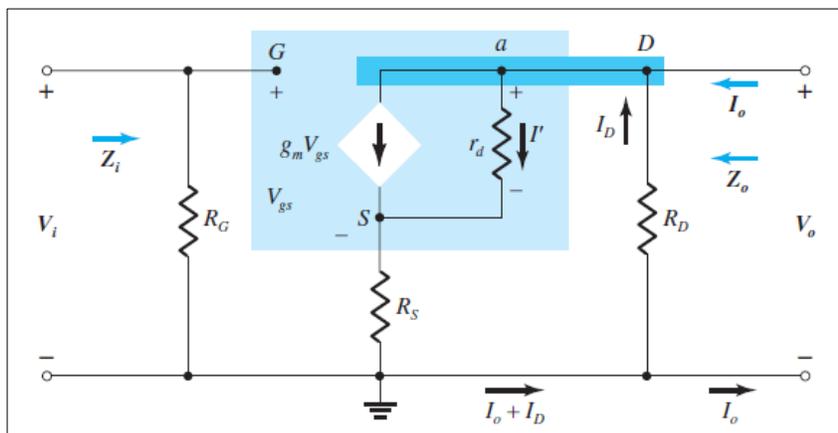
$$V_o = -(-I_o)R_D = I_o R_D$$

Y por último

$$Z_o = \frac{V_o}{I_o} = R_D \quad r_d = \infty \Omega$$

Si se incluye r_d en la red, aparecerá el equivalente.

Figura 39. Inclusión de los efectos r_d en la configuración autopolarización del JFET



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.

p. 485.

El cálculo del valor de impedancia de salida, no se realiza de manera directa, sin embargo, luego de la aplicación de reglas para la resolución de circuitos, se da el siguiente resultado

$$Z_o = \frac{\left[1 + g_m R_S + \frac{R_S}{r_d}\right]}{\left[1 + g_m R_S + \frac{R_S}{r_d} + \frac{R_D}{r_d}\right]}$$

Para:

$$r_d \geq 10R_D$$

Se cumplirá:

$$Z_o \cong R_D$$

Simplificando el cálculo con una muy buena aproximación.

Para el cálculo de ganancia asociada al circuito, se toma en cuenta lo siguiente:

$$A_V = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

Si se cumple la condición:

$$r_d \geq 10(R_D + R_S)$$

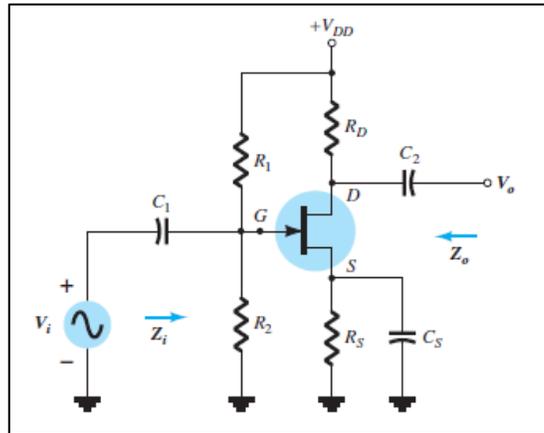
La ecuación se simplifica de la siguiente forma:

$$A_V = \frac{V_o}{V_i} \cong - \frac{g_m R_D}{1 + g_m R_S}$$

2.3.3.3. Configuración divisor de tensión

Para la configuración de divisor de tensión se considerará el siguiente diagrama de circuito:

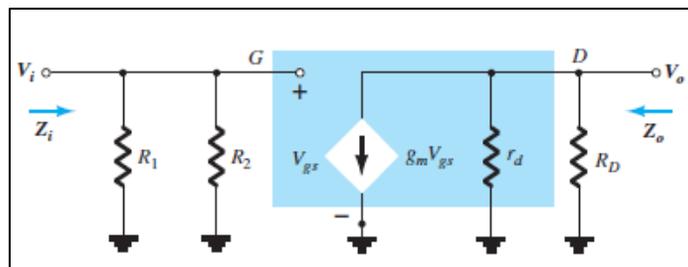
Figura 40. **Configuración AC JFET, divisor de tensión**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 489.

Para su estudio se asumirá V_{DD} con un modelo en corto circuito, es decir por una conexión a tierra y tanto C_1 y C_2 , como un corto circuito. Por tanto al pasar el diagrama a una forma equivalente de corto circuito, se obtendrá la siguiente imagen

Figura 41. **Modelo equivalente AC , JFET divisor de tensión**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 489.

Para el cálculo entonces de Z_i se tendrá lo siguiente:

$$Z_i = R_1 || R_2$$

Y para el cálculo de Z_o se tiene:

$$Z_o = R_D || r_d$$

Asimismo la ganancia A_v a partir del diagrama se obtendrá lo siguiente:

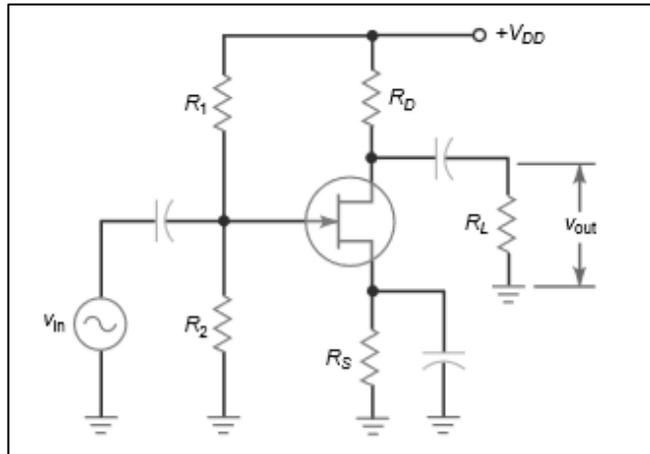
$$A_v = \frac{V_o}{V_i} = -g_m(R_D || r_d)$$

Como se observa, la diferencia entre esta y configuraciones como autopolarización con R_s puenteada y polarización fija es la impedancia de entrada Z_i . Con esta configuración se obtiene un valor deseado para modificar esta.

2.3.3.4. Configuración fuente común

La configuración fuente común se representa en diagrama de circuito de la siguiente forma:

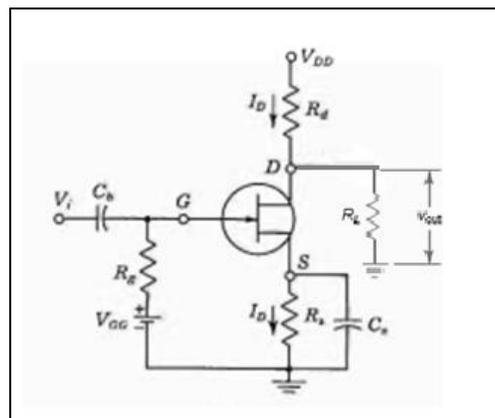
Figura 42. **JFET fuente común**



Fuente: MALVINO, Albert. *Principios de Electrónica*. p. 422.

Sin embargo, es conveniente realizar una adecuación del circuito anterior, de la siguiente forma

Figura 43. **JFET fuente común equivalente**



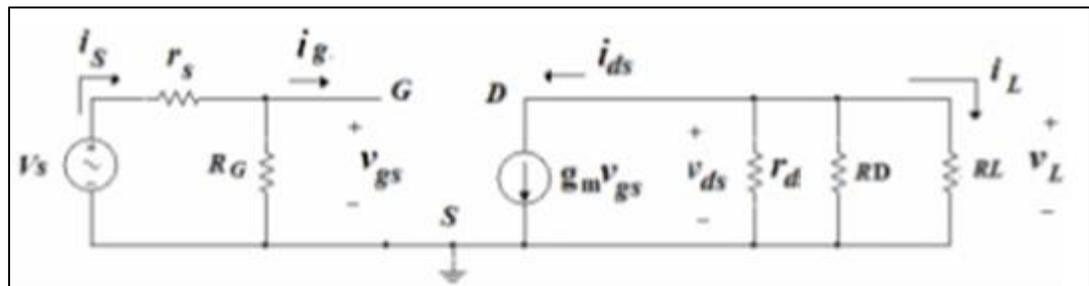
Fuente: MILLMAN, Halkias. *Integrated Electronics*. p. 337.

Donde R_g está dado:

$$R_g = R_1 || R_2$$

Reacomodando los valores e ingresando los mismos al diagrama equivalente, resulta el siguiente circuito.

Figura 44. **JFET fuente común circuito equivalente**



Fuente: MILLMAN, Halkias. *Integrated Electronics*. p. 337.

Es posible determina los parámetros necesarios para conocer los valores de amplificación

$$Z_i = R_g$$

Y para el cálculo de Z_o se tiene:

$$Z_o = R_D || r_d$$

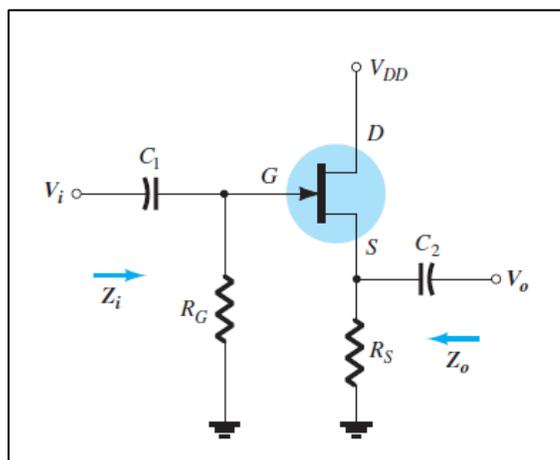
La ganancia se da por la siguiente ecuación:

$$Av = \frac{v_L}{v_S} = -g_m(r_d || R_D || R_L) \frac{R_G}{R_G + r_s}$$

2.3.3.5. Configuración fuente-seguidor

Esta configuración también se llama drenaje común porque al resolver el circuito reemplazando la fuente DC a su modelo en corto circuito, y tomando la salida de voltaje en el lado de la fuente, se tiene que el drenaje se pone a tierra.

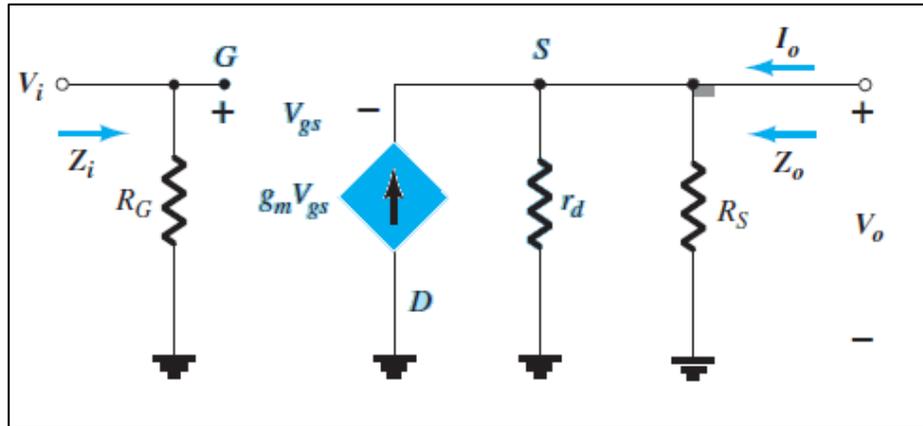
Figura 45. Configuración JFET fuente seguidor



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 494.

Como se explicó, al poner la fuente DC en corto circuito, es posible colocar la fuente de corriente con una inversión de dirección, pero el voltaje V_{gs} está definido entre la compuerta y la fuente.

Figura 46. Configuración JFET fuente-seguidor



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 494.

De la figura anterior se determina lo siguiente:

$$Z_i = R_g$$

La impedancia de salida está dada por:

$$Z_o = R_D // r_d // 1/g_m$$

Y la amplificación A_v

$$A_v = \frac{V_o}{V_i} = \frac{g_m(r_d || R_S)}{1 + g_m(r_d || R_S)}$$

Se observa que los valores de ganancia de voltaje pueden ser modificados por la resistencia conectada en la compuerta fuente del transistor.

Existe el caso en el que $r_d \geq 10R_S$, lo cual será determinante al simplificar los cálculos, así por ejemplo para Z_o :

$$Z_o = R_S \parallel \frac{1}{g_m}$$

Y para A_v se tiene lo siguiente:

$$A_v = \frac{g_m R_S}{1 + g_m R_S}$$

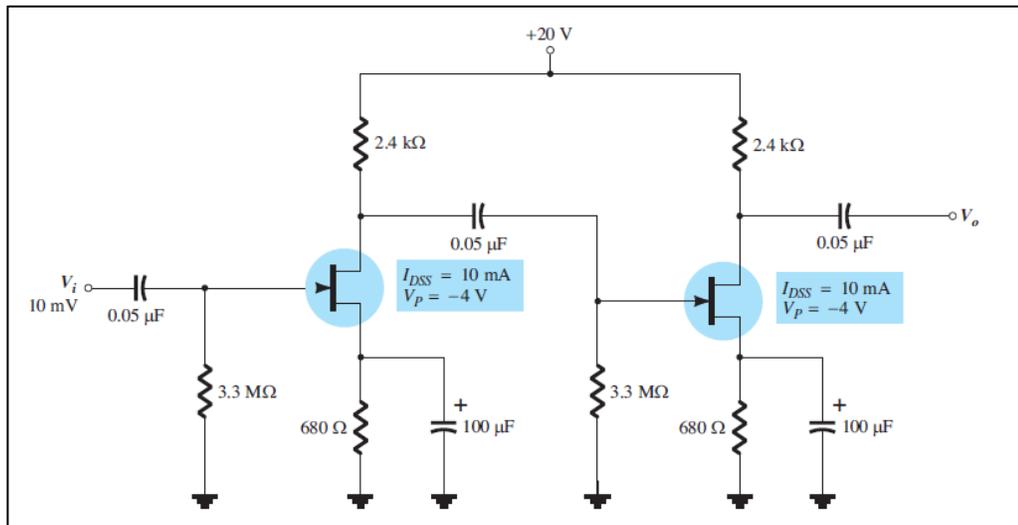
Reduciendo pasos para el cálculo de ganancia e impedancia de entrada en esta configuración.

2.3.4. Amplificadores en multietapas

Los amplificadores en multietapas son las que poseen distintas configuraciones en un solo circuito para cambiar los parámetros que determinarán la amplificación total del sistema.

Para encontrar los valores característicos de sistemas como estos, es necesario tomar en cuenta que el producto de la ganancia de cada amplificador individual es la multiplicación de cada una de las partes. Es decir, si se tiene dos configuraciones en polarización directa, la ganancia total A_T es igual a la multiplicación $A_T = A_1 A_2$

Figura 47. Configuración JFET fuente seguidor



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 510.

Es conveniente diferenciar cada una de las partes, como etapas, así la etapa número uno, tendrá un valor de ganancia siguiente:

$$A_1 = (-g_{m1}R_{D1})$$

Y para la etapa dos:

$$A_2 = (-g_{m2}R_{D2})$$

Siendo la ganancia total:

$$A_T = A_1A_2 = g_{m1}R_{D1}g_{m2}R_{D2}$$

Es notorio que no existirá un desfase entre la señal de entrada y de salida, puesto que al ser los dos negativos, se cancelan entre sí.

Para la determinación de la impedancia de entrada y salida, basta con observar la impedancia de entrada de la etapa uno y la impedancia de salida de la etapa dos.

$$Z_i = R_{G1}$$

$$Z_o = R_{D2}$$

Como se observa, estas configuraciones tratan de aumentar la ganancia total del sistema. También se pueden utilizar combinaciones con amplificadores BJT y FET para obtener una alta impedancia de entrada y mayor ganancia.

3. EJERCICIOS Y APLICACIONES

3.1. Descripción de transistores de efecto de campo

- Pregunta número 1
 - ¿Por qué razón se conocen los transistores de efecto de campo FET como transistores unipolares?

R. Se conocen como transistores unipolares porque solo usan un portador de carga que entra al canal para su operación

- Pregunta número 2
 - ¿Cuáles son los elementos que conforman un transistor de efecto de campo de Juntura JFET?

R. los elementos de un JFET son drenaje, fuente y compuerta, los cuales corresponden al colector emisor y base de un transistor bipolar.

- Pregunta número 3
 - En relación con la fuente de voltaje ¿cómo se polariza un transistor de efecto de campo de juntura JFET?

R. Se polariza en forma negativa en relación con la fuente

- Pregunta número 4

- ¿Qué representa la corriente I_{DSS} en un transistor de efecto de campo FET?

R. I_{DSS} es la corriente de drenaje máxima que el transistor desarrolla en una condición normal

- Pregunta número 5

- ¿Qué representa la corriente $V_{GS(Off)}$ en un transistor de efecto de campo FET?

R. Representa el momento en que la corriente del drenaje es nula o se corta bajo condiciones normales.

- Pregunta número 6

- ¿Cuál es la diferencia entre un transistor de efecto de campo de juntura JFET canal N y uno de canal P?

R. La diferencia radica en la composición del material utilizado para el canal, es decir, si este está fuertemente dopado con cargas positivas (huecos electrónicos) o cargas negativas (electrones).

- Pregunta número 7

- ¿Cuáles son las zonas de operación de un transistor de efecto de campo FET?

R. Zona óhmica, zona de saturación y zona de ruptura

- Pregunta número 8
 - ¿Cuáles son los tipos básicos d un transistor de efecto de campo MOSFET?

R. Existen distintos tipos de transistor de efecto de campo MOSFET pero los básicos son el tipo empobrecimiento y enriquecimiento

- Pregunta número 9
 - ¿A qué se debe la alta impedancia de entrada del transistor de efecto de campo FET?

R. Esto se debe a que la compuerta no demanda corriente ya que está aislado al canal por medio de un medio dieléctrico.

- Pregunta número10
 - ¿Cómo debe estar polarizada la compuerta de un transistor de efecto de campo MOSFET de tipo enriquecimiento en relación con la fuente?

R. Con el fin de posibilitar el flujo de corriente esta debe estar polarizado positivamente.

3.2. Ejercicios sobre características de transferencia

A continuación se presenta una serie de ejercicios sobre las características de transferencia de los FET.

3.2.1. Ejercicio 1

Trace la curva definida por lo valores siguientes: $I_{DSS} = 14mA$ y $V_p = -8V$ para un JFET canal N.

Solución

Es posible realizar el siguiente cuadro, donde se determinará la correspondiente entre corriente de drenaje y voltaje de compuerta y fuente:

$I_{DSS} = 14mA$	$V_{GS} = 0V$
$I_D = 0mA$	$V_{GS} = V_p = -8V$

Paso 1:

Con los valores definidos en la tabla anterior y por medio de la ecuación de Shockley se podrá sustituir los valores, quedando la ecuación como se muestra:

$$I_D = 14 \left(1 - \frac{V_{GS}}{-8} \right)^2$$

Paso 2:

Evaluar la ecuación anterior para obtener los valores de la corriente de drenado, lo cual resultará en lo siguiente:

Tabla IV. **Corriente de drenado, según VGS**

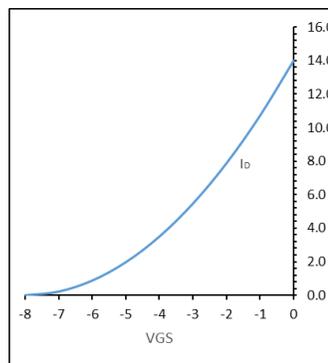
V_{GS}	I_D
-8	0.0
-7	0.2
-6	0.9
-5	2.0
-4	3.5
-3	5.5
-2	7.9
-1	10.7
0	14.0

Fuente: elaboración propia.

Los valores están dados en voltios y miliamperios respectivamente.

Graficando cada uno de los puntos dados anteriormente se nos muestra el siguiente gráfico:

Figura 48. **Curva solución 3.2.1. ejercicio 1**



Fuente: elaboración propia.

Es posible observar la concordancia con la tabla definida al principio del ejercicio, por lo que se ha obtenido la respuesta correcta a lo requerido.

3.2.2. Ejercicio 2

Para un circuito conformado por un JFET se conocen los siguientes parámetros, $I_D = 10.7\text{mA}$, cuando en el voltaje entre la compuerta y la fuente es -1 V con $V_p = -8\text{ V}$. Se sabe también que está trabajando en la región de saturación. Encuentre el valor de corriente de saturación

- Solución

Debido a que el FET se encuentra operando en la región de saturación, esta sigue la ecuación de Shockley, por lo que el resultado, será posible obtenerlo directamente de dicha ecuación

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

$$I_{DSS} = \frac{I_D}{\left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2} = \frac{10,7\text{mA}}{\left(1 - \frac{-1\text{V}}{-8} \right)^2}$$

$$I_{DSS} = 13,97\text{mA} \approx 14\text{mA}$$

Por ello, es posible encontrar la corriente máxima por medio de la ecuación, esto será útil si no se tiene el valor de dicha corriente en la hoja de especificaciones del transistor.

3.2.3. Ejercicio 3

Trace la curva definida por lo valores siguientes: $I_{DSS} = 12mA$ y $V_p = -5V$ para un MOSFET tipo empobrecimiento canal N.

- Solución

Es posible realizar el siguiente cuadro, donde se determinará la correspondiente entre corriente de drenaje y voltaje de compuerta y fuente:

$I_{DSS} = 12mA$	$V_{GS} = 0V$
$I_D = 0mA$	$V_{GS} = V_p = -4V$

Paso 1:

Con los valores definidos en la tabla anterior y, por medio de la ecuación de Shockley, se podrá sustituir los valores. La ecuación queda como se muestra:

$$I_D = 12 \left(1 - \frac{V_{GS}}{-4} \right)^2$$

Paso 2:

Evaluar la ecuación anterior para obtener los valores de la corriente de drenado, lo cual resultará en lo siguiente:

Tabla V. **Corriente de drenado, 3.2.3 ejercicio 3**

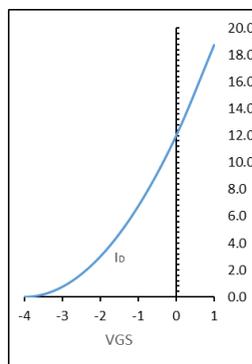
Vgs	Id
-4	0,00
-3	0,80
-2	3,00
-1	6,80
0	12,00
1	18,80

Fuente: elaboración propia.

Como se explicó, la aplicación de un voltaje positivo en la compuerta resultará en un incremento en la corriente de drenado. Por ello se debe ser cuidadoso al polarizar el transistor puesto que como se observa en el cuadro anterior, un incremento de 1 V puede significar un incremento que puede dañar el transistor.

Graficando cada uno de los puntos dados anteriormente se nos muestra el siguiente gráfico:

Figura 49. **Curva solución, 3.2.3 ejercicio 3**



Fuente: Elaboración propia.

Es posible observar la concordancia con la tabla definida al principio del ejercicio, por lo que ya se ha obtenido la respuesta correcta a lo requerido.

Es interesante observar que el incremento de un voltio más en la compuerta significó un incremento de aproximadamente el 56,6% de la corriente de saturación, por lo que cabe resaltar nuevamente el cuidado que se debe tener al momento de polarizar un MOSFET.

3.2.4. Ejercicio 4

Trace la curva definida por los valores siguientes: $I_{D(encendido)} = 3mA$ y $V_{GS(encendido)} = 10V$ para un MOSFET tipo enriquecimiento canal N, con tensión de umbral definido en 3 V

- Solución

Paso 1

Ya que no se presentan las características físicas del transistor tales como ancho largo y parámetro de transconductancia, es necesario emplear los valores dados en la hoja de especificaciones y utilizar la siguiente ecuación:

$$k = \frac{I_{D(encendido)}}{(V_{GS(encendido)} - V_T)^2} = \frac{3mA}{(10V - 3V)^2}$$

$$k = 6.12 \times 10^{-5} \text{ A/V}^2$$

Paso 2

Al obtener el valor anterior, es posible emplear la siguiente ecuación:

$$I_{DS} = k(V_{GS} - V_{Tn})^2$$

Por lo que cambiando los valores conocidos, se obtiene la siguiente ecuación:

$$I_{DS} = 6,12 \times 10^{-5} \text{ A/V}^2 (V_{GS} - 3\text{V})^2$$

Se debe observar que la tensión umbral define el punto en el cual la corriente incrementará por lo que se obtendrá la siguiente tabla al evaluar dicha característica y la ecuación.

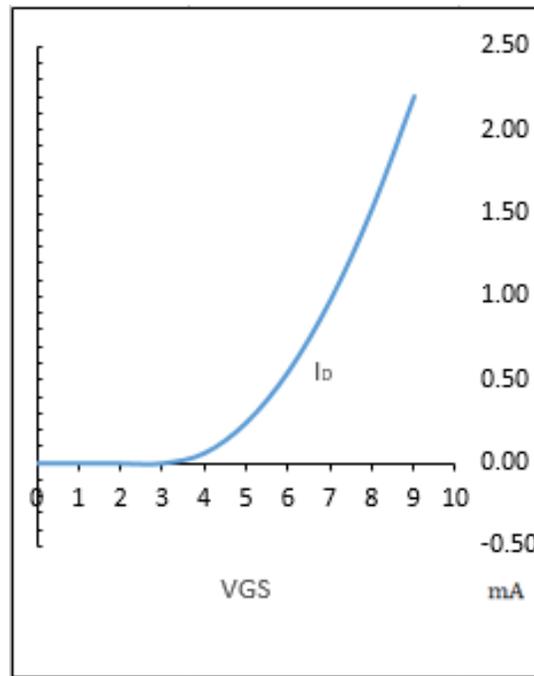
Tabla VI. **Corriente de drenado, 3.2.4 Ejercicio 4**

VGS (V)	ID (mA)
0	0,00
1	0,00
2	0,00
3	0,00
4	0,06
5	0,24
6	0,55
7	0,98
8	1,53
9	2,20

Fuente: elaboración propia.

Donde se observa que los valores están dados en miliamperios y el voltaje en voltios, graficando los puntos anteriores, se determina la siguiente gráfica.

Figura 50. Curva solución, 3.2.4 ejercicio 4



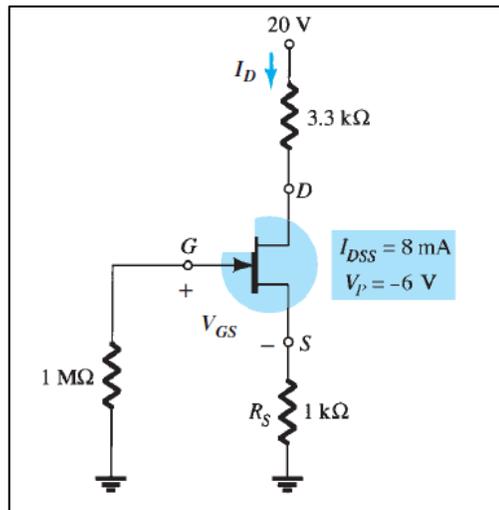
Fuente: elaboración propia.

3.3. Ejercicios sobre polarización DC de FET

3.3.1. Ejercicio 1

Dado el siguiente circuito, determine los valores de V_{GS} e I_D con los valores dados en el circuito, determine también V_{DS} , V_S , V_G y V_D :

Figura 51. Ejercicios de polarización, 3.3.1 ejercicio 1



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 466.

- Solución

Paso 1

Se identifica el tipo de configuración en el que se encuentra el transistor, para este caso en particular se trata de un JFET canal n en Auto-polarización

Paso 2

Se determinan las ecuaciones que deberán emplearse para una configuración JFET en autopolarización, por lo que será posible la utilización de la siguiente ecuación:

$$0 = I_D^2 + I_D \left(\frac{2V_P}{R_S} - \frac{V_P^2}{R_S^2 I_{DSS}} \right) + \left(\frac{V_P}{R_S} \right)^2$$

Sustituyendo los valores anteriores por los que se muestran en el diagrama, resultará la siguiente ecuación cuadrática

$$0 = I_D^2 + I_D(-0.0165) + 0,000036$$

Misma que devolverá dos resultados, los cuales son los siguientes:

$$I_{D1} = 0,0139\text{mA}$$

$$I_{D2} = 0,00258\text{mA}$$

Para seleccionar la respuesta, bastará con encontrar el valor de voltaje V_{GS} y la concordancia con los resultados mediante la siguiente ecuación

$$V_{GS} = -I_D R_S$$

Sustituyendo los valores de corriente se tendrá las dos siguientes respuestas

$$V_{GS1} = -(0,0139 \text{ A})(1\ 000 \text{ Ohms}) = -13,9 \text{ V}$$

$$V_{GS2} = -(0,00258 \text{ A})(1\ 000 \text{ Ohms}) = -2,6 \text{ V}$$

Analizando las dos respuestas anteriores, es posible observar la respuesta correcta, ya que el JFET tiene definido un voltaje de corte de -6V por lo que la

primera de las anteriores no cumple con la condición, por lo que el voltaje correcto definido de ahora en adelante como $V_{GS} = -2,6 \text{ V}$

Paso 3

Determinación de V_{DS} , V_S , V_G y V_D .

Para ello, será necesario aplicar la ley de voltajes de Kirchhoff, empezando desde la fuente DC hasta la terminal a tierra conectada por medio de un resistor a la fuente del JFET, resultando la siguiente ecuación

$$V_{DS} = V_{DD} - I_D(R_D + R_S)$$

$$V_{DS} = 20\text{V} - 2,6\text{mA}(3,3\text{k}\Omega + 1\text{k}\Omega)$$

$$V_{DS} = 8,82\text{V}$$

El voltaje V_S , está definido por la corriente y el resistor

$$V_S = (2,58\text{mA})(1\text{k}\Omega)$$

$$V_S = 2,6\text{V}$$

Es posible determinar el valor de V_G mediante la premisa de que el voltaje se encuentra también en el resistor conectado a la compuerta, puesto que la corriente es nula y el valor de resistencia alto, esto devolverá un valor de $V_G=0\text{V}$. Por último el valor V_D está dado por la siguiente ecuación

$$V_D = V_{DS} + V_S$$

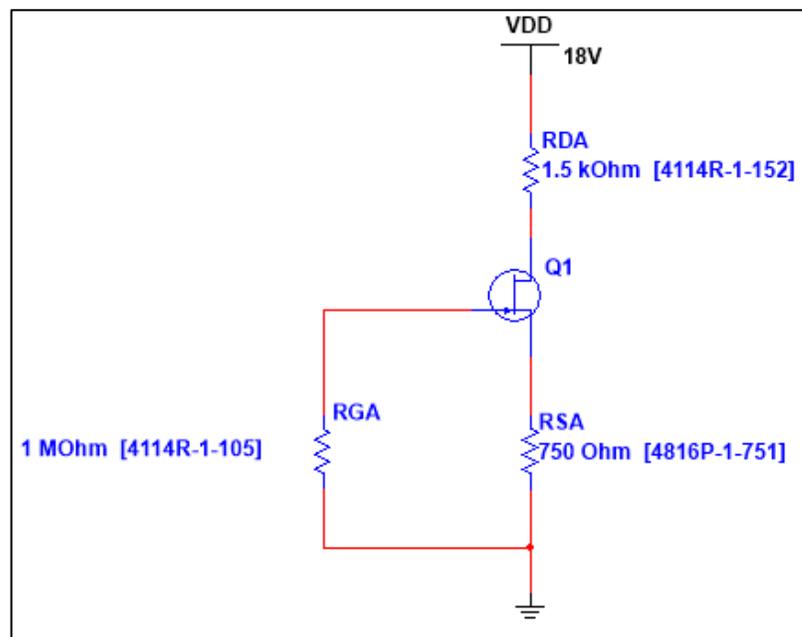
$$V_D = 11.42 \text{ V}$$

3.3.2. Ejercicio 2

Para el circuito mostrado realice lo siguiente tomando en cuenta los siguientes parámetros $I_{DSS} = 10 \text{ mA}$ $V_p = -4 \text{ V}$

- Trace la curva de transferencia para el dispositivo
- Muestre los valores del resultado de V_{GS} e I_D y superponga estos valores en la gráfica.
- Calcule V_{DS} , V_S , V_G y V_D

Figura 52. Ejercicios de polarización, 3.3.2 ejercicio 2



Fuente: elaboración propia, empleando MultiSim 14.1.

- Solución

Paso1

Para realizar lo indicado en el inciso a. es necesario utilizar la ecuación de Shockley, al igual que se hizo en ejercicios anteriores

$$I_D = 10\text{mA} \left(1 - \frac{V_{GS}}{-4\text{V}}\right)^2$$

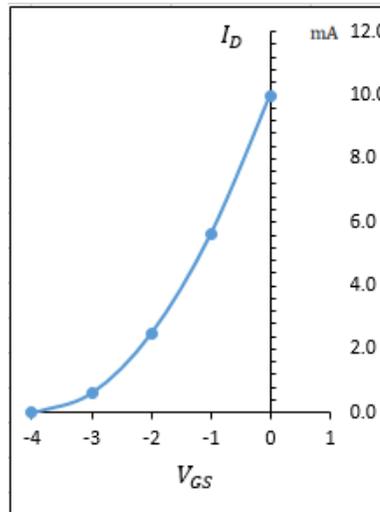
Para ello, es posible asignar valores desde -4 Voltios hasta 0, al ser un JFET canal n, para luego graficarlos como se muestra a continuación

Tabla VII. **Corriente de drenado, 3.3.2 ejercicio 2**

V_{GS} (V)	I_D (mA)
-4	0,0
-3	0,6
-2	2,5
-1	5,6
0	10,0

Fuente: Elaboración propia.

Figura 53. Curva 1 ejercicio de polarización, 3.3.2 ejercicio 2



Fuente: elaboración propia.

Paso 2

Para el inciso b. se determinarán las ecuaciones que deberán emplearse para una configuración JFET en autopolarización, por lo que se utilizará la siguiente ecuación:

$$V_{GS} = -I_D R_S$$

Y sustituyendo en la ecuación de Shockley

$$I_D = 10\text{mA} \left(1 - \frac{-I_D(750\Omega)}{-4\text{V}} \right)^2$$

Misma que devolverá dos resultados, los cuales son los siguientes:

$$I_{D1} = 10,90\text{mA}$$

$$I_{D2} = 2,61\text{mA}$$

Para seleccionar la respuesta, bastará con encontrar el valor de voltaje V_{GS} y la concordancia con los resultados mediante la siguiente ecuación:

$$V_{GS} = -I_D R_S$$

Sustituyendo los valores de corriente se tendrá las dos siguientes respuestas:

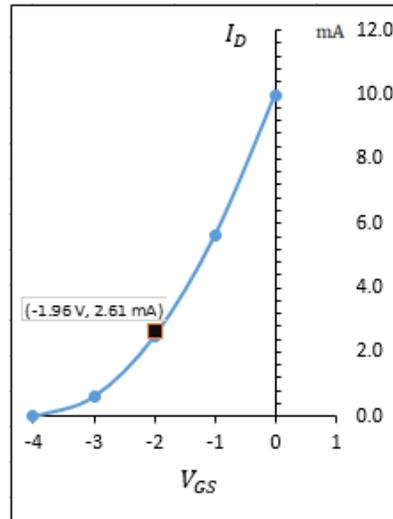
$$V_{GS1} = -(10,90\text{mA})(750\Omega) = -8,18 \text{ V}$$

$$V_{GS2} = -(2,61\text{mA})(750\Omega) = -1,96 \text{ V}$$

Analizando las dos respuestas anteriores, es posible observar la respuesta correcta, ya que el JFET tiene definido un voltaje de corte de -4V por lo que la primera de las anteriores no cumple con la condición, por lo que el voltaje correcto definido de ahora en adelante como $V_{GS} = -1,96 \text{ V}$ con una corriente $I_D = 2,61\text{mA}$

Por lo que se tiene los resultados, al momento de graficar el punto de operación del JFET, se tendrá lo siguiente:

Figura 54. Curva 2, ejercicio de polarización, 3.3.2 ejercicio 2



Fuente: elaboración propia.

Según la gráfica, el punto corresponde a la curva característica, por lo que es una respuesta válida.

Paso 3

Para la determinación de V_{DS} , V_S , V_G y V_D . requeridos en el inciso c. del ejercicio será necesario aplicar la ley de voltajes de Kirchhoff, empezando desde la fuente DC hasta la terminal a tierra conectada por medio de un resistor a la fuente del JFET, resultando la siguiente ecuación

$$V_{DS} = V_{DD} - I_D(R_D + R_S)$$

$$V_{DS} = 16V - 2,61mA(1,5k\Omega + 750\Omega)$$

$$V_{DS} = 10,13V$$

El voltaje V_S , está definido por la corriente y el resistor

$$V_S = (2,61mA)(1,5k\Omega)$$

$$V_S = 3,92V$$

El valor de V_G se determina mediante la premisa de que el voltaje se encuentra también en el resistor conectado a la compuerta, puesto que la corriente es nula y el valor de resistencia alto, esto devolverá un valor de $V_G=0V$

Por último, el valor V_D está dado por la siguiente ecuación

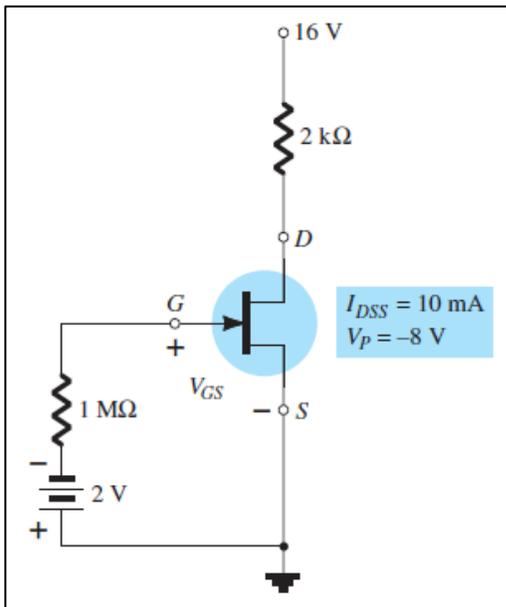
$$V_D = V_{DS} + V_S$$

$$V_D = 14,05 V$$

3.3.3. Ejercicio 3

Dado el siguiente circuito, determine los valores de V_{GS} e I_D con los valores dados en el circuito, determine también V_{DS} , V_S , V_G y V_D :

Figura 55. Ejercicios de polarización, 3.3.3 ejercicio 3



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p 466.

- Solución

Paso 1

Se identifica el tipo de configuración en el que se encuentra el transistor, para este caso en particular se trata de un JFET canal n en polarización fija.

Paso 2

Para la determinación de V_{GS} se observa el diagrama y puesto que la corriente en la compuerta es nula, el resistor no presenta una caída de voltaje, por lo que, al aplicar la ley de voltajes de Kirchhoff, se presenta lo siguiente

$$V_{GS} + V_{GG} = 0$$

$$V_{GS} = -V_{GG} = -2 \text{ V}$$

$$V_{GS} = -2 \text{ V}$$

La corriente de drenaje está dada por la ecuación de Shockley, por lo que reemplazando los datos conocidos, quedará lo siguiente:

$$I_D = 10 \left(1 - \frac{-2}{-8} \right)^2$$

$$I_D = 10 \left(1 - \frac{-2}{-8} \right)^2$$

$$I_D = 5,63 \text{ mA}$$

Paso 3

Determinación de V_{DS} , V_S , V_G y V_D .

Para ello será necesario aplicar la ley de voltajes de Kirchhoff, empezando desde la fuente DC hasta la terminal a tierra conectada por medio de un resistor a la fuente del JFET, resultando la siguiente ecuación

$$V_{DS} = V_{DD} - I_D R_D$$

$$V_{DS} = 16V - 5,63mA(2k\Omega)$$

$$V_{DS} = 4,74V$$

El voltaje V_S , es nulo ya que se encuentra conectado directamente a tierra

$$V_S = 0 V$$

El valor de V_G es posible determinarlo mediante la siguiente relación

$$V_G = V_{GG} = -2 V$$

Por último el valor V_D está dado por la siguiente ecuación

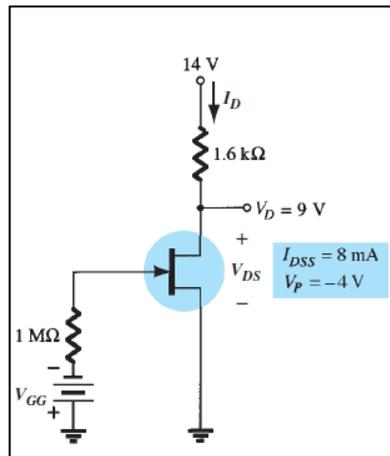
$$V_D = V_{DS}$$

$$V_D = 4.74 V$$

3.3.4. Ejercicio 4

Para la siguiente configuración, determine los valores V_{DS} y V_{GS}

Figura 56. Ejercicios de polarización, 3.3.4. ejercicio 4



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p 466.

- Solución

Paso 1

Se identifica el tipo de configuración en el que se encuentra el transistor, para este caso en particular se trata de un JFET canal n en polarización fija.

Paso 2

Para la determinación de V_{DS} es posible observar el diagrama obteniendo el resultado inmediatamente

$$V_{DS} = 9\text{ V}$$

Paso 3

Para resolver los parámetros, se calcula la corriente de drenaje, al aplicar la ley de voltajes de Kirchhoff de la siguiente manera

$$V_{RD} = V_{DD} - V_D = (14 - 9)V = 5 V$$

$$V_{RD} = R_D I_D$$

$$I_D = \frac{5V}{1,6 \text{ k}\Omega} = 3,125 \text{ mA}$$

Paso 4

Para la obtención de V_{GG} , es necesario conocer el valor V_{GS} , dado por la ecuación de Shockley

$$3,125 \text{ mA} = 8 \text{ mA} \left(1 - \frac{V_{GS}}{-4 \text{ V}}\right)^2$$

Al despejar V_{GS} , de la ecuación anterior, resultará:

$$V_{GS} = -1,5 \text{ V}$$

Por lo que V_{GG} se define de la siguiente manera:

$$V_{GS} + V_{GG} = 0$$

Despejando:

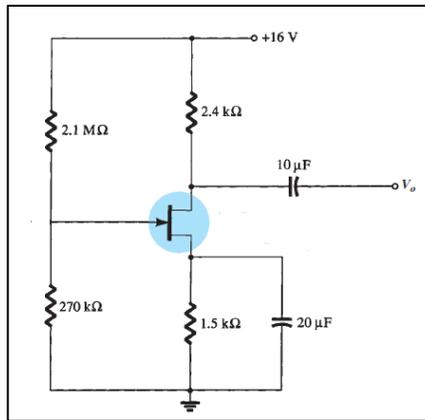
$$V_{GG} = -V_{GS} = 1,5 \text{ V}$$

Dando la respuesta a lo requerido en el ejercicio.

3.3.5. Ejercicio 5

Dado el siguiente circuito, determine los valores de V_{GS} e I_D con los valores dados en el circuito, determine también V_{DS} , V_S , V_G y V_D ; tomando en cuenta un $I_{DSS}=10\text{ mA}$ y $V_P=-5\text{ V}$.

Figura 57. Ejercicios de polarización, 3.3.5 ejercicio 5



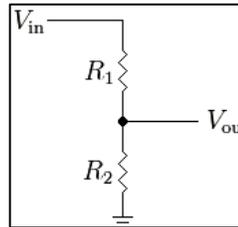
Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 469.

- Solución

Paso 1

Se identifica el tipo de configuración en el que se encuentra el transistor, para este caso, se trata de un JFET canal n en configuración divisor de voltaje, por lo cual se realizará la regla división de voltaje.

Figura 58. Regla de división de voltaje



Fuente: <http://www.arduino tutoriales.com/que-es-un-divisor-de-voltaje/> Consulta: julio de 2018.

La solución del voltaje V_{out} se encuentra mediante la siguiente ecuación

$$V_{out} = V_{In} \frac{R_2}{R_1 + R_2}$$

Sustituyendo los valores anteriores a los datos dados en el diagrama se obtendrá:

$$V_G = 16 \frac{270\text{k}\Omega}{2,1\text{M}\Omega + 270\text{k}\Omega}$$

$$V_G = 1,82 \text{ V}$$

Paso 2

Se determinará el valor de V_{GS} mediante la aplicación de la ley de voltajes de Kirchhoff, en la malla formada entre la compuerta y la fuente, terminales del transistor, lo cual resultará en lo siguiente:

$$V_{GS} + I_D R_S - V_G = 0$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1,82 \text{ V} - (1,5\text{k}\Omega)I_D$$

Tomando en cuenta la ecuación anterior, se reemplazará dicho valor en la ecuación de Shockley para determinar la corriente:

$$I_D = 10 \text{ mA} \left(1 - \frac{(1,82 \text{ V} - (1,5\text{k}\Omega)I_D)}{-5 \text{ V}} \right)^2$$

Luego de la reducción a una forma expandida, se tendrá lo siguiente:

$$-0,9I_D^2 + 9,184I_D - 18,605 = 0$$

Misma que devolverá dos resultados:

$$I_{D1} = 7,418\text{mA}$$

$$I_{D2} = 2,787\text{mA}$$

Para seleccionar la respuesta, bastará con encontrar el valor de voltaje V_{GS} y la concordancia con los resultados mediante la siguiente ecuación

$$V_{GS} = 1,82 \text{ V} - (1,5\text{k}\Omega)I_D$$

Sustituyendo los valores de corriente se tendrá las dos siguientes respuestas:

$$V_{GS1} = 1,82 \text{ V} - (7,418\text{mA})(1,5\text{k}\Omega) = -9,31 \text{ V}$$

$$V_{GS2} = 1,82 \text{ V} - (2,787\text{mA})(1,5\text{k}\Omega) = -2,36 \text{ V}$$

Analizando las dos respuestas anteriores, es posible observar la respuesta correcta, ya que el JFET tiene definido un voltaje de corte de -5V por lo que la primera de las anteriores no cumple con la condición, el voltaje correcto será $V_{GS} = -2,36 \text{ V}$ y la corriente $I_D = 2,787\text{mA}$

Paso 3

Determinación de V_{DS} , V_S y V_D .

Para ello será necesario aplicar la ley de voltajes de Kirchhoff, empezando desde la fuente DC hasta la terminal a tierra conectada por medio de un resistor a la fuente del JFET, resultando la siguiente ecuación

$$V_{DS} = V_{DD} - I_D(R_D + R_S)$$

$$V_{DS} = 16\text{V} - 2,787\text{mA}(2,4\text{k}\Omega + 1,5\text{k}\Omega)$$

$$V_{DS} = 5,13\text{V}$$

El voltaje V_S , está definido por la corriente y el resistor:

$$V_S = (I_D)(R_S)$$

$$V_S = (2,787\text{mA})(1,5\text{k}\Omega)$$

$$V_S = 4,18\text{V}$$

Por último el valor V_D está dado por la siguiente ecuación

$$V_D = V_{DS} + V_S$$

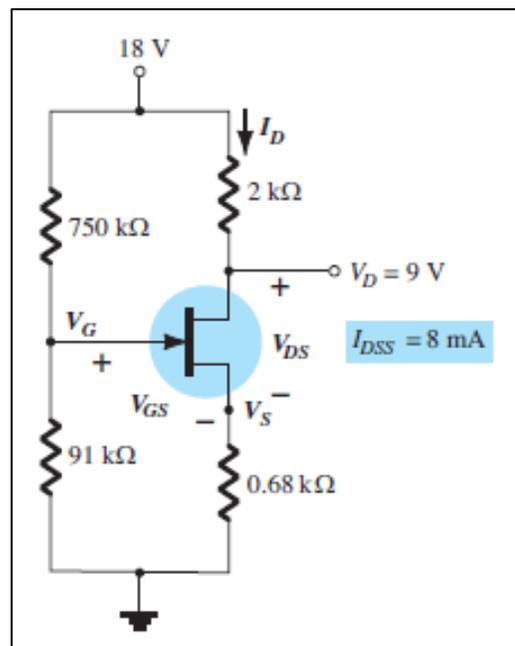
$$V_D = 9,31 \text{ V}$$

3.3.6. Ejercicio 6

Dado el circuito y los valores dados en el diagrama siguiente determine:

I_D , V_S , V_{DS} , V_G , V_{GS} y V_P .

Figura 59. Ejercicios de polarización, 3.3.6. ejercicio 6



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.

p. 469.

- Solución

Paso 1

Para conocer el valor de corriente, bastará con analizar por medio de la ley de voltajes de Kirchhoff el diagrama, resultando la siguiente ecuación

$$V_{RD} = V_{DD} - V_D = (18 - 9)V = 9V$$

$$V_{RD} = R_D I_D$$

$$I_D = \frac{9V}{2k\Omega} = 4,5\text{ mA}$$

Paso 2

V_S y V_{DS} se calculará fácilmente al momento de conocer el valor de corriente que circula en el transistor

Ya que

$$V_S = I_D R_S = (4,5\text{mA})(0,68k\Omega) = 3,06V$$

Por otra parte V_{DS} está dado por

$$V_{DS} = V_{DD} - I_D(R_D + R_S)$$

Por lo que

$$V_{DS} = 18V - 4,5\text{mA}(2k\Omega + 0,68k\Omega)$$

$$V_{DS} = 5,94V$$

Paso 3

Para la determinación de V_G , bastará con resolver el voltaje por medio de la regla de división de voltaje

$$V_G = V_{DD} \frac{R2}{R1 + R2}$$

Sustituyendo los valores anteriores a los datos dados en el diagrama se obtendrá

$$V_G = 18 \frac{91\text{k}\Omega}{750\text{k}\Omega + 91\text{k}\Omega}$$

$$V_G = 1,95 \text{ V}$$

Para la determinación de V_{GS} ,

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1,95 \text{ V} - (4,5\text{mA})(0,68 \text{ k}\Omega)$$

$$V_{GS} = -1,11 \text{ V}$$

Por último la determinación de V_p , se realizará por medio de la ecuación de Shockley como se muestra a continuación

$$4,5 \text{ mA} = 8 \text{ mA} \left(1 - \frac{-1,11 \text{ V}}{V_P} \right)^2$$

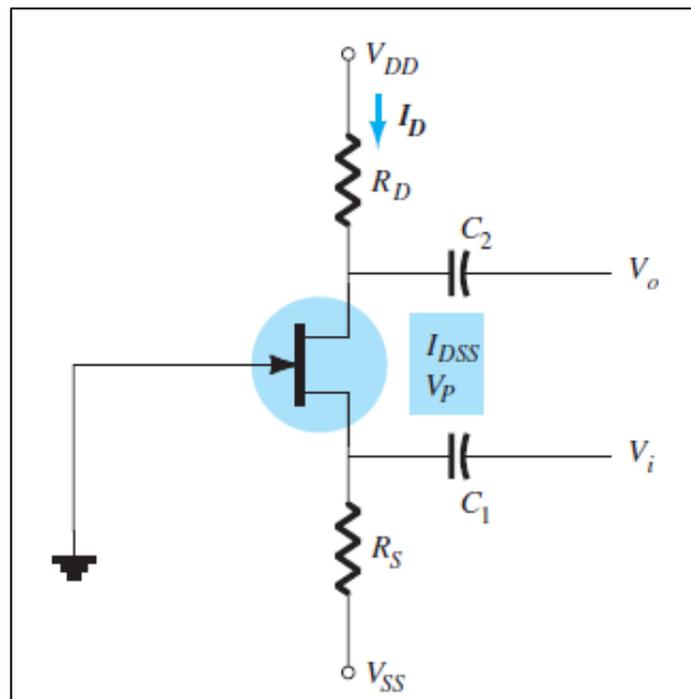
Despejando V_P resultará entonces

$$V_P = -4,44 \text{ V}$$

3.3.7. Ejercicio 7

Dado el siguiente circuito, determine los valores de V_{GS} e I_D con los valores dados en el circuito, determine también V_{DS} , V_S , V_G y V_D ; tomando en cuenta un $I_{DSS}=10 \text{ mA}$ y $V_P=-5 \text{ V}$, $R_S=1.5 \text{ k}\Omega$, $R_D=2.4 \text{ k}\Omega$, $V_{DD}=16 \text{ V}$ u $V_{SS}=0 \text{ V}$.

Figura 60. Ejercicios de polarización, 3.3.7. ejercicio 7



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.

p 468.

- Solución

Paso 1

Se identifica el tipo de configuración en el que se encuentra el transistor, para este caso en particular se trata de un JFET canal n en configuración compuerta común.

Paso 2

Se determinará el valor de V_{GS} mediante la aplicación de la ley de voltajes de Kirchhoff, en la malla formada entre la compuerta y la fuente, terminales del transistor, lo cual resultará en lo siguiente:

$$V_{GS} + I_D R_S + V_{SS} = 0$$

$$V_{GS} = -V_{SS} - I_D R_S$$

$$V_{GS} = -(1,5\text{k}\Omega)I_D$$

Tomando en cuenta la ecuación anterior, se reemplazará dicho valor en la ecuación de Shockley para determinar la corriente

$$I_D = 10 \text{ mA} \left(1 - \frac{-(1,5\text{k}\Omega)I_D}{-5 \text{ V}} \right)^2$$

Luego de la reducción a una forma expandida, se tendrá lo siguiente:

$$-0,9I_D^2 - 6I_D + 10 = 0$$

Misma que devolverá dos resultados:

$$I_{D1} = 5,892\text{mA}$$

$$I_{D2} = 1,886\text{mA}$$

Para seleccionar la respuesta, bastará con encontrar el valor de voltaje V_{GS} y la concordancia con los resultados mediante la siguiente ecuación

$$V_{GS} = -(1,5\text{k}\Omega)I_D$$

Sustituyendo los valores de corriente se tendrá las dos siguientes respuestas

$$V_{GS1} = -(5,892\text{mA})(1,5\text{k}\Omega) = -8,84\text{ V}$$

$$V_{GS2} = -(1,886\text{mA})(1,5\text{k}\Omega) = -2,83\text{ V}$$

Analizando las dos respuestas anteriores, es posible observar la respuesta correcta, ya que el JFET tiene definido un voltaje de corte de -5V por lo que la primera de las anteriores no cumple con la condición, el voltaje correcto será $V_{GS} = -2,83\text{ V}$ y la corriente $I_D = 1,886\text{mA}$

Paso 3

Determinación de V_{DS} , V_S y V_D .

Para ello será necesario aplicar la ley de voltajes de Kirchhoff, empezando desde la fuente DC hasta la terminal a tierra conectada por medio de un resistor a la fuente del JFET, resultando la siguiente ecuación

$$V_{DS} = V_{DD} - I_D(R_D + R_S)$$

$$V_{DS} = 16V - 1,886mA(2,4k\Omega + 1,5k\Omega)$$

$$V_{DS} = 8,64V$$

El voltaje V_S , está definido por la corriente y el resistor:

$$V_S = (1,886mA)(1,5k\Omega)$$

$$V_S = 2,83 V$$

Por último el valor V_D está dado por la siguiente ecuación:

$$V_D = V_{DS} + V_S$$

$$V_D = 11,47 V$$

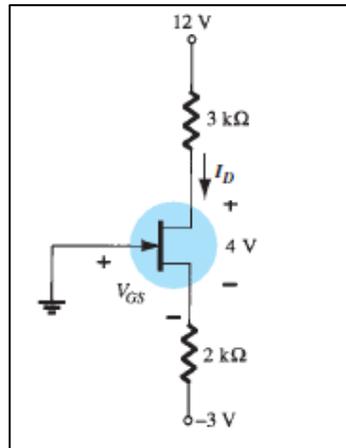
3.3.8. Ejercicio 8

Dado el circuito mostrado, calcular lo siguiente:

- La corriente I_D
- Los voltajes V_D y V_S
- El voltaje de operación V_{GS}

Considere los valores mostrados en el diagrama

Figura 61. Ejercicios de polarización, ejercicio 8



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 468.

- Solución

Paso 1

Para determinar la corriente I_D se considerará la siguiente ecuación, misma que resulta la aplicación de la regla de voltajes de Kirchhoff

$$12 \text{ V} - (3 \text{ k}\Omega)I_D - 4 \text{ V} - (2 \text{ k}\Omega)I_D - 3 \text{ V} = 0$$

Al resolver para la corriente en el drenaje, de la ecuación anterior se tendrá la siguiente respuesta:

$$I_D = 2,2 \text{ mA}$$

Paso 2

Para la obtención de V_D se considerará la siguiente ecuación

$$V_D = V_{DD} - I_D R_D$$

$$V_D = 12 \text{ V} - (2,2 \text{ mA})(3 \text{ k}\Omega)$$

$$V_D = 5,4 \text{ V}$$

Por otro lado, se considerará la malla formada entre la terminal fuente, la resistencia y la fuente conectada al mismo como se muestra a continuación

$$V_S = I_S R_S + V_{SS} = I_D R_S + V_{SS}$$

$$V_S = (2,2 \text{ mA})(2 \text{ k}\Omega) + (-3 \text{ V})$$

$$V_S = 1,4 \text{ V}$$

Paso 3

Se procederá a calcular el valor de V_{GS} por medio de la siguiente expresión:

$$V_{GS} = V_G - V_S$$

Dado que el valor de voltaje conectado a la compuerta es cero, la expresión se reescribe, dejando únicamente al valor negativo del voltaje conectado en la fuente, por lo que el resultado es el siguiente:

$$V_{GS} = -1,4 \text{ V}$$

3.3.9. Ejercicio 9

Diseñe una red de autopolarización utilizando un transistor JFET con $I_{DSS} = 8\text{mA}$ y $V_p = -6\text{ V}$ para que la corriente $I_D = 4\text{mA}$ utilizando una fuente de 14 V , con $R_D = 3R_S$ dibuje luego el diagrama.

- Solución

Paso 1

Con la información disponible es posible encontrar el valor de voltaje V_{GS} por medio de la ecuación de Shockley, ya que al despejar de la siguiente forma:

$$4\text{mA} = 8\text{ mA} \left(1 - \frac{V_{GS}}{-6\text{ V}}\right)^2$$

$$V_{GS} = -1,76\text{ V}$$

Paso 2

Para determinar el valor de resistencia R_S bastará con resolver la siguiente ecuación:

$$V_{GS} + I_D R_S = 0$$

$$R_S = -\frac{V_{GS}}{I_D}$$

$$R_S = -\frac{-1,76\text{ V}}{4\text{mA}} = 440\Omega$$

Paso 3

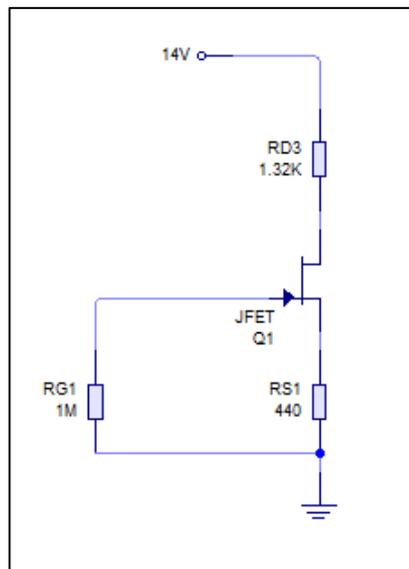
Puesto que en el enunciado está dada la condición $R_D = 3R_S$ se determina el valor de resistencia en el dren

$$R_D = 1,32k\Omega$$

Paso 4

Por último queda dibujar el diagrama que con los valores calculados

Figura 62. Ejercicios de polarización, 3.3.9. ejercicio 9



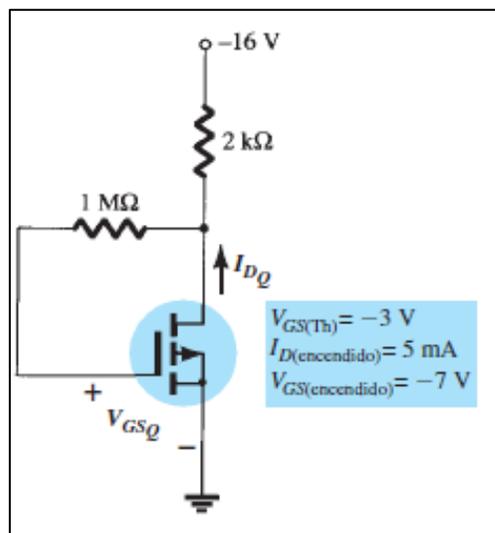
Fuente: elaboración propia, empleando Livewire.

Como puede observarse en la figura anterior, se coloca un resistor en la compuerta del JFET, sin embargo, esto no representa una caída de voltaje debido a la alta impedancia de entrada que tiene el FET.

3.3.10. Ejercicio 10

Considere el diagrama siguiente y encuentre los parámetros I_D , V_{GS} , V_{DS} y V_D .

Figura 63. Ejercicios de polarización, 3.3.10. ejercicio 10



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 469.

- Solución

Paso 1

Con los valores dados en el diagrama es posible calcular el valor K de la siguiente manera:

$$k = \frac{I_{D(\text{encendido})}}{(V_{GS(\text{encendido})} - V_T)^2} = \frac{5 \text{ mA}}{(-7\text{V} - (-3\text{V}))^2}$$

$$k = 3,125 \times 10^{-4} \text{ A/V}^2$$

Paso 2

Al obtener el valor anterior, es posible emplear la siguiente ecuación

$$I_D = k(V_{GS} - V_{Tn})^2$$

Por lo que, cambiando los valores conocidos, se obtiene la siguiente ecuación:

$$I_D = 3,125 \times 10^{-4} \text{ A/V}^2 (V_{GS} - (-3 \text{ V}))^2$$

Asimismo

$$V_{GS} = V_{DS} = V_{DD} + I_D R_D$$

$$V_{GS} = -16 + I_D (2k\Omega)$$

Sustituyendo en la ecuación anterior

$$I_D = 3,125 \times 10^{-4} \text{ A/V}^2 ((-16 + I_D (2k\Omega)) - (-3 \text{ V}))^2$$

Resultará entonces

$$I_D = 4,6 \text{ mA}$$

Por lo que

$$V_{GS} = -6,8 \text{ V}$$

Y ya que $V_{GS} = V_{DS}$

$$V_{DS} = -6,8 \text{ V}$$

Por último, se tiene $V_{DS} = V_D$

$$V_D = -6,8 \text{ V}$$

3.4. Ejercicios del transistor FET en AC

A continuación se presenta ejercicios relacionados al transistor de efecto de campo bajo condiciones de corriente alterna.

3.4.1. Ejercicio 1

Calcule el valor g_{m0} para un JFET con los parámetros de corriente $I_{DSS}=15 \text{ mA}$ y $V_p=-5 \text{ V}$.

- Solución

Paso 1

La solución está dada por la ecuación siguiente:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|}$$
$$g_{m0} = \frac{2(15 \text{ mA})}{|-5 \text{ V}|} = 6 \text{ mS}$$

El valor anterior está expresado para condiciones específicas de VGS, por lo que la ecuación general será la siguiente:

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_p} \right)$$

$$g_m = 6 \text{ mS} \left(1 - \frac{V_{GS}}{-5 \text{ V}} \right)$$

3.4.2. Ejercicio 2

Considere un JFET con g_{m0} mS e $I_{DSS} = 11 \text{ mA}$, calcule el voltaje de estrangulamiento para el transistor.

- Solución

La solución será posible encontrarla mediante la siguiente ecuación y despejando el valor V_p

$$g_{m0} = \frac{2I_{DSS}}{|V_p|}$$

$$|V_p| = \frac{2I_{DSS}}{g_{m0}}$$

$$|V_p| = \frac{2(11 \text{ mA})}{11 \text{ mS}} = 2 \text{ V}$$

Suponiendo que es un JFET canal n la solución está dada entonces de la siguiente forma:

$$V_p = -2 \text{ V}$$

3.4.3. Ejercicio 3

Se tiene un JFET con $g_m = 6 \text{ mS}$ en $V_{GS} = -1 \text{ V}$, calcule el valor de I_{DSS} cuando $V_P = -2,5 \text{ V}$.

- Solución

La solución está dada en la ecuación siguiente:

$$g_m = \frac{2I_{DSS}}{|V_P|} \left(1 - \frac{V_{GS}}{V_P}\right)$$

Por lo que despejando para I_{DSS} quedará entonces

$$I_{DSS} = \frac{g_m |V_P|}{2 \left(1 - \frac{V_{GS}}{V_P}\right)}$$

Al sustituir los valores conocidos se tendrá el valor siguiente

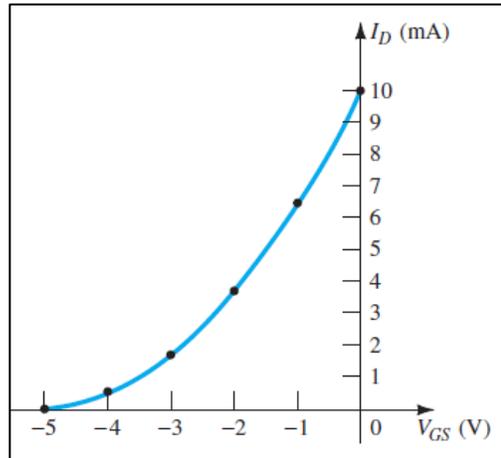
$$I_{DSS} = 12,5 \text{ mA}$$

3.4.4. Ejercicio 4

Por medio del siguiente gráfico determine los valores para un JFET canal n

- g_{m0}
- Determinar g_m por medio del gráfico en $V_{GS} = 1,5 \text{ V}$
- Compare el resultado anterior con lo obtenido matemáticamente

Figura 64. Ejercicios del transistor FET en AC, 3.4.4. ejercicio 4



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 530.

- Solución

Paso 1

Para encontrar el valor de g_{m0} es necesario tener los valores definidos en la siguiente ecuación:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|}$$

Los valores son posibles obtenerlos en la gráfica, así pues $I_{DSS} = 10 \text{ mA}$ y $V_p = -5 \text{ V}$.

$$g_{m0} = 4 \text{ mS}$$

Paso 2

Para encontrar el valor g_m en $V_{GS}=1,5$ V por medio del gráfico, se deberá emplear la siguiente ecuación

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

Escogiendo un par de coordenadas tales como (-1, 6,4) y (-2, 3,6) mismos valores fueron elegidos observando el diagrama por lo que se considera una aproximación, asimismo la recta que pasa por estos puntos debe contener el punto V_{GS} solicitado.

$$g_m = \frac{6,4 - 3,6}{2 - 1} = 2,8 \text{ mS}$$

Paso 3

Solo queda realizar la comparación de las respuestas encontradas vía gráfica y por medio de ecuaciones, por lo que se utilizará la siguiente ecuación

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P}\right)$$

Reemplazando los valores conocidos:

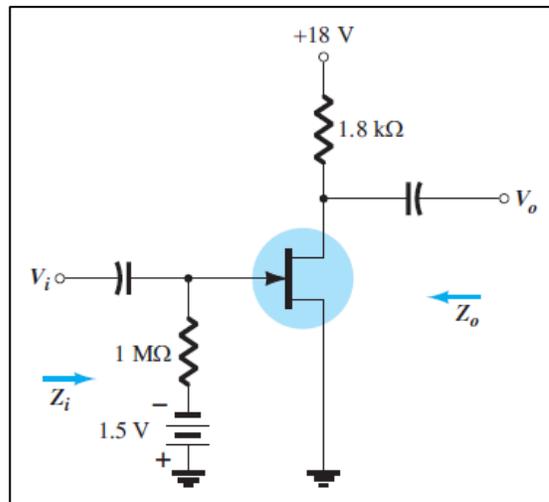
$$g_m = 4 \text{ mS} \left(1 - \frac{-1,5 \text{ V}}{-5 \text{ V}}\right) = 2,8 \text{ mS}$$

Al observar los dos resultados es evidente la buena aproximación encontrada gráficamente, por lo que resulta conveniente encontrar dicho valor cuando no se tiene los parámetros de la ecuación.

3.4.5. Ejercicio 5

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se cumple los siguientes valores $V_{GS} = -1,5 \text{ V}$, $I_{DSS} = 10 \text{ mA}$, $V_p = -4 \text{ V}$ y $r_d = 40 \text{ k}\Omega$

Figura 65. Ejercicios del transistor FET en AC, 3.4.5. ejercicio 5



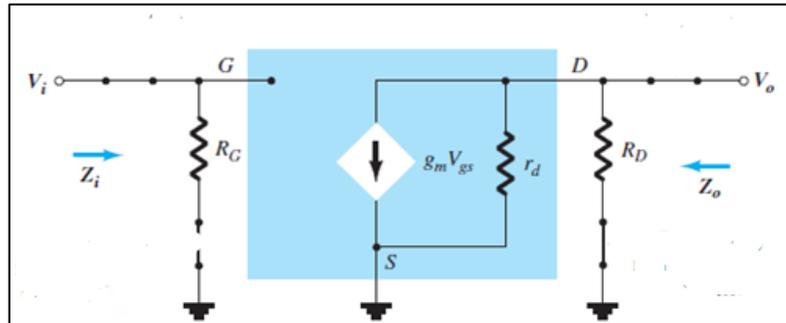
Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 530.

- Solución

Paso 1

Para la determinar el valor de impedancia de entrada se observará el modelo equivalente del mismo

Figura 66. Circuito equivalente, 3.4.5. ejercicio 5



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 481.

Donde se observa lo siguiente:

$$Z_i = R_G$$

$$Z_i = 1 \text{ M}\Omega$$

Paso 2

La determinación de la impedancia de salida se observa en el modelo equivalente del transistor, asimismo está dado por:

$$Z_o = r_d || R_D$$

$$Z_o = 1,72 \text{ k}\Omega$$

Paso 3

Por último, el valor de ganancia del circuito está dado por:

$$A_v = \frac{V_o}{V_i} = -g_m(r_d || R_D)$$

Se calcula lo siguiente:

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_p}\right)$$

$$g_m = \frac{2(10)}{|-4|} \left(1 - \frac{-1,5 V}{-4}\right)$$

$$g_m = 3,125 \text{ mS}$$

Por tanto

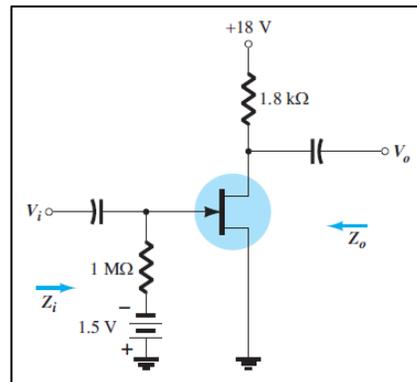
$$A_v = -(3,125 \text{ mS})(1,72 k\Omega)$$

$$A_v = -5,375$$

3.4.6. Ejercicio 6

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se cumple los siguientes valores $V_{GS} = -1,5 \text{ V}$, $I_{DSS} = 10 \text{ mA}$, $V_p = -6 \text{ V}$ y $y_{gs} = 40 \mu\text{S}$.

Figura 67. Ejercicios del transistor FET en AC, ejercicio 6



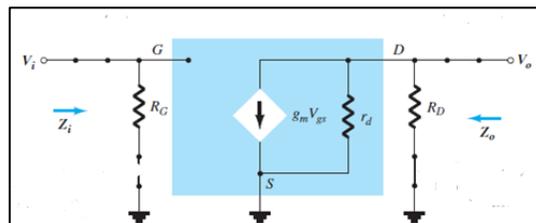
Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 530.

- Solución

Paso 1

Para la determinar el valor de impedancia de entrada se observará el modelo equivalente del mismo

Figura 68. Circuito equivalente, 3.4.6. ejercicio 6



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 481.

Donde se observa lo siguiente

$$Z_i = R_G$$

$$Z_i = 1 \text{ M}\Omega$$

Paso 2

La determinación de la impedancia de salida se observa en el modelo equivalente del transistor, asimismo está dado por

$$Z_o = r_d || R_D$$

Sin embargo, para el cálculo de r_d se tiene la siguiente expresión

$$r_d = \frac{1}{y_{GS}} = \frac{1}{40 \mu\text{S}} = 25 \text{ K}\Omega$$

$$Z_o = \frac{(1,8 \text{ k}\Omega)(25\text{k}\Omega)}{(1,8 \text{ k}\Omega + 25 \text{ k}\Omega)} = 1,68\text{k}\Omega$$

Paso 3

Por último, el valor de ganancia del circuito está dado por:

$$A_v = \frac{V_o}{V_i} = -g_m(r_d || R_D)$$

Se procede a calcular lo siguiente:

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_p}\right)$$

$$g_m = \frac{2(10)}{|-4|} \left(1 - \frac{-1,5}{-4}\right)$$

$$g_m = 3,125 \text{ mS}$$

Por tanto

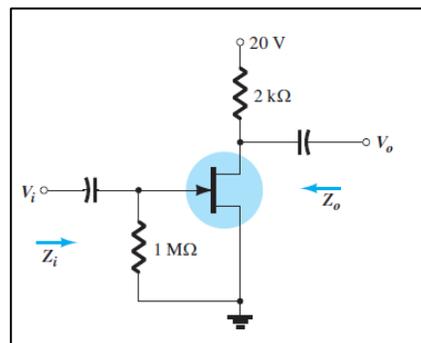
$$A_v = -(3,125 \text{ mS})(1,68 \text{ k}\Omega)$$

$$A_v = -5,25$$

3.4.7. Ejercicio 7

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se cumple los siguientes valores $I_{DSS} = 6 \text{ mA}$, $V_p = -6 \text{ V}$ y $y_{gs} = 40 \mu\text{S}$.

Figura 69. Ejercicios del transistor FET en AC, 3.4.7. ejercicio 7



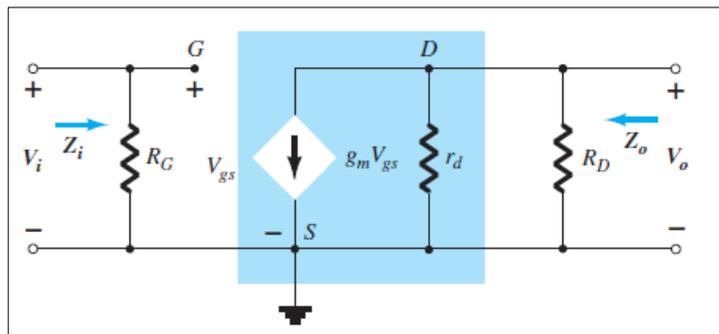
Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 531.

- Solución

Paso 1

Para la determinar el valor de impedancia de entrada se observará el modelo equivalente de este.

Figura 70. **Circuito equivalente, 3.4.7. ejercicio 7**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 483.

Donde se observa de nuevo las siguientes características

Z_i

$$Z_i = R_G$$

$$Z_i = 1 \text{ M}\Omega$$

Z_o

$$Z_o = r_d || R_D$$

$$r_d = \frac{1}{y_{GS}} = \frac{1}{40 \mu S} = 25 K\Omega$$

$$Z_o = \frac{(2 k\Omega)(25k\Omega)}{(2 k\Omega + 25 k\Omega)} = 1,85k\Omega$$

Por último, el valor de ganancia del circuito está dado por:

$$A_v = \frac{V_o}{V_i} = -g_m(r_d || R_D)$$

Se procede a calcular lo siguiente:

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_p}\right)$$

$$g_m = \frac{2(6)}{|-6|} \left(1 - \frac{0 V}{-6}\right)$$

$$g_m = 2 \text{ mS}$$

Por tanto:

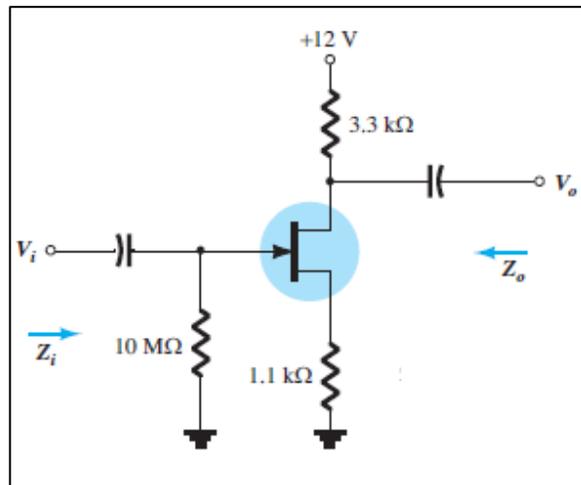
$$A_v = -(2 \text{ mS})(1,85k\Omega)$$

$$A_v = -3,7$$

3.4.8. Ejercicio 8

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se cumple los siguientes valores $I_{DSS} = 6 \text{ mA}$, $V_p = -6 \text{ V}$, y $f_s = 3000 \mu\text{S}$ y $y_{gs} = 40 \mu\text{S}$.

Figura 71. Ejercicios del transistor FET en AC, 3.4.8 ejercicio 8



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.

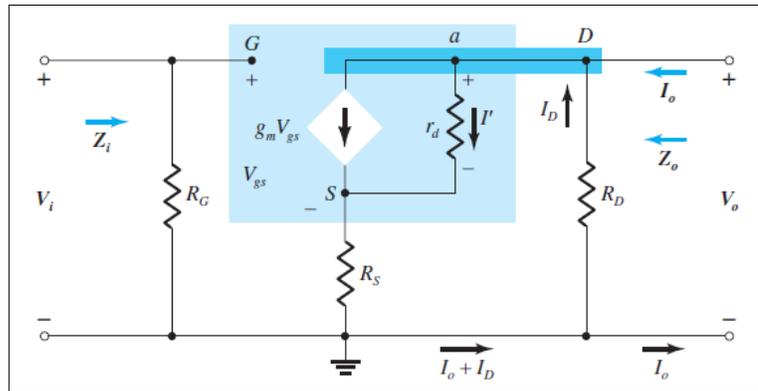
p. 531.

- Solución

Paso 1

Para la determinar el valor de impedancia de entrada se observará el modelo equivalente del mismo

Figura 72. Circuito equivalente, 3.4.8. ejercicio 8



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 483.

Donde se observan, de nuevo, las siguientes características:

Z_i

$$Z_i = R_G$$

$$Z_i = 10 \text{ M}\Omega$$

$$r_d = \frac{1}{y_{GS}} = \frac{1}{40 \mu\text{S}} = 25 \text{ K}\Omega$$

Además:

$$f_s = g_m = 3000 \mu\text{S}$$

Con Z_o dado por la siguiente expresión:

$$Z_o = \frac{R_D \left[1 + g_m R_S + \frac{R_S}{r_d} \right]}{\left[1 + g_m R_S + \frac{R_S}{r_d} + \frac{R_D}{r_d} \right]}$$

$$Z_o = \frac{3,3 \text{ k}\Omega \left[1 + (3 \text{ mS})(1,1 \text{ k}\Omega) + \frac{1,1 \text{ k}\Omega}{25 \text{ k}\Omega} \right]}{\left[1 + (3 \text{ mS})(1,1 \text{ k}\Omega) + \frac{1,1 \text{ k}\Omega}{25 \text{ k}\Omega} + \frac{3,3 \text{ k}\Omega}{25 \text{ k}\Omega} \right]}$$

$$Z_o = 3,20 \text{ k}\Omega$$

Paso 2

Por último, el valor de ganancia del circuito está dado por:

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

Por tanto

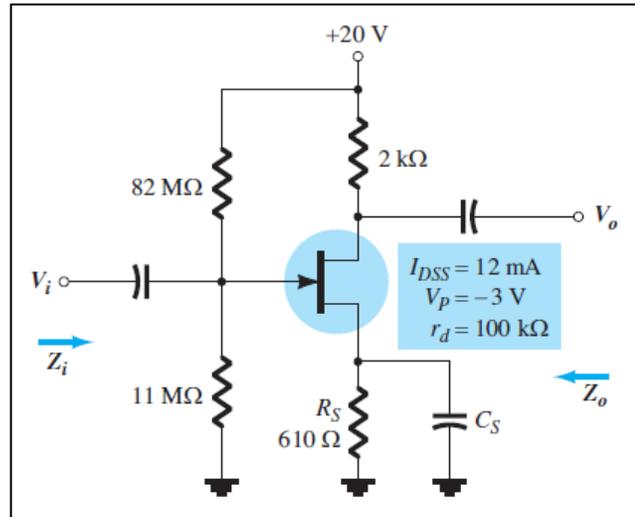
$$A_v = - \frac{(3 \text{ mS})(3,3 \text{ k}\Omega)}{1 + (3 \text{ mS})(1,1 \text{ k}\Omega) + \frac{(3,3 \text{ k}\Omega) + (1,1 \text{ k}\Omega)}{25 \text{ k}\Omega}}$$

$$A_v = -2,21$$

3.4.9. Ejercicio 9

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se cumple los siguientes valores $V_i = 20 \text{ mV}$.

Figura 73. Ejercicios del transistor FET en AC, 3.4.9 ejercicio 9



Fuente: BOYLESTAD, Robert, *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*, p. 531

- Solución

Según el diagrama, al considerar el valor de capacitancia, está en el análisis DC será equivalente a un corto circuito,

Paso 1

Es necesario conocer el valor de VGS, por lo que se realizarán una serie de pasos con el fin de obtener dicho valor

$$V_G = 20 \frac{11\text{M}\Omega}{11\text{M}\Omega + 82\text{M}\Omega}$$

$$V_G = 2,36 \text{ V}$$

Paso 2

Se determinará el valor de V_{GS} mediante la aplicación de la ley de voltajes de Kirchhoff, en la malla formada entre la compuerta y la fuente, terminales del transistor, lo cual resultará en lo siguiente:

$$V_{GS} + I_D R_S - V_G = 0$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 2,36 \text{ V} - (0,61 \text{ k}\Omega) I_D$$

Tomando en cuenta la ecuación anterior, se reemplazará dicho valor en la ecuación de Shockley para determinar la corriente

$$I_D = 12 \text{ mA} \left(1 - \frac{2,36 \text{ V} - (0,61 \text{ k}\Omega) I_D}{-3 \text{ V}} \right)^2$$

A partir de las dos ecuaciones, se llegará entonces a la respuesta, $V_{GS} = -0,96 \text{ V}$ y la corriente $I_D = 5,45 \text{ mA}$,

Paso 3

Se procederá a calcular el valor g_m como a continuación se muestra

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_P} \right)$$

$$g_m = \frac{2(12)}{3} \left(1 - \frac{-0,96}{-3} \right) = 5,44 \text{ mS}$$

$$Z_i = 82\text{M}\Omega || 11\text{M}\Omega = 9,7 \text{ M}\Omega$$

$$Z_o = 100 \text{ k}\Omega || 2\text{k}\Omega = 1,96 \text{ k}\Omega$$

Paso 4

Para el cálculo de la ganancia asociada, bastará con la siguiente ecuación

$$A_v = \frac{V_o}{V_i} = -g_m(r_d || R_D)$$

$$A_v = \frac{V_o}{V_i} = -5,44 \text{ mS}(1,96 \text{ k}\Omega) = -10,6$$

Solo queda despejar el voltaje de salida de la forma siguiente:

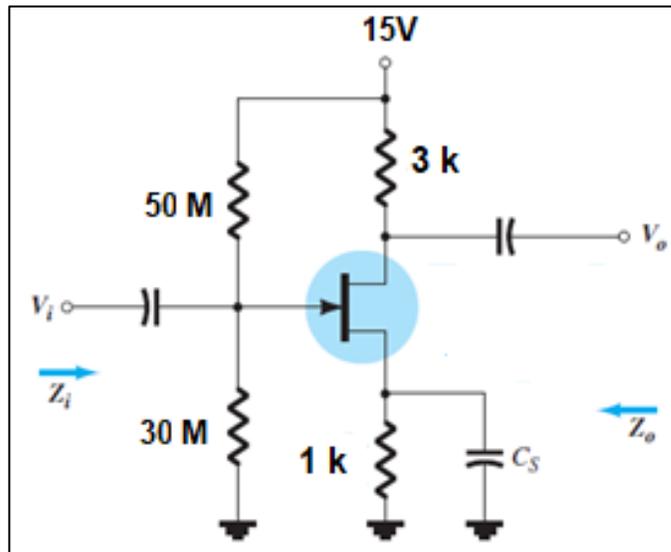
$$V_o = V_i A_v = (20 \text{ mV})(-10,6) = -213,2 \text{ mV}$$

Resolviendo así lo requerido,

3.4.10. Ejercicio 10

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se tienen los siguientes valores $V_i = 30 \text{ mV}$, $I_{DSS} = 10 \text{ mA}$, $r_d = 50 \text{ k}\Omega$ y $V_P = -5 \text{ V}$,

Figura 74. Ejercicios del transistor FET en AC, 3.4.10. ejercicio 10



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.

p. 531

- Solución

Según el diagrama, al considerar el valor de capacitancia, está en el análisis DC será equivalente a un corto circuito.

Paso 1

Es necesario conocer el valor de V_{GS} , por lo que se realizarán una serie de pasos con el fin de obtener dicho valor

$$V_G = 15 \text{ V} \frac{30\text{M}\Omega}{30\text{M}\Omega + 50\text{M}\Omega}$$

$$V_G = 5,63 \text{ V}$$

Paso 2

Se determinará el valor de V_{GS} mediante la aplicación de la ley de voltajes de Kirchhoff, en la malla formada entre la compuerta y la fuente, terminales del transistor, lo cual resultará en lo siguiente:

$$V_{GS} + I_D R_S - V_G = 0$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 5,63 \text{ V} - (1\text{k}\Omega)I_D$$

Tomando en cuenta la ecuación anterior, se reemplazará dicho valor en la ecuación de Shockley para determinar la corriente

$$I_D = 10 \text{ mA} \left(1 - \frac{5,63 \text{ V} - (1\text{k}\Omega)I_D}{-5 \text{ V}} \right)^2$$

A partir de las dos ecuaciones, se llegará entonces a la respuesta, $V_{GS} = -0,95 \text{ V}$ y la corriente $I_D = 6,58\text{mA}$,

Paso 3

Se calculará el valor g_m como a continuación se muestra

$$g_m = \frac{2I_{DSS}}{|V_P|} \left(1 - \frac{V_{GS}}{V_P} \right)$$

$$g_m = \frac{2(10)}{5} \left(1 - \frac{-0,95}{-5} \right) = 3,24 \text{ mS}$$

$$Z_i = 30\text{M}\Omega || 50\text{M}\Omega = 475 \text{ k}\Omega$$

Se observa que se cumple la condición

$$r_d \geq 10R_D$$

Por lo que

$$Z_o \cong R_D$$

$$Z_o = 3\text{k}\Omega$$

Paso 4

Para el cálculo de la ganancia asociada, bastará con la siguiente ecuación, como se cumple la siguiente condición: $r_d \geq 10R_D$

$$A_v = \frac{V_o}{V_i} = -g_m R_D$$

$$A_v = \frac{V_o}{V_i} = -3,24 \text{ mS}(3 \text{ k}\Omega) = -9,72$$

Solo queda despejar el voltaje de salida de la forma siguiente:

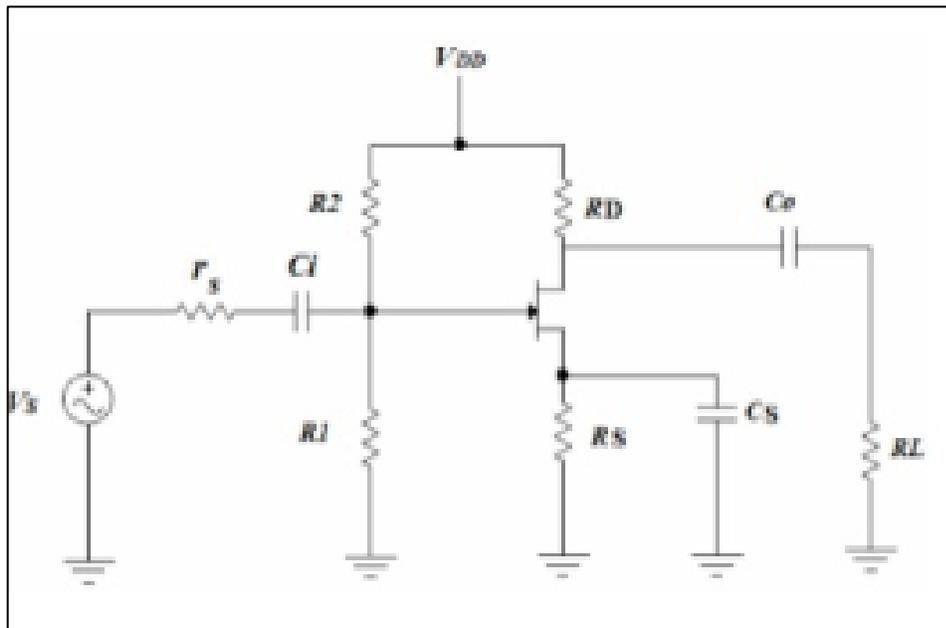
$$V_o = V_i A_v = (30 \text{ mV})(-9,72) = -291,6 \text{ mV}$$

Resolviendo así lo requerido,

3.4.11. Ejercicio 11

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se tienen los siguientes valores $V_{DD} = 12\text{ V}$, $I_{DSS} = 6\text{ mA}$, y $V_p = -3\text{ V}$,

Figura 75. Ejercicios del transistor FET en AC, 3.4.11. ejercicio 11



Fuente: MALVINO, Albert. *Principios de Electrónica*. p. 422

Considere también los siguientes valores de resistencia $R_1 = 100\text{ k}\Omega$, $R_2 = 1\text{ M}\Omega$, $R_S = 1\text{ k}\Omega$, $R_D = 1,6\text{ k}\Omega$, $r_s = 50\text{ k}\Omega$ y $R_L = 50\text{ k}\Omega$,

- Solución

Se observa que es un arreglo de un transistor JFET canal n, en fuente común, por lo que se procederá a realizar lo siguiente:

Paso 1

Para la solución del problema es necesario conocer los valores de voltaje V_{GS} y de corriente I_{DS} . Se utilizará la ecuación que describe la corriente en saturación, la ecuación de Shockley

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

Sustituyendo los valores conocidos se tendrá

$$I_D = 6 \text{ mA} \left(1 - \frac{V_{GS}}{-3 \text{ V}} \right)^2$$

Asimismo, por medio de la aplicación de la ley de voltajes de Kirchhoff, y despejando para la corriente en el drenaje se obtendrá lo siguiente

$$I_D = \frac{V_{GG} - V_{GS}}{R_S}$$

Sustituyendo con los valores conocidos se obtendrá

$$I_D = \frac{1,091 \text{ V} - V_{GS}}{1 \text{ k}\Omega}$$

(El valor V_{GG} fue obtenido por medio de la regla de división de voltaje en la compuerta)

Por lo que ahora se tienen las dos ecuaciones

$$I_D = 6 \text{ mA} \left(1 - \frac{V_{GS}}{-3 \text{ V}}\right)^2 \quad \Bigg| \quad I_D = \frac{1,091 \text{ V} - V_{GS}}{1 \text{ k}\Omega}$$

Sustituyendo la segunda ecuación en la primera y resolviendo, se obtendrá el siguiente valor de voltaje V_{GS} , asimismo al realizar la manipulación algebraica, las dos ecuaciones se expresarán como

$$-\frac{2V_{GS}}{3} - 5V_{GS} - 4,909 = 0$$

Dando el siguiente resultado:

$$V_{GS} = -1,162 \text{ V}$$

(Dado que es una ecuación cuadrática, se tienen dos resultados los cuales pueden compararse y desecharse uno de ellos al verificar el valor de voltaje de corte, por lo que el resultado anterior corresponde a las características del JFET y del sistema que se está resolviendo)

Se tiene además a partir del valor de voltaje calculado, el valor de la corriente de drenado

$$I_D = \frac{1,091 \text{ V} - (-1,162 \text{ V})}{1 \text{ k}\Omega}$$

$$I_D = 2,25 \text{ mA}$$

Paso 2

Con los valores conocidos en el paso anterior, se podrá calcular entonces el valor g_m necesario para el cálculo de valores de ganancia de voltaje

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_p}\right)$$

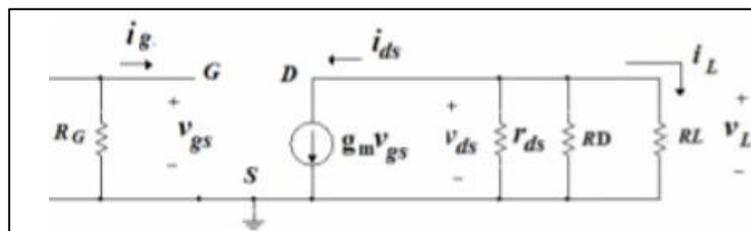
$$g_m = \frac{2(6)}{3} \left(1 - \frac{-1,162}{-3}\right) = 2,451 \text{ mS}$$

Paso 3

Ya calculados los valores anteriores, se procede a dar respuesta a los requerimientos del problema.

Determinar Z_i : Para ello se tendrá en cuenta el diagrama equivalente de la configuración, la cual se observa en el capítulo anterior

Figura 76. **Circuito equivalente, 3.4.11. ejercicio 11**



Fuente: MILLMAN, Halkias, *Integrated Electronics*. p. 337.

Donde se observa que

$$Z_i = R_G = R_1 || R_2 = 90,9 \text{ k}\Omega$$

Determinar Z_o : Del mismo diagrama se observa lo siguiente:

$$Z_o = r_d || R_D$$

Sustituyendo valores

$$Z_o = 25 \text{ k}\Omega || 1,6 \text{ k}\Omega$$

$$Z_o = 1,6 \text{ k}\Omega$$

Determinar A_v : De la teoría vista en el capítulo anterior se sabe lo siguiente

$$A_v = \frac{v_L}{v_S} = -g_m(r_d || R_D || R_L) \frac{R_G}{R_G + r_s}$$

$$A_v = \frac{v_L}{v_S} = -0,00245(25 \text{ K} || 1,6\text{K} || 1\text{K}) \frac{90,6\text{K}}{90,6\text{K} + 50}$$

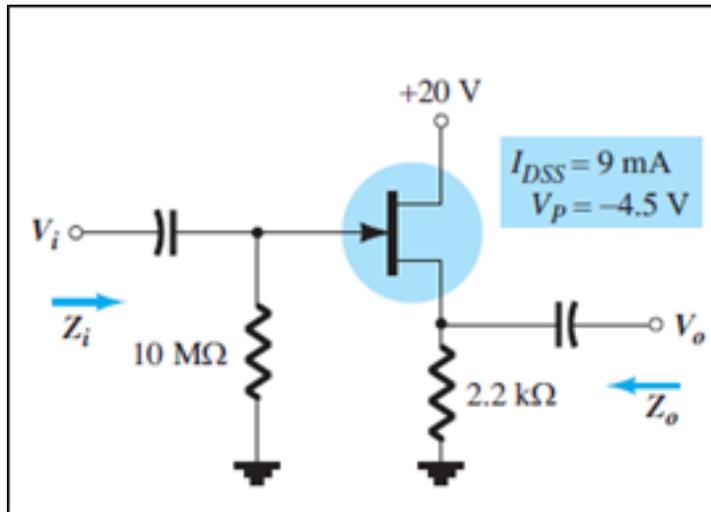
$$A_v = -1,64$$

Dando respuesta a lo requerido por el ejercicio.

3.4.12. Ejercicio 12

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v para el siguiente diagrama.

Figura 77. Ejercicios del transistor FET en AC, 3.4.12. ejercicio 12



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*.
p. 532

Tome en cuenta los valores dados en el diagrama anterior y $r_d = 20\text{ k}\Omega$

- Solución

Es importante determinar el tipo de configuración que se tiene para abordar según las características expuestas para el tipo, en este caso se trata de la configuración fuente seguidor del JFET tipo n, por lo que a continuación se realizarán una serie de pasos para determinar lo requerido en el problema.

Paso 1

Es necesario conocer el valor de voltaje V_{GS} , por lo que se determinará por medio de la ecuación de Shockley, así como con la aplicación de la ley de voltajes de Kirchhoff, de la siguiente manera

Ecuación de Shockley

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

Sustituyendo los valores conocidos se tendrá

$$I_D = 9 \text{ mA} \left(1 - \frac{V_{GS}}{-4,5 \text{ V}} \right)^2$$

Por medio de la aplicación de la ley de voltajes de Kirchhoff, y despejando para la corriente en el drenaje se obtendrá lo siguiente

$$I_D = \frac{V_{GG} - V_{GS}}{R_S}$$

Sustituyendo con los valores conocidos se obtendrá

$$I_D = \frac{0 \text{ V} - V_{GS}}{2,2 \text{ k}\Omega}$$

Por lo que ahora se tienen las dos ecuaciones

$$I_D = 9 \text{ mA} \left(1 - \frac{V_{GS}}{-4,5 \text{ V}} \right)^2 \quad \left| \quad I_D = \frac{-V_{GS}}{2,2 \text{ k}\Omega}$$

Sustituyendo la segunda ecuación en la primera y resolviendo, se obtendrá el siguiente valor de voltaje V_{GS} , asimismo por medio del método de sustitución se obtendrá, a partir de las ecuaciones anteriores, lo siguiente:

$$-\frac{2V_{GS}}{3} - 5V_{GS} - 4,909 = 0$$

Dando el siguiente resultado:

$$V_{GS} = -2,79 \text{ V}$$

(Dado que es una ecuación cuadrática, se tienen dos resultados los cuales pueden compararse y desecharse uno de ellos al verificar el valor de voltaje de corte, por lo que el resultado anterior corresponde a las características del JFET y del sistema que se está resolviendo)

Se tiene, además, a partir del valor de voltaje calculado, el valor de la corriente de drenado.

$$I_D = \frac{-(-2,79 \text{ V})}{2,2 \text{ k}\Omega}$$

$$I_D = 1,27 \text{ mA}$$

Paso 2

Con los valores conocidos en el paso anterior, se podrá calcular entonces el valor g_m necesario para el cálculo de valores de ganancia de voltaje

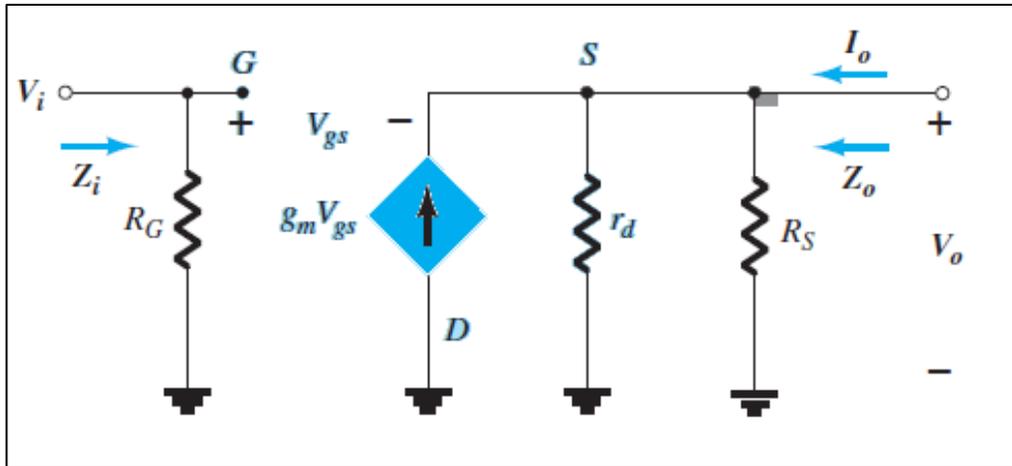
$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_P}\right)$$

$$g_m = \frac{2(9)}{4,5} \left(1 - \frac{-2,79}{-4,5}\right) = 1,52 \text{ mS}$$

Calculados los valores anteriores, se procede a dar respuesta a los requerimientos del problema.

Determinar Z_i : Para ello se tendrá en cuenta el diagrama equivalente de la configuración, la cual se observa en el capítulo anterior.

Figura 78. **Circuito equivalente, 3.4.12. ejercicio 12**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 494.

Donde se observa que

$$Z_i = R_G = 10 \text{ M}\Omega$$

Determinar Z_o : Del mismo diagrama se observa que se cumple con la condición $r_d \geq 10R_S$, por lo que el valor de impedancia está dado por

$$Z_o = R_S \parallel \frac{1}{g_m}$$

Sustituyendo valores:

$$Z_o = 2,2 \text{ k}\Omega \parallel \frac{1}{1,52 \text{ mS}}$$

$$Z_o = 506,4 \Omega$$

Determinar A_v : Se observa la condición $r_d \geq 10R_S$, por lo que la ganancia de voltaje está dada por la expresión siguiente:

$$A_v = \frac{g_m R_S}{1 + g_m R_S}$$

Sustituyendo los valores conocidos, se tendrá entonces:

$$A_v = \frac{(1,52 \text{ m})(2,2 \text{ k})}{1 + (1,52 \text{ m})(2,2 \text{ k})}$$

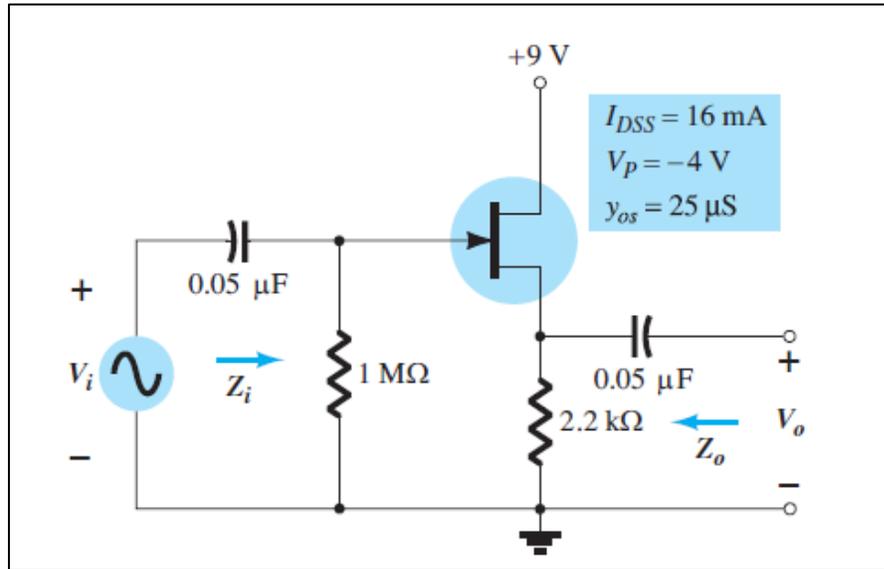
$$A_v = 0,769$$

Dando respuesta a lo requerido en el ejercicio.

3.4.13. Ejercicio 13

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v para el diagrama, si luego de un análisis se determina $V_{GS} = 2,86 \text{ V}$ e $I_D = 4,56 \text{ mA}$.

Figura 79. Ejercicios del transistor FET en AC, 3.4.13. ejercicio 13



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 532.

- Solución

Es importante determinar el tipo de configuración que se tiene para abordar, según las características expuestas para el tipo, en este caso se trata de la configuración fuente-seguidor del JFET tipo n, por lo que a continuación se realizarán una serie de pasos para determinar lo requerido en el problema.

Paso 1

Como ya se tienen los valores de voltaje V_{GS} , se calcula el valor de g_m , para lo cual, se deberá conocer primero el valor g_{m0} para lo cual se procederá a realizar lo siguiente:

$$g_{m0} = \frac{2I_{DSS}}{|V_P|}$$

Y para g_m

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P}\right)$$

$$g_m = \frac{2I_{DSS}}{|V_P|} \left(1 - \frac{V_{GS}}{V_P}\right)$$

Sustituyendo los valores conocidos, se tendrá lo siguiente

$$g_m = \frac{2(16 \text{ mA})}{|-4 \text{ V}|} \left(1 - \frac{(-2,86 \text{ V})}{(-4 \text{ V})}\right)$$

$$g_m = 2,28 \text{ mS}$$

Paso 2

Otro valor necesario para determinar las características del sistema es la resistencia r_d , para lo cual se tiene la siguiente ecuación:

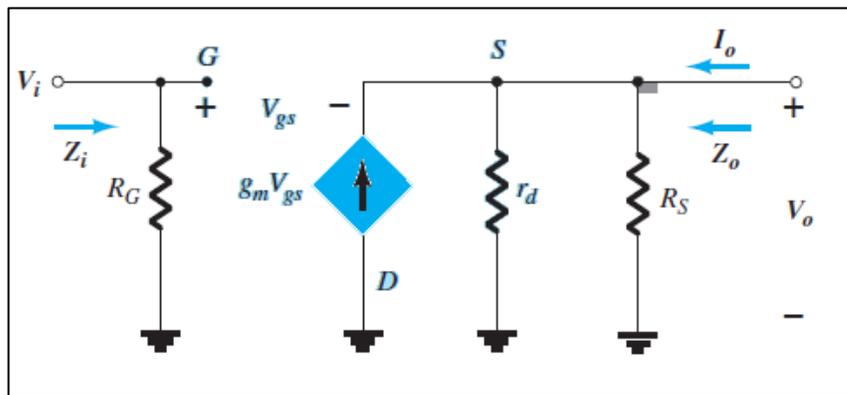
$$r_d = \frac{1}{y_{gs}} = \frac{1}{25 \mu\text{S}} = 40 \text{ k}\Omega$$

Paso 3

Ya calculados los valores anteriores, se procede a dar respuesta a los requerimientos del problema.

Determinar Z_i : Para ello se tendrá en cuenta el diagrama equivalente de la configuración, la cual se observa en el capítulo anterior

Figura 80. **Circuito equivalente, 3.4.13. ejercicio 13**



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 494.

Donde se observa que:

$$Z_i = R_G = 1 \text{ M}\Omega$$

Determinar Z_o

Del mismo diagrama se observa que se cumple con la condición $r_d \geq 10R_S$, por lo que el valor de impedancia está dado por:

$$Z_o = R_S \parallel \frac{1}{g_m}$$

Sustituyendo valores:

$$Z_o = 2,2 \text{ k}\Omega \parallel \frac{1}{2,28 \text{ mS}}$$

$$Z_o = 365,7 \Omega$$

Determinar A_v : Se observa la condición $r_d \geq 10R_S$.

Por lo que la ganancia de voltaje está dada por la expresión siguiente:

$$A_v = \frac{g_m R_S}{1 + g_m R_S}$$

Sustituyendo los valores conocidos, se tendrá entonces:

$$A_v = \frac{(2,28 \text{ m})(2,2 \text{ k})}{1 + (2,28 \text{ m})(2,2 \text{ k})}$$

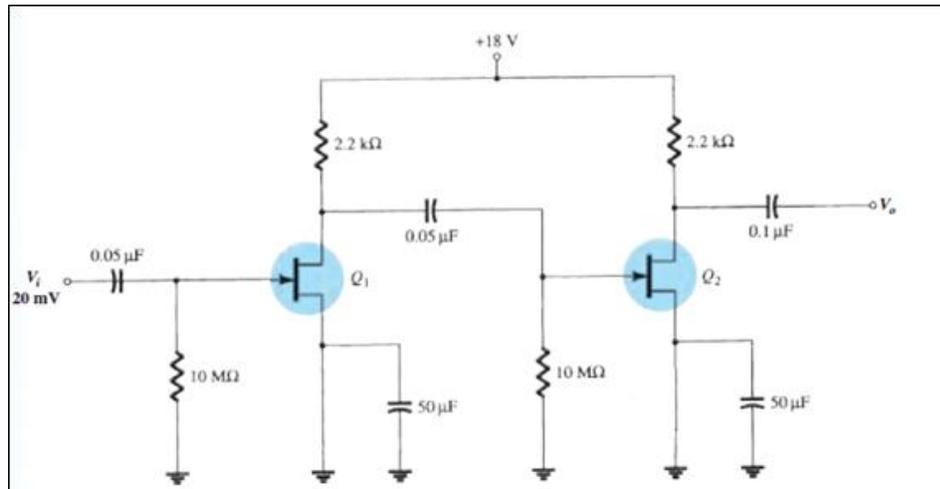
$$A_v = 0,830$$

Dando respuesta a lo requerido por el ejercicio.

3.4.14. Ejercicio 14

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , encuentre la ganancia para cada etapa, y la ganancia conjunta, si ambos tienen las características de $I_{DSS} = 8\text{mA}$ y $V_P = -4,5 \text{V}$.

Figura 81. Ejercicios del transistor FET en AC, 3.4.14. ejercicio 14



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 535.

- Solución

Se observa en la figura que este trata de un amplificador con 2 etapas, por lo que al ser los FET iguales, y los mismos valores en los resistores para cada etapa, será suficiente calcular uno de ellos para, posteriormente, multiplicar las ganancias y así encontrar la ganancia final.

Se observa que se cumple con la siguiente condición

$$V_S = 0 \text{ V}$$

Asimismo, se observa, la alta impedancia en la entrada del JFET, lo cual conlleva a la siguiente condición:

$$V_G = 0 \text{ V}$$

Por tanto, se tendrá que $V_{GS} = 0 \text{ V}$, siendo esta la condición de operación del JFET.

Paso 1

Se procederá a calcular el valor de corriente de drenado, la cual está dada por la ecuación conocida como Shockley, la cual se plante a continuación:

Ecuación de Shockley

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

Sustituyendo los valores conocidos se tendrá

$$I_D = 8 \text{ mA} \left(1 - \frac{0 \text{ V}}{-4,5 \text{ V}} \right)^2$$

Observando que el mismo opera con el valor de corriente de saturación

$$I_D = 8 \text{ mA}$$

Asimismo, si se desea conocer el valor de V_D , bastará con observar que se cumple con lo siguiente:

$$V_{DD} - V_{RD} - V_D = 0$$

Por lo que $V_D = 18 \text{ V} - I_D R_D$

$$V_D = 18 \text{ V} - (8 \text{ mA})(2,2 \text{ k}\Omega)$$

$$V_D = 0,4 \text{ V}$$

Paso 2

Con los valores calculados en los pasos posteriores es posible determinar el valor de g_m

$$g_m = \frac{2I_{DSS}}{|vp|} \left(1 - \frac{V_{GS}}{VP}\right)$$

Observando las características del sistema, se tiene entonces:

$$g_m = \frac{2(8 \text{ mA})}{4,5 \text{ V}}$$

$$g_m = 3,55 \text{ mS}$$

Paso 3

Se observa entonces que la ganancia de la primera etapa está dada por:

$$A_{v1} = -g_m R_{D1}$$

Sustituyendo los valores, se tiene:

$$A_{v1} = -(3,55 \text{ mS})(2,2 \text{ k}\Omega)$$

$$A_{v1} = -7,81$$

Como la segunda etapa es idéntica a la primera, se cumple la siguiente condición:

$$A_{v1} = A_{v2}$$

Por tanto, la ganancia conjunta del circuito es la siguiente:

$$A_v = A_{v1}^2$$

Por tanto:

$$A_v = 60,99$$

Por último, se tiene que la impedancia de entrada $Z_i = R_{G1}$

Por tanto $Z_i = 10 \text{ M}\Omega$

Y la impedancia de salida es igual a $Z_o = R_{D2}$

Por lo cual $Z_o = 2,2 \text{ k}\Omega$

Es posible calcular el voltaje de salida, ya que se tiene el valor neto de ganancia, de la siguiente forma:

$$v_o = A_v v_i$$

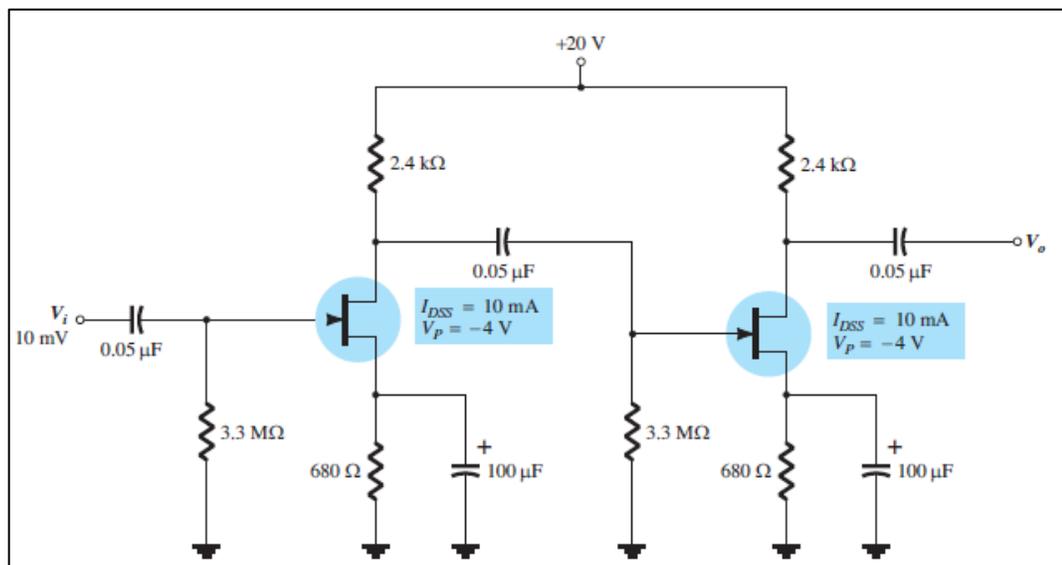
$$v_o = 60,99(30 \text{ mV})$$

$$v_o = 1,83 \text{ V}$$

3.4.15. Ejercicio 15

Para el circuito siguiente, encuentre los valores de Z_i , Z_o , encuentre la ganancia para cada etapa y la ganancia conjunta. Calcule el voltaje en la salida de la segunda etapa. Se determina, luego del análisis DC que $V_{GS} = -1,9 \text{ V}$ e $I_D = 2,28 \text{ mA}$

Figura 82. Ejercicios del transistor FET en AC, 3.4.15. ejercicio 15



Fuente: BOYLESTAD, Robert. *Electrónica: Teoría de Circuitos y Dispositivos electrónicos*. p. 512.

- Solución

Se observa en la figura que este trata de un amplificador con 2 etapas, por lo que al ser los FET iguales, y los mismos valores en los resistores para cada

etapa, será suficiente calcular uno de ellos para posteriormente multiplicar las ganancias y así encontrar la ganancia final.

Paso 1

Con los valores calculados en los pasos posteriores es posible determinar el valor de g_m

$$g_m = \frac{2I_{DSS}}{|v_p|} \left(1 - \frac{V_{GS}}{V_P}\right)$$

Observando las características del sistema, se tiene entonces:

$$g_m = \frac{2(10 \text{ mA})}{|-4 \text{ V}|} \left(1 - \frac{-1,9 \text{ V}}{-4 \text{ V}}\right)$$

$$g_m = 2,6 \text{ mS}$$

Paso 4

Se observa entonces que la ganancia de la primera etapa está dada por:

$$A_{v1} = -g_m R_{D1}$$

Sustituyendo los valores, se tiene:

$$A_{v1} = -(2,6 \text{ mS})(2,4 \text{ k}\Omega)$$

$$A_{v1} = -6,24$$

Como la segunda etapa es idéntica a la primera, se cumple la siguiente condición:

$$A_{v1} = A_{v2}$$

Por tanto, la ganancia conjunta del circuito es la siguiente:

$$A_v = A_{v1}^2$$

Por tanto

$$A_v = 38,4$$

Por último, se tiene que la impedancia de entrada $Z_i = R_{G1}$

Por tanto $Z_i = 3,3 \text{ M}\Omega$

Y la impedancia de salida es igual a $Z_o = R_{D2}$

Por tanto

$$Z_o = 2,4 \text{ k}\Omega$$

Con los valores calculados, es posible determinar el valor de voltaje de salida

$$v_o = A_v v_i$$

$$v_o = 38,4(10 \text{ mV})$$

$$v_o = 384 \text{ mV}$$

Dando respuesta a los requerimientos del ejercicio

4. REALIZACIÓN DE APLICACIONES SIMULADAS CON SOFTWARE

En este capítulo se abordará por medio del software MultiSim 14.1, los distintos conceptos expuestos en los capítulos anteriores, por lo que cada concepto podrá ser observado con mayor detalle al momento de experimentar con los dispositivos. Por ello, se proponen pasos que el estudiante podrá seguir con la finalidad de observar la aplicación de los conceptos.

4.1. Características de transferencia

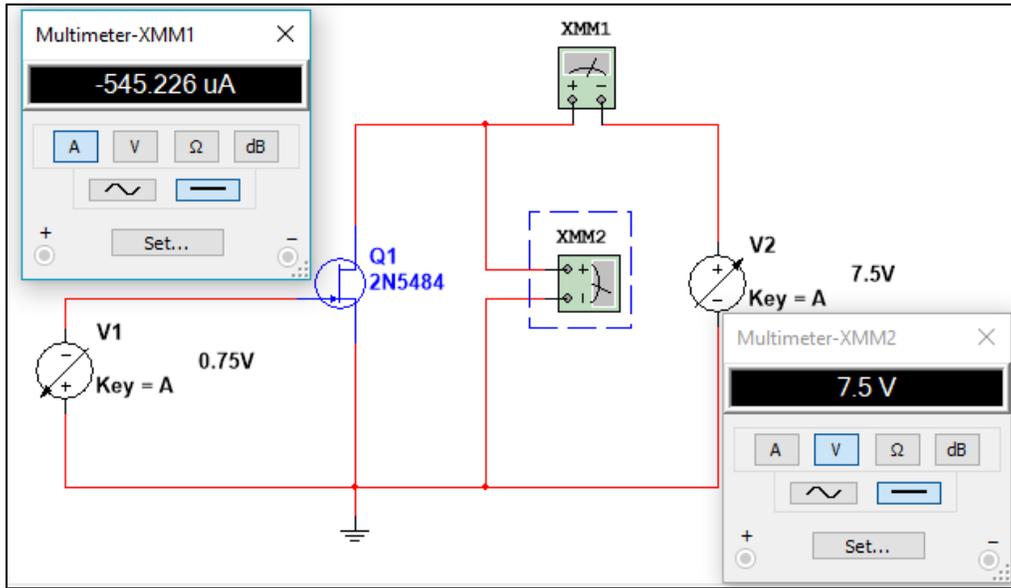
Para la realización del ejercicio se utilizará un JFET con objetivo de mostrar la familia de curvas características del dispositivo por medio de una serie de pasos a seguir.

- El material necesario es el siguiente:
- JFET 2N5484
- Voltímetro
- Amperímetro
- 2 fuentes variables de hasta 15 voltios

Paso 1

Con los materiales a utilizar, se realizará la siguiente configuración, tomando en cuenta la polaridad de las fuentes de voltaje.

Figura 83. **características de transferencia, circuito por simular**



Fuente: elaboración propia mediante MultiSim 14.1.

Paso 2

A continuación, varíe el voltaje VGS y el voltaje VDS, como se muestra en la siguiente tabla, anotando los valores de corriente.

Tabla VIII. **Datos obtenidos, características de transferencia**

V_{GS} (V)	I_D (mA)								
	V_{DS} (V)								
	-0	-0,25	-0,5	-0,75	-1	-1,25	-1,5	-1,75	-2,5
0	0,0000	0,0000	0,0000	0,0000	0,0000	0,0000	0,0000	0,0000	0,0000

Continuación de la tabla VII

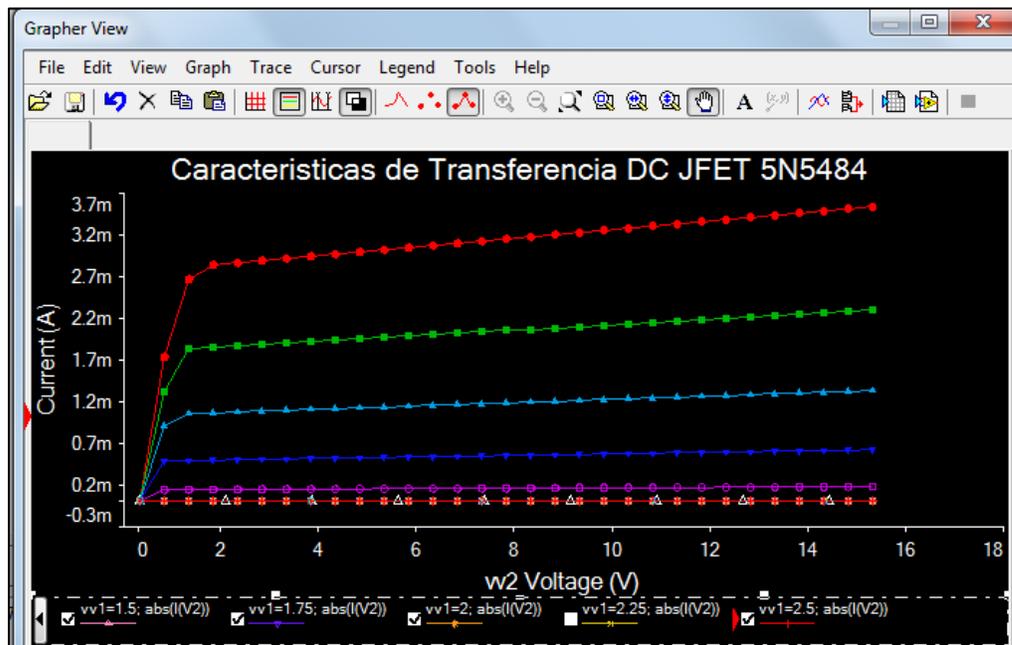
0,5	1,7264	1,3170	0,9015	0,4796	0,1347	0,0015	0,0000	0,0000	0,0000
1	2,6581	1,8197	1,0487	0,4859	0,1360	0,0015	0,0000	0,0000	0,0000
1,5	2,8294	1,8391	1,0586	0,4904	0,1372	0,0015	0,0000	0,0000	0,0000
2	2,8555	1,8561	1,0684	0,4950	0,1385	0,0016	0,0000	0,0000	0,0000
2,5	2,8816	1,8731	1,0782	0,4996	0,1398	0,0016	0,0000	0,0000	0,0000
3	2,9076	1,8901	1,0881	0,5041	0,1411	0,0016	0,0000	0,0000	0,0000
3,5	2,9336	1,9071	1,0979	0,5087	0,1424	0,0016	0,0000	0,0000	0,0000
4	2,9597	1,9241	1,1077	0,5133	0,1437	0,0016	0,0000	0,0000	0,0000
4,5	2,9857	1,9411	1,1175	0,5178	0,1449	0,0016	0,0000	0,0000	0,0000
5	3,0117	1,9580	1,1273	0,5224	0,1462	0,0016	0,0000	0,0000	0,0000
8	3,1675	2,0597	1,1861	0,5498	0,1539	0,0017	0,0000	0,0000	0,0000
13	3,4264	2,2289	1,2840	0,5953	0,1667	0,0019	0,0000	0,0000	0,0000
15	3,5297	2,2964	1,3230	0,6135	0,1718	0,0019	0,0000	0,0000	0,0000

Fuente: elaboración propia.

Paso 3

Tomando en cuenta los datos mostrados en la tabla anterior, se procede a graficar los resultados, obteniendo el gráfico que se muestra a continuación:

Figura 84. **Gráfico de resultados, características de transferencia**



Fuente: Elaboración propia, empleando MultiSim 14.1.

Se visualiza tanto en los resultados obtenidos en la tabla del presente ejercicio, como en el gráfico mostrado, las distintas características del transistor, así por ejemplo se observa que el voltaje V_{off} , se encuentra entre 1.25 y 1.5 voltios.

Se observa también la corriente máxima que puede entregar el transistor, al momento de estar la fuente VGS en el valor de 0 V, siendo esta 3,5297 A.

Por último, se observa entonces por medio de los detalles del JFET dados por el fabricante que el voltaje de corte es de -1,2796 V, por lo que se confirma los datos obtenidos en el presente ejercicio.

Figura 85. Características de 2N5484

```
##### SPICE Model #####
Model ID:                2N5484
Model manufacturer:      Philips
Model template:          x%p %tD %tG %tS %m
Model data:

.SUBCKT 2N5484 10 20 30
J1 10 20 30 NJF
.MODEL NJF NJF
+          VTO = -1.2796E+000
+          BETA = 1.71347E-003
+          LAMBDA = 1.93292E-002
+          RD = 4.41873E+000
+          RS = 4.41873E+000
+          IS = 1.25479E-016
+          CGS = 2.25000E-012
+          CGD = 2.34000E-012
+          PB = 1.14141E+000
+          FC = 5.00000E-001
.ENDS
```

Fuente: MultiSim 14.1.

Propuesta de práctica: realizar los pasos anteriores, intercambiando el transistor 2N5484 por el 2N5397, encuentre el valor V_{off} y determine la corriente máxima a 15 Voltios.

4.2. Polarización DC FET

Para el siguiente ejercicio, se encontrarán los valores de corriente de saturación a un nivel de voltaje $V_{cc} = 16$ V, así como el voltaje V_{GS} de corte, por lo que será necesario además de seguir con los pasos siguientes, contar con los siguientes dispositivos:

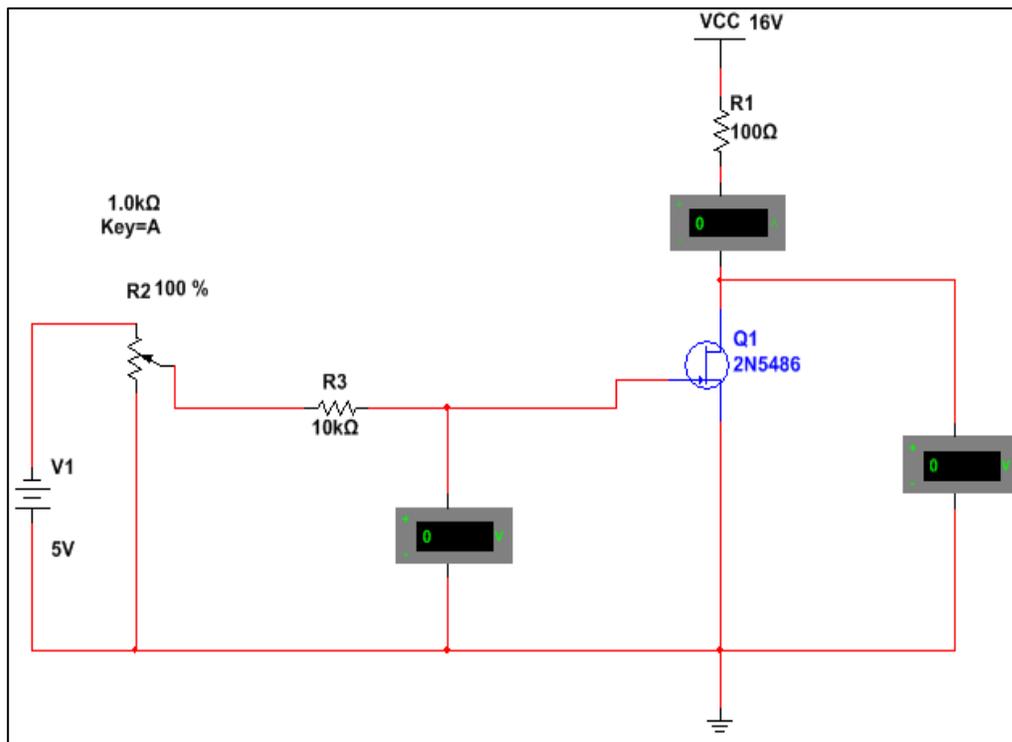
- Transistor JFET 2N5484

- 2 voltímetros
- 1 amperímetro
- Resistor variable (potenciómetro de $1\text{ k}\Omega$), uno de $100\ \Omega$ y uno de $10\text{ k}\Omega$.

Paso 1

Conectar los componentes como se muestra a continuación, tomando en cuenta la polaridad de las fuentes de voltaje, así como los medidores para no obtener una lectura errada.

Figura 86. **Conexión de elementos, polarización DC**

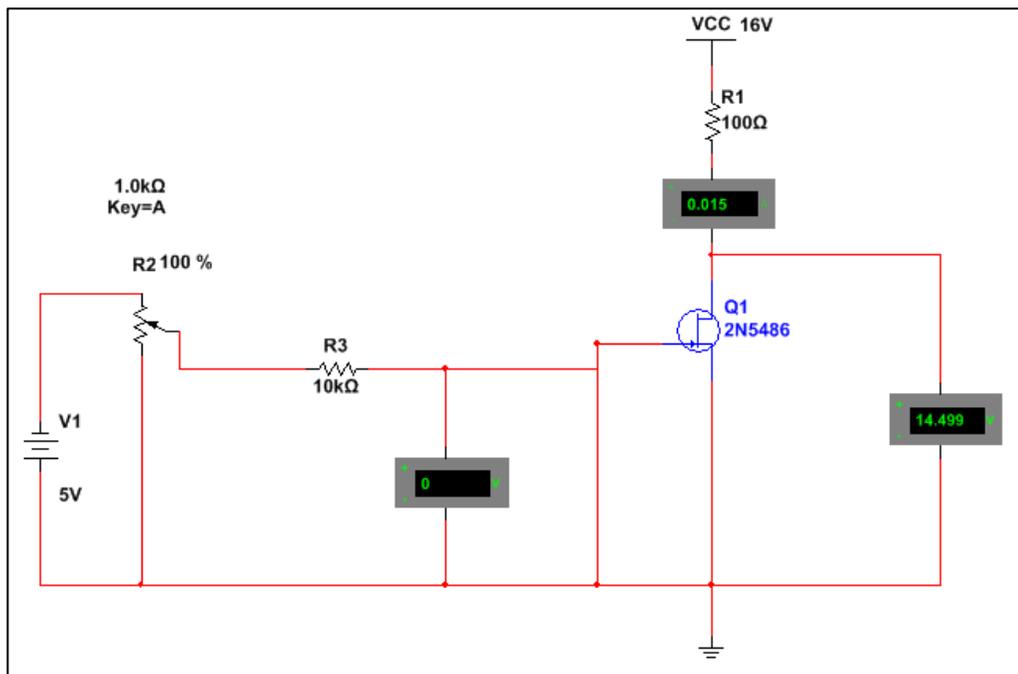


Fuente: elaboración propia, empleando MultiSim 14.1.

Paso 2

De acuerdo con la teoría, el voltaje I_{dss} , se obtiene al momento en que el voltaje V_{GS} es igual a cero voltios, por lo que se procede a conectar un puente entre la compuerta y tierra para luego encender las fuentes de voltaje obteniendo lo siguiente:

Figura 87. Puente a tierra, polarización DC



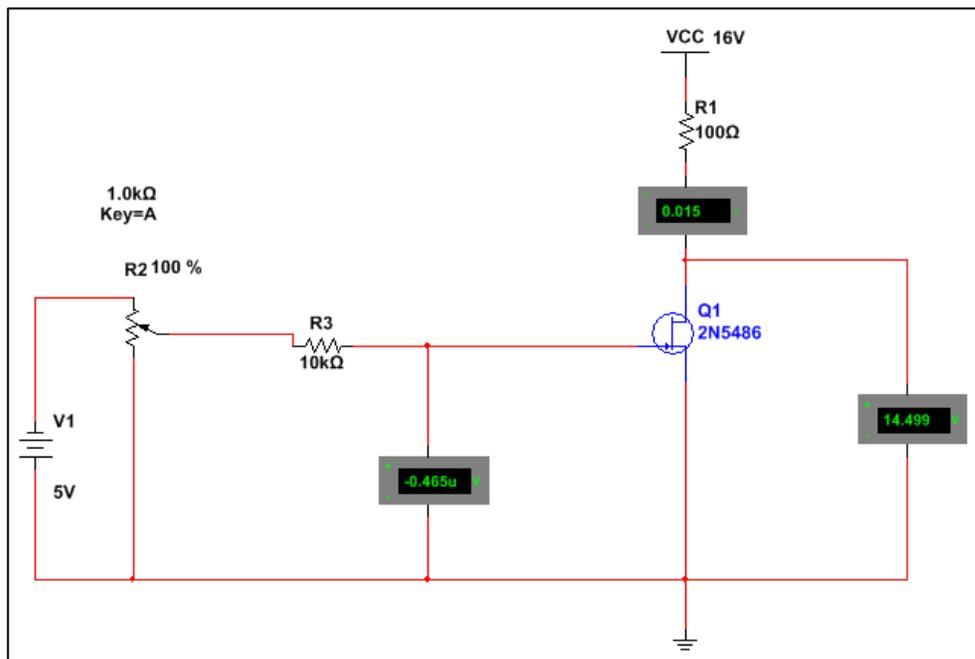
Fuente: elaboración propia mediante MultiSim 14.1.

Se observa que el puente colocado de la compuerta a tierra, provoca que el voltímetro registre una lectura de 0V, asimismo, se observa en el amperímetro colocado entre la resistencia R1 y el dren, un valor $I_d = 0,015$ A, dada la condición de $V_{GS} = 0$ V, se establece que el valor $I_{dss} = 15$ mA.

Paso 3

Luego de conocer el valor de saturación, se conocerá el voltaje de corte entre la compuerta y la fuente, por lo que se deberá eliminar el puente conectado en el paso anterior para luego modificar los valores de resistencia en el potenciómetro y tomar lectura desde el amperímetro y voltímetro de la compuerta, como se verá a continuación:

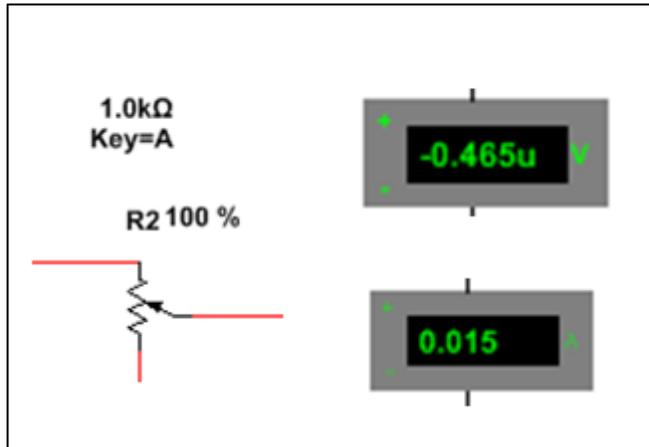
Figura 88. **Conexión potenciómetro a 100 %, polarización DC**



Fuente: elaboración propia mediante MultiSim 14.1.

De donde se destaca los siguientes valores de resistencia en el potenciómetro, voltaje y corriente del circuito.

Figura 89. Acercamiento con potenciómetro a 100 %, polarización DC



Fuente: MultiSim 14.1.

Al realizar el mismo procedimiento, se obtendrá la siguiente tabla al registrar las medidas:

Tabla IX. Toma de datos, polarización DC

%R2 Ohms	Vgs (V)	Id (A)
100	-4,65E-06	1,50E-02
75	-1,249	7,04E-03
50	-2,497	1,94E-03
25	-3,746	1,10E-05
23	-3,846	0
20	-3,996	0
0	-4,995	0

Fuente: elaboración propia.

Se observa en la tabla anterior, el voltaje V_{GS} de corte es aproximadamente $V_{off} = -3,846$ V. De esta forma se comprueba el valor que se muestra en las características del dispositivo.

Otra característica es el voltaje V_{GS} al tener 0 Ohms en el potenciómetro, dado que circula una mínima cantidad de corriente en la compuerta. Esto se refleja en el voltaje V_{GS} , aproximadamente, igual a la fuente.

Propuesta de práctica. Realizar los pasos anteriores, modificando los valores de resistencia en el dren a $1k\Omega$, determine si existe diferencia. Elabore la tabla de porcentaje de resistencia, voltaje V_{GS} e I_D .

4.3. Punto de operación y transconductancia

Como se ha visto en capítulos anteriores, para determinar las capacidades de amplificación de un FET, se conoce el término llamado transconductancia, que se define como el cambio de corriente del drenaje resultante del cambio de voltaje de la compuerta a la fuente, es decir:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

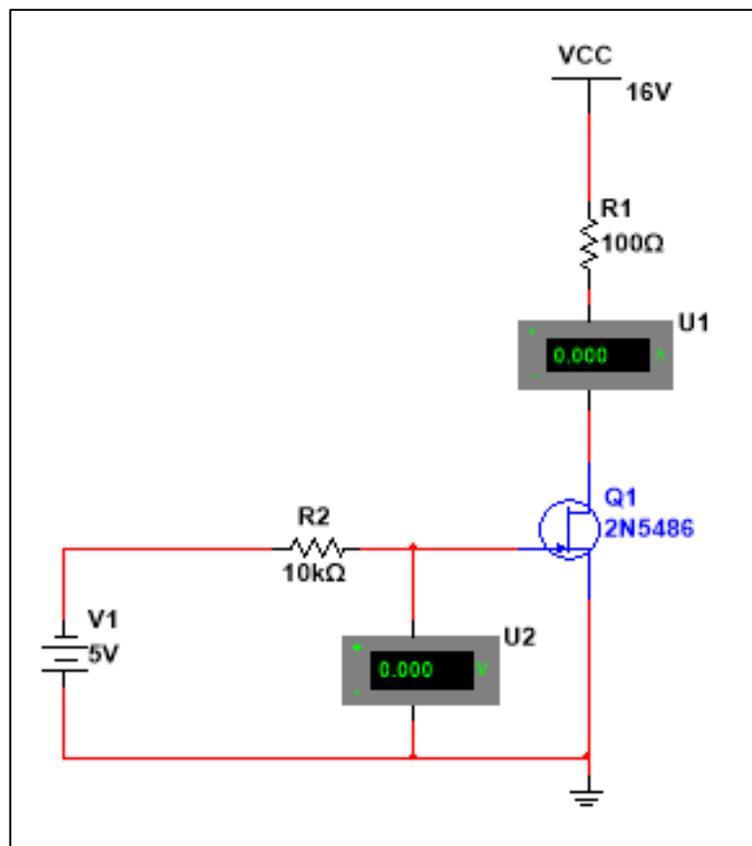
Se utilizarán los siguientes elementos:

- JFET 2N5486
- 2 fuentes de voltaje,
- Resistencias de $10k\Omega$ y 100Ω ,
- Voltímetro y un amperímetro.

Paso 1

Realizar el siguiente circuito, tomando en cuenta la polarización de cada una de las fuentes, así como la referencia a tierra del circuito.

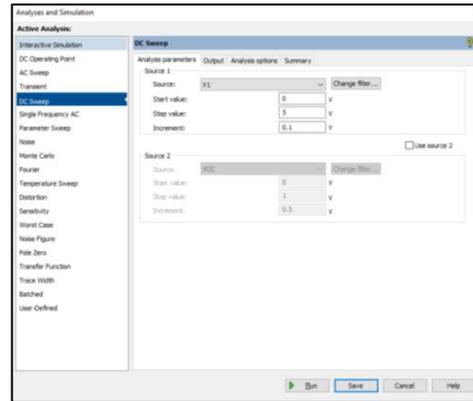
Figura 90. **Circuito, punto de operación y transconductancia**



Fuente: Elaboración propia, empleando MultiSim 14.1.

Elaborar la siguiente tabla por medio de la herramienta de análisis DC Sweep, con la siguiente configuración.

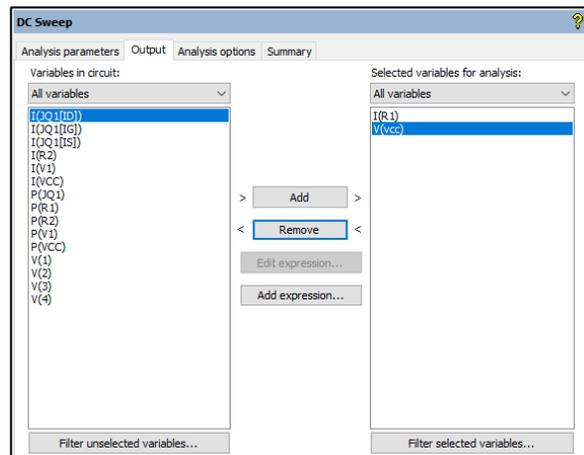
Figura 91. Herramienta DC Sweep



Fuente: MultiSim 14.1.

Programar la salida como sigue a continuación, para luego correr la simulación:

Figura 92. Configuración de herramienta DC Sweep



Fuente: MultiSim 14.1.

Como siguiente paso, se extraen los valores siguientes al aceptar la configuración anterior:

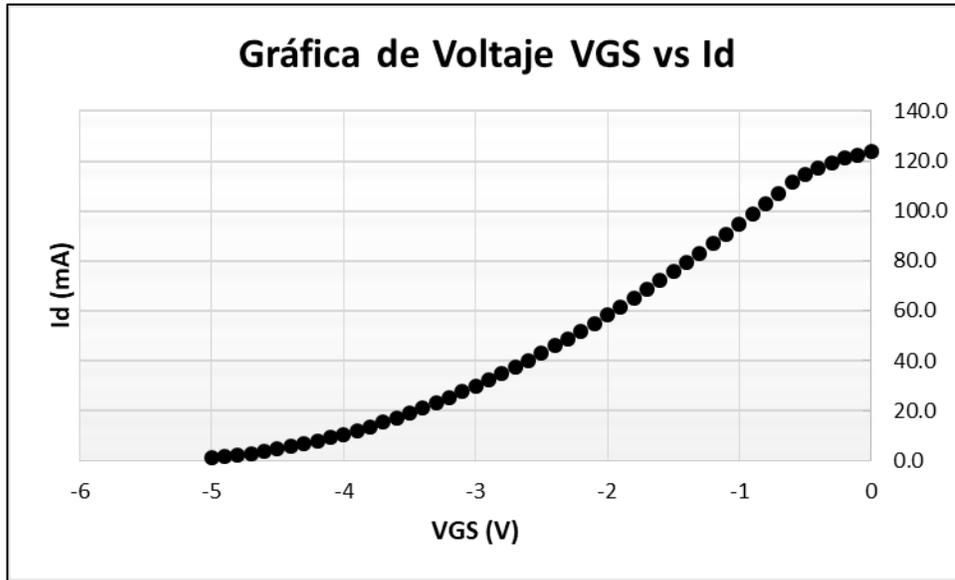
Tabla X. **Datos obtenidos, punto de operación y transconductancia**

No	VGS (V)	ID (mA)	No	VGS (V)	ID (mA)
1	0	123,8	26	-2,5	43,02
2	-0,1	122,5	27	-2,6	40,22
3	-0,2	121,1	28	-2,7	37,50
4	-0,3	119,4	29	-2,8	34,88
5	-0,4	117,4	30	-2,9	32,34
6	-0,5	114,9	31	-3	29,89
7	-0,6	111,4	32	-3,1	27,54
8	-0,7	107,1	33	-3,2	25,27
9	-0,8	102,9	34	-3,3	23,10
10	-0,9	98,8	35	-3,4	21,02
11	-1	94,8	36	-3,5	19,04
12	-1,1	90,8	37	-3,6	17,15
13	-1,2	86,9	38	-3,7	15,36
14	-1,3	83,0	39	-3,8	13,66
15	-1,4	79,3	40	-3,9	12,06
16	-1,5	75,6	41	-4	10,55
17	-1,6	72,0	42	-4,1	9,15
18	-1,7	68,4	43	-4,2	7,84
19	-1,8	65,0	44	-4,3	6,64
20	-1,9	61,6	45	-4,4	5,53
21	-2	58,3	46	-4,5	4,52
22	-2,1	55,1	47	-4,6	3,61
23	-2,2	51,9	48	-4,7	2,81
24	-2,3	48,9	49	-4,8	2,10
25	-2,4	45,9	50	-4,9	1,50

Fuente: elaboración propia.

Con los datos anteriores se obtiene la curva de voltaje de compuerta contra la corriente del transistor dando como resultado lo siguiente:

Figura 93. Gráfica de V_{GS} vs I_d , punto de operación y transconductancia



Fuente: elaboración propia.

Paso 2

Con los valores obtenidos en la tabla anterior, se aplicará la siguiente ecuación:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

Por lo que se escogerán dos pares de coordenadas arbitrarias de la tabla anterior, por ejemplo, los datos de las filas 17 y 18. Por ello, se aplicará la siguiente ecuación:

$$g_m = \frac{|I_{17} - I_{18}|}{|V_{17} - V_{18}|}$$

$$g_m = \frac{|72,0 - 68,4|}{|-1,6 - (-1,7)|}$$

$$g_m = 35,37 \text{ mS}$$

Es posible verificar el resultado obtenido por medio de la teoría, según la siguiente ecuación:

$$g_m = \frac{2I_{DSS}}{|V_p|} \left(1 - \frac{V_{GS}}{V_p}\right)$$

Aplicando los datos conocidos por medio de la tabla del presente ejercicio, es posible obtener el siguiente resultado:

$$g_m = 33,85 \text{ mS}$$

Se observa una ligera diferencia entre ambos resultados, asegurando así el correcto cálculo en ambas operaciones.

Propuesta de práctica: Realizar los pasos anteriores, reemplazando el transistor por un JFET 2N5484, determine si existe diferencias.

4.4. Análisis AC del transistor

A continuación se analizará el FET bajo aplicaciones de amplificación.

4.4.1. Funcionamiento como amplificador - polarización fija

Para el siguiente ejercicio, se necesitará contar con los siguientes dispositivos:

- Fuentes de voltaje DC de 1,5 V, 10 V.
- Generador de señal AC 10 Vrms, 10kHz
- Resistores 10 M Ω , 100 k Ω y 2 k Ω
- Capacitores 0,2 μ F y 2 μ F
- JFET 2N3821*
- Osciloscopio, multímetro

Antes de colocar los dispositivos, es necesario editar los valores del transistor, por medio de la herramienta *EditModel* para obtener los valores $V_p = -4$ V, $I_{DSS} = 10$ mA

Figura 94. Configuración de transistor en AC polarización fija

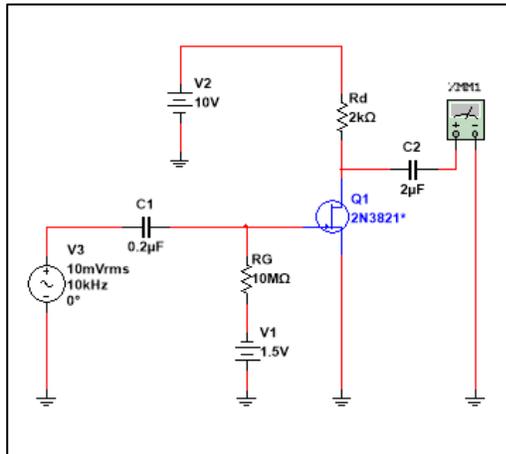
```
+ (  
+ VT0=-4 BETA=0.000625 LAMBDA=0.00225 RD=1 RS=1 CGS=4.627e-012  
+ CGD=4e-012 PB=0.5 IS=1.813e-013 FC=0.5 KF=1.43e-017 AF=1 ALPHA=2.543e-006  
+ BETAICE=-0.5 ISR=1.747e-012 M=0.3114 N=1 NR=2 VK=243.6 VTOTC=-0.0025  
+ XTI=3  
+ )|
```

Fuente: MultiSim 14.1.

Paso 1

Con los dispositivos mencionados, realice el siguiente circuito, tomando en cuenta la polaridad de las fuentes de tensión:

Figura 95. **Circuito amplificador en polarización fija**

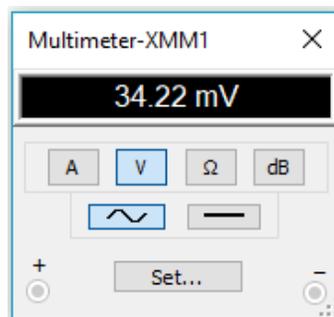


Fuente: elaboración propia, empleando MultiSim 14.1.

Paso 2

Luego de conectar el circuito anterior, se correrá la simulación y se tomará el valor de voltaje mostrado por el multímetro, lo cual será el siguiente:

Figura 96. **Salida amplificada amplificador en polarización fija**



Fuente: MultiSim 14.1.

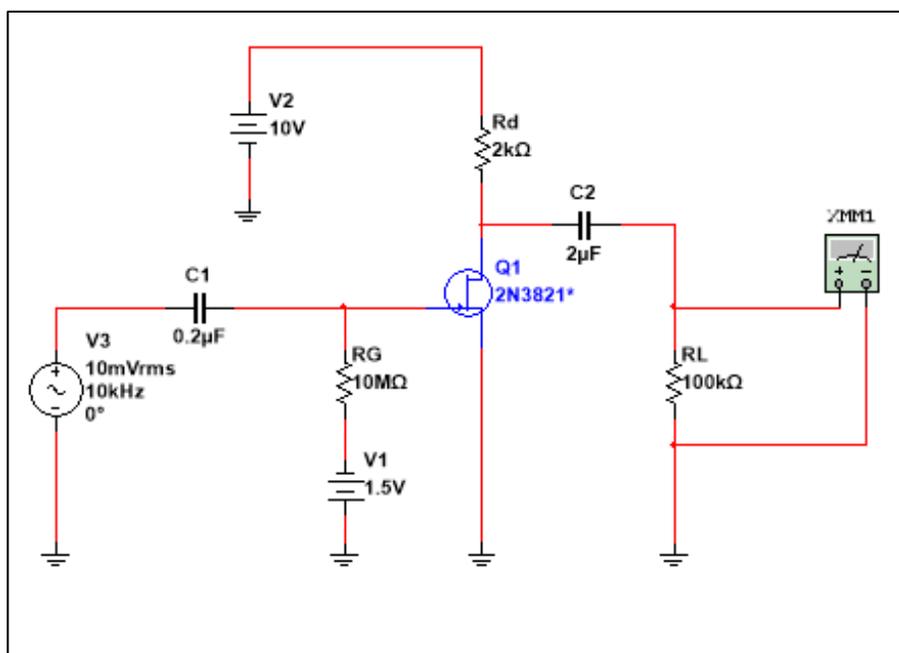
El valor anterior corresponde a valores RMS. Con este valor es posible conocer el valor de ganancia del circuito, el cual es el que se muestra a continuación:

$$A_v = \left| \frac{V_2}{V_1} \right| = 3,422$$

Paso 3

Para conocer los efectos de la aplicación de la carga, se conectará una carga de R_L $100k\Omega$ en la salida del capacitor C_2 del diagrama y se procede a tomar la medida.

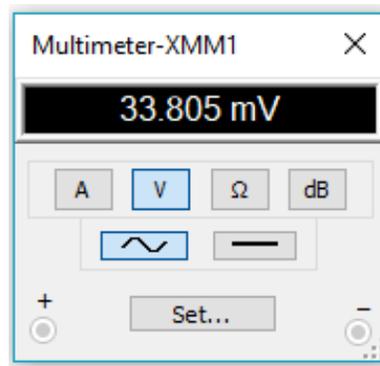
Figura 97. Efecto de carga en circuito amplificador en polarización fija



Fuente: elaboración propia, empleando MultiSim 14.1.

Dando el resultado siguiente:

Figura 98. **Medición de salida de amplificador en polarización fija**



Fuente: MultiSim 14.1.

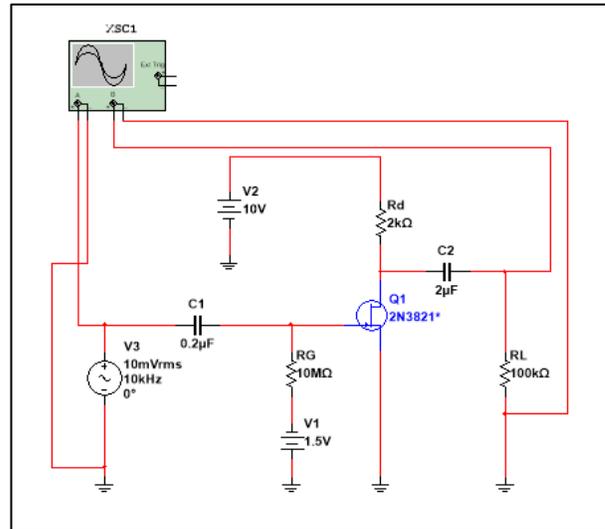
Con una ganancia de voltaje de:

$$A_v = \left| \frac{V_2}{V_1} \right| = 3,38$$

Paso 4

Es posible observar con detalle la ganancia asociada, por medio del osciloscopio, por lo que se conectará terminales entre la fuente de señal AC y la salida RL.

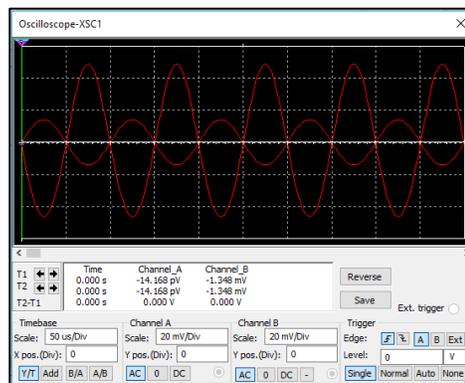
Figura 99. **Conexión de osciloscopio de amplificador en polarización fija**



Fuente: elaboración propia, empleando MultiSim 14.1.

Se comparará las dos señales por medio del osciloscopio:

Figura 100. **Comparación en osciloscopio de amplificador en polarización fija**



Fuente: MultiSim 14.1

En la figura anterior se observa la amplificación de la señal de entrada y un desfase entre las dos señales, por lo que la ganancia es de valor negativo.

Práctica propuesta. Reemplace el resistor de 2 k Ω por un potenciómetro de 5 k Ω y observe en el osciloscopio los cambios en la señal de salida al cambiar el valor de R_d . Determine el valor de R_d , necesario para llegar a lo siguiente $V_i=V_{out}$,

4.4.2. Funcionamiento como amplificador autopolarización

Para este ejercicio, se necesitarán los siguientes componentes:

- Fuente de voltaje DC 10 V
- Generador de señal AC 8 Vrms, 60Hz
- Resistores 20 M Ω , 10 M Ω , 100 k Ω y 2 k Ω
- Capacitores 0,2 μ F y 2 μ F
- JFET 2N3821*
- Osciloscopio, multímetro

Antes de colocar los dispositivos, es necesario editar los valores del transistor por medio de la herramienta EditModel para obtener los valores $V_p = -3,5$ V, $I_{DSS} = 8$ mA.

Figura 101. **Configuración de transistor para amplificador en autopolarización**

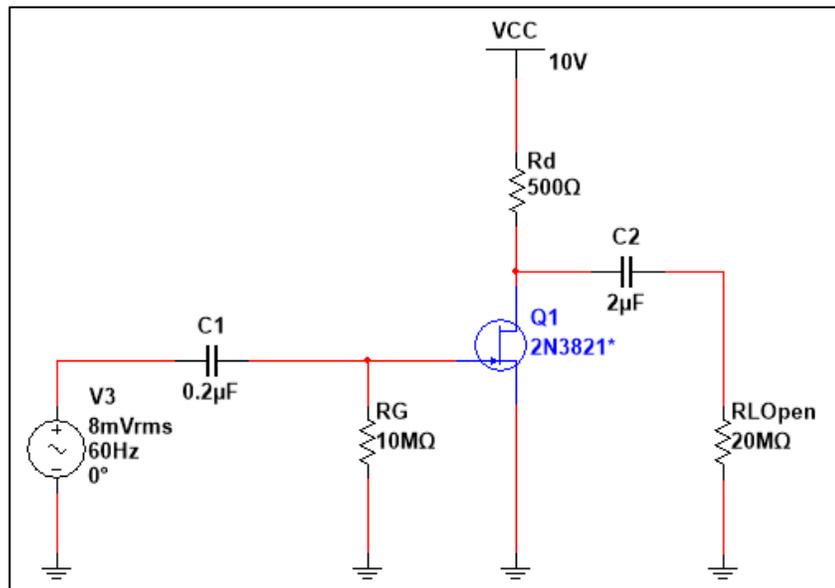
```
+ (
+ VT0=-3.5 BETA=0.000653061 LAMBDA=0.00225 RD=1 RS=1 CGS=4.627e-012
+ CGD=4e-012 PB=0.5 IS=1.813e-013 FC=0.5 KF=1.43e-017 AF=1 ALPHA=2.543e-006
+ BETATCE=-0.5 ISR=1.747e-012 M=0.3114 N=1 NR=2 VK=243.6 VTOTC=-0.0025
+ XII=3
+ )
```

Fuente: MultiSim 14.1.

Paso 1

Con los dispositivos mencionados, realice el siguiente circuito tomando en cuenta la polaridad de las fuentes de tensión:

Figura 102. **Simulación de circuito de amplificador en autopolarización**

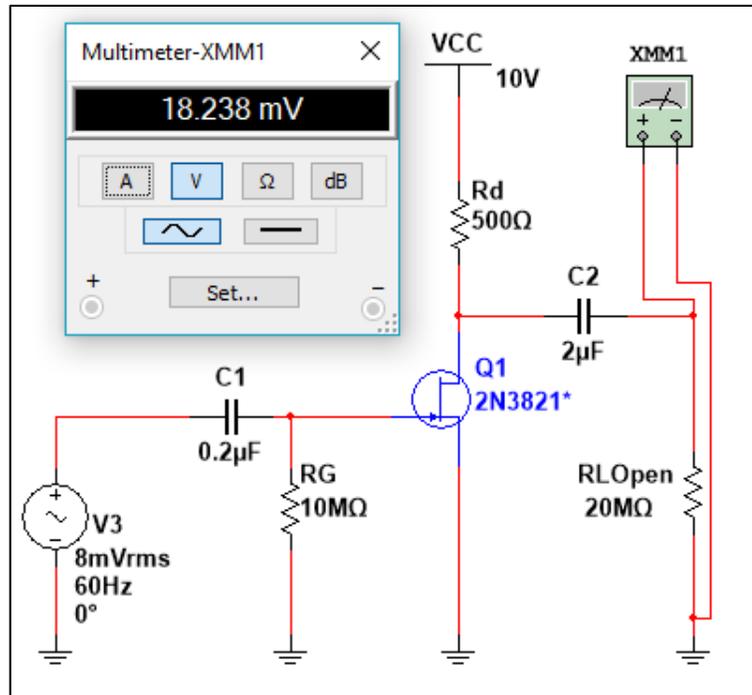


Fuente: elaboración propia, empleando MultiSim 14.1.

Paso 2

Luego de conectar el circuito anterior, se correrá la simulación y se tomará el valor de voltaje mostrado por el multímetro:

Figura 103. **Medición de voltaje de salida de amplificador en autopolarización**



Fuente: MultiSim 14.1.

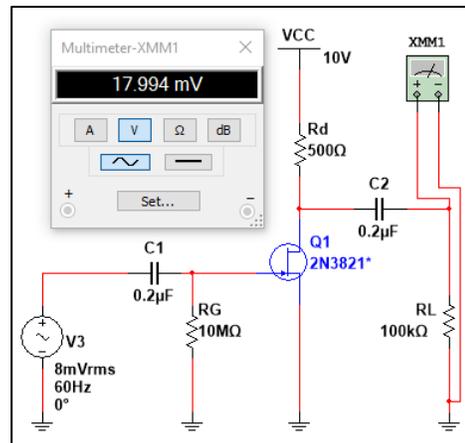
El valor anterior corresponde a valores RMS. Con ello, es posible conocer el valor de ganancia del circuito, como se muestra a continuación:

$$A_v = \left| \frac{V_2}{V_1} \right| = \frac{18,238 \text{ mV}}{8 \text{ mV}} = 2,2798$$

Paso 3

Para conocer los efectos de la aplicación de la carga, se conectará una carga de R_L $100k\Omega$ en la salida del capacitor C_2 del diagrama y se procede a tomar la medida.

Figura 104. **Efectos de carga en amplificador en autopolarización**



Fuente: Elaboración propia, empleando MultiSim 14.1.

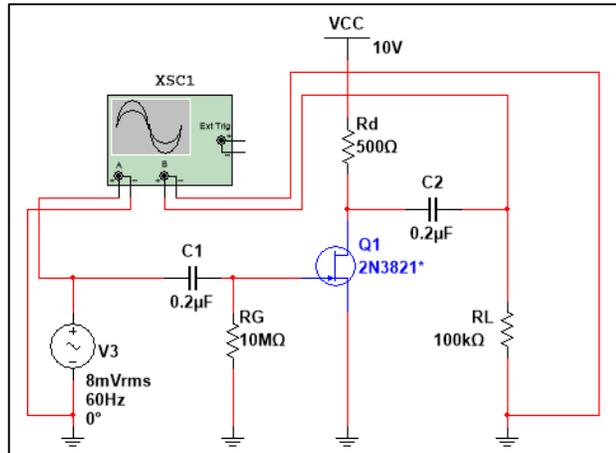
Con una ganancia de voltaje de:

$$A_v = \left| \frac{V_2}{V_1} \right| = \frac{17,994 mV}{8 mV} = 2,249$$

Paso 4

Es posible observar con detalle la ganancia asociada, por medio del osciloscopio, por lo que se conectará terminales entre la fuente de señal AC y la salida R_L .

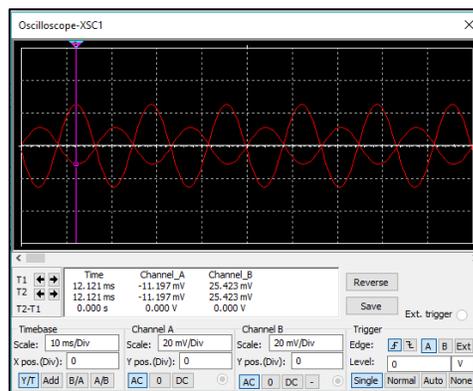
Figura 105. **Colocación de osciloscopio en amplificador en autopolarización**



Fuente: elaboración propia, empleando MultiSim 14.1.

Se compararán las dos señales por medio del osciloscopio:

Figura 106. **Comparación de entrada y salida de amplificador en autopolarización**



Fuente: MultiSim 14.1.

En la figura anterior se observa la amplificación de la señal de entrada y un desfase entre las dos señales, por lo que la ganancia es de valor negativo.

$$A_v = -2,249$$

Práctica propuesta: Encuentre el valor de R_d , el cual implicará una ganancia de $A_v = -3,55$, con la carga $100 \text{ k}\Omega$.

4.4.3. Funcionamiento como amplificador divisor de voltaje

Para el siguiente ejercicio, se necesitarán los siguientes componentes:

- Fuente de voltaje DC 10 V.
- Generador de señal AC 8 V_{rms}, 60KHz
- Resistores 10 M Ω , 270 k Ω , 10 k Ω , 3 k Ω y 2,5 k Ω
- Potenciómetro 5M Ω
- Capacitores 2x0,2 μ F y 20 μ F
- JFET 2N3821*
- Osciloscopio, multímetro

Antes de colocar los dispositivos, es necesario editar los valores del transistor, por medio de la herramienta EditModel, a modo de obtener los valores $V_p = -4 \text{ V}$, $I_{DSS} = 8 \text{ mA}$.

Figura 107. **Características de transistor para circuito amplificador en división de tensión**

```

+ (
+ VT0=-4 BETA=0.0005 LAMBDA=0.00225 RD=1 RS=1 CGS=4.627e-012
+ CGD=4e-012 PB=0.5 IS=1.813e-013 FC=0.5 KF=1.43e-017 AF=1 ALPHA=2.543e-006
+ BETATCE=-0.5 ISR=1.747e-012 M=0.3114 N=1 NR=2 VK=243.6 VTOTC=-0.0025
+ XII=3
+ )

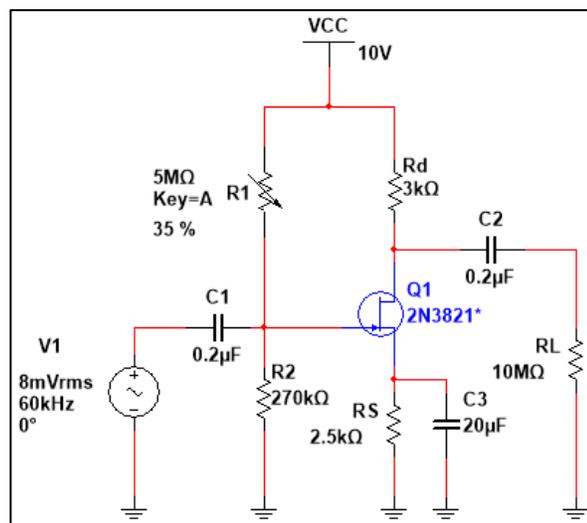
```

Fuente: MultiSim 14.1.

Paso 1

Con los dispositivos mencionados, realice el siguiente circuito tomando en cuenta la polaridad de las fuentes de tensión:

Figura 108. **Circuito por simular de amplificador en división de tensión**

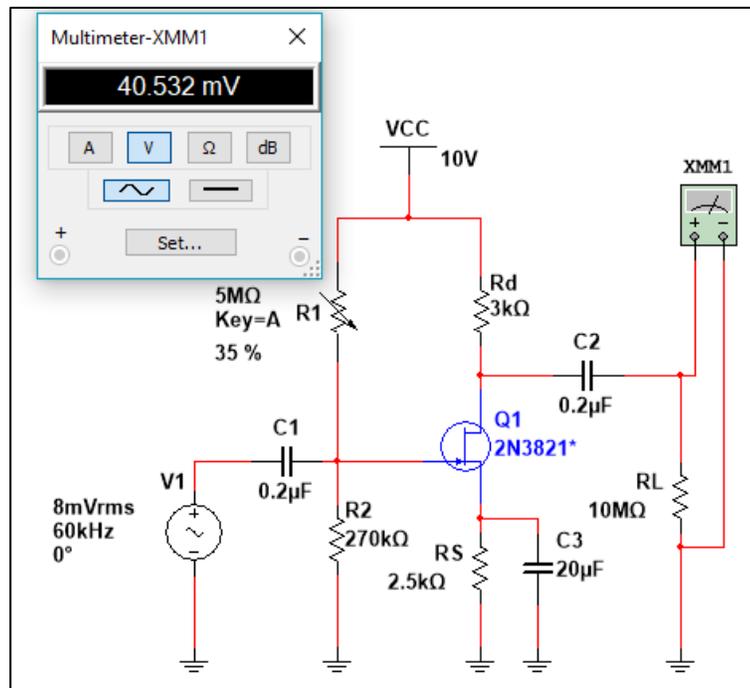


Fuente: elaboración propia, empleando MultiSim 14.1.

Paso 2

Luego de conectar el circuito anterior, se correrá la simulación y se tomará el valor de voltaje mostrado por el multímetro, lo cual será el siguiente:

Figura 109. **Medición de salida de circuito amplificador con división de tensión**



Fuente: MultiSim 14.1.

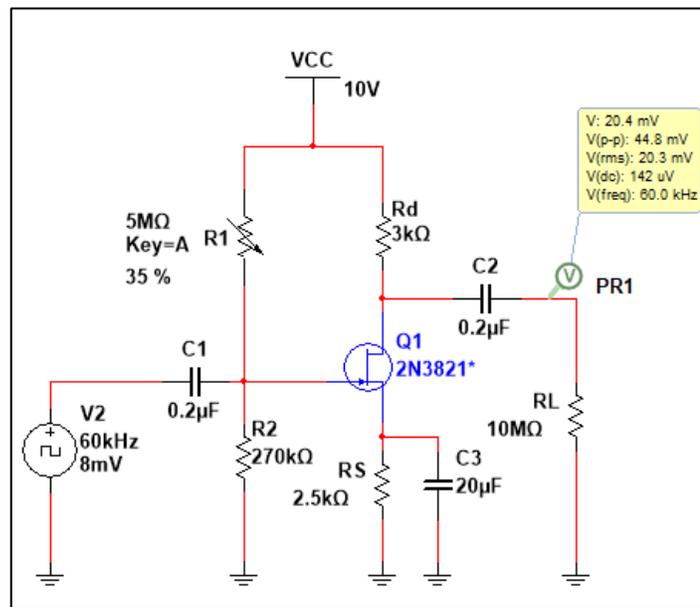
El valor anterior corresponde a valores RMS y con él es posible conocer el valor de ganancia del circuito, como se muestra a continuación:

$$A_v = \left| \frac{V_2}{V_1} \right| = \frac{40,532 \text{ mV}}{8 \text{ mV}} = 5,066$$

Paso 3

Resulta interesante la respuesta en la salida, puesto que cuando se cambia la forma de señal de entrada, esta tendrá una incidencia directa con los resultados. Para observar esto, se colocará un generador de señales cuadradas en la entrada, como se muestra:

Figura 110. **Medición de voltaje con señal cuadrada de amplificador en división de tensión**



Fuente: elaboración propia, empleando MultiSim 14.1.

Por medio de un osciloscopio se observan las siguientes diferencias entre la entrada y la salida.

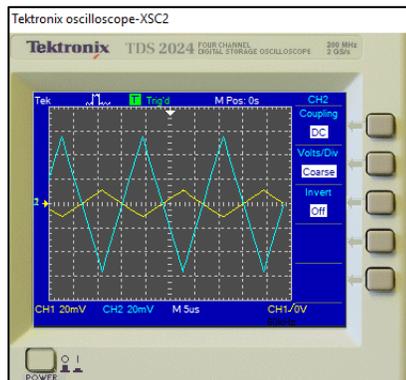
Figura 111. **Comparación de señal de entrada y salida de amplificador en división de tensión**



Fuente: MultiSim 14.1.

Asimismo, al cambiar la forma de onda de entrada, por una señal triangular, se obtendrá en la salida el siguiente comportamiento:

Figura 112. **Comparación con señal triangular de amplificador en división de voltaje**



Fuente: MultiSim 14.1

Como se puede observar, la configuración de división de tensión, igual que las otras configuraciones, amplifica la señal de entrada, conforme a la forma de onda. Asimismo, la diferencia de esta configuración radica en el voltaje de polarización CD, que se determina en la puerta por medio de la división de tensión, por lo que es posible, modificando los resistores R1 y R2, cambiar la ganancia asociada.

Práctica propuesta. Varíe el valor de resistencia en el potenciómetro R1 y observe el cambio por medio del osciloscopio. Cambiar la forma de onda de entrada y observe la forma de salida.

4.4.4. Funcionamiento como amplificador compuerta común

Para el siguiente ejercicio, se necesitarán los siguientes componentes:

- Fuente de voltaje DC 12 V
- Generador de señal AC 10 Vrms, 60Hz
- Resistores 3,6 k Ω y 1,1 k Ω
- Capacitores 2x10 μ F
- JFET 2N3821*
- Osciloscopio, multímetro

Antes de colocar los dispositivos, es necesario editar los valores del transistor, por medio de la herramienta *EditModel*, a modo de obtener los valores $V_p = -2,03$ V, $I_{DSS} = 2,2$ mA.

Figura 113. **Configuración de transistor para amplificador en compuerta común**

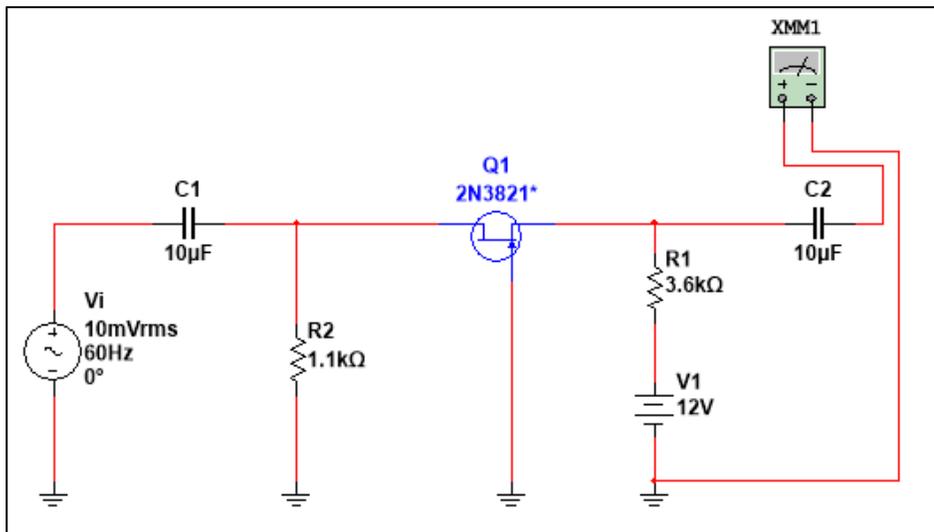
```
+ (  
+ VTO=-2.03 BETA=0.0004194 LAMBDA=0.00225 RD=1 RS=1 CGS=4.627e-012  
+ CGD=4e-012 PB=0.5 IS=1.813e-013 FC=0.5 KF=1.43e-017 AF=1 ALPHA=2.543e-006  
+ BETATCE=-0.5 ISR=1.747e-012 M=0.3114 N=1 NR=2 VK=243.6 VTOTC=-0.0025  
+ XTI=3  
+ )
```

Fuente: MultiSim 14.1.

Paso 1

Con los dispositivos mencionados, realizar el siguiente circuito tomando en cuenta la polaridad de las fuentes de tensión.

Figura 114. **Arreglo circuito amplificador en compuerta común**

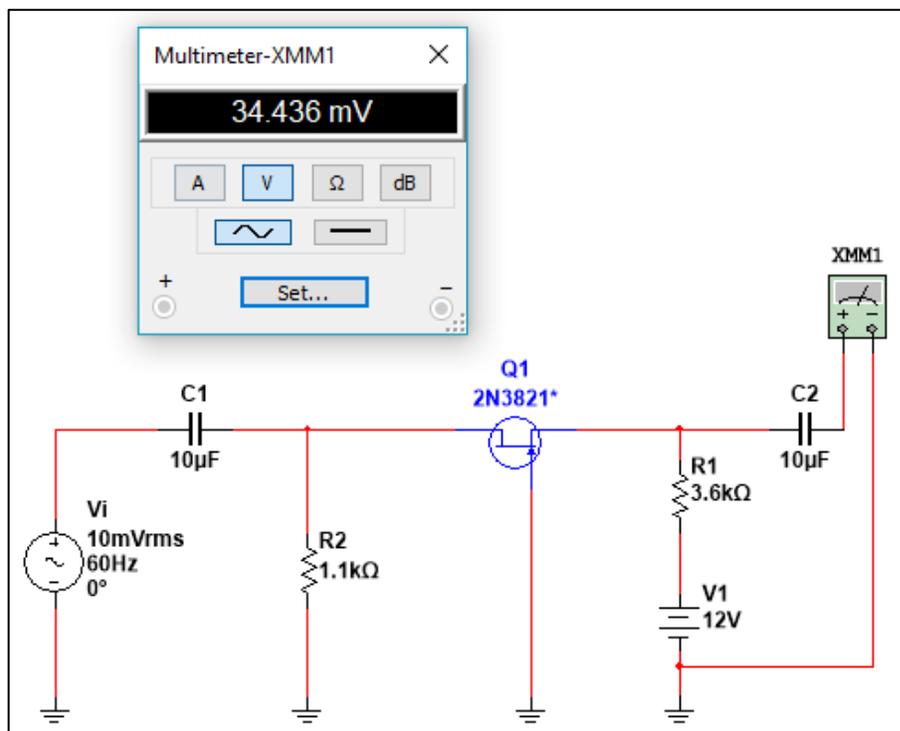


Fuente: MultiSim 14.1.

Paso 2

Luego de conectar el circuito anterior, se correrá la simulación y se tomará el valor de voltaje mostrado por el multímetro, lo cual será el siguiente.

Figura 115. **Medición de circuito amplificador en compuerta común**



Fuente: MultiSim 14.1.

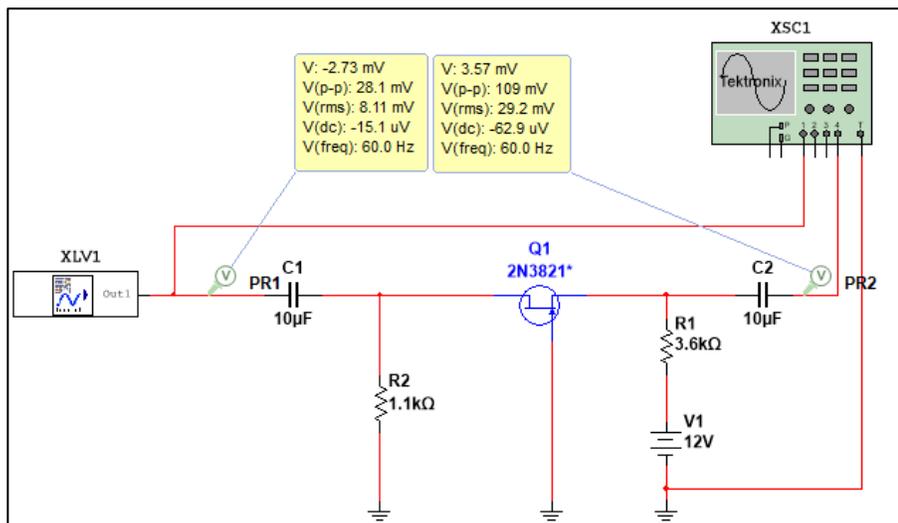
El valor anterior corresponde a valores RMS, con esto se puede conocer el valor de ganancia del circuito, como se muestra a continuación:

$$A_v = \left| \frac{V_2}{V_1} \right| = \frac{34,438 \text{ mV}}{10 \text{ mV}} = 3,4438$$

Paso 3

Al cambiar la forma de señal de entrada, esta tendrá una incidencia directa con los resultados. Para observar esto, se colocará un generador de señales, como se muestra:

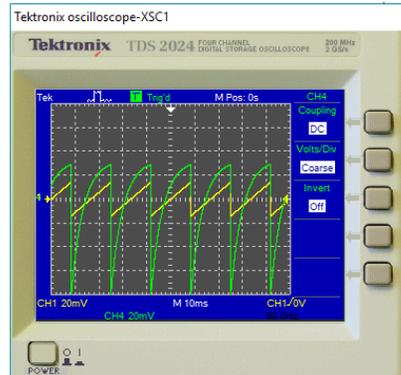
Figura 116. **Osciloscopio en circuito amplificador en compuerta común**



Fuente: elaboración propia, empleando MultiSim 14.1.

Por medio de un osciloscopio se observan las siguientes diferencias entre la entrada y la salida.

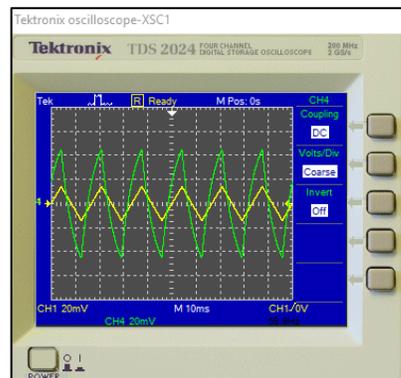
Figura 117. **Señal diente de sierra en circuito amplificador en compuerta común**



Fuente: MultiSim 14.1.

Asimismo, al cambiar la forma de onda de entrada, por una señal triangular, se obtendrá en la salida el siguiente comportamiento:

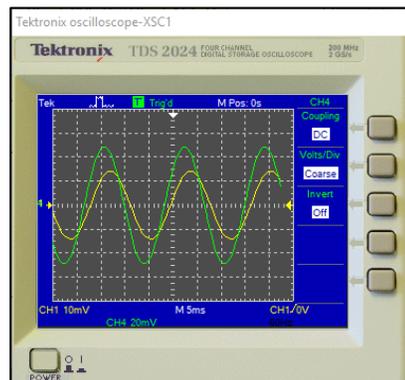
Figura 118. **Señal triangular en circuito amplificador en compuerta común**



Fuente: MultiSim 14.1.

Por último, se cambiará por una señal sinusoidal dando lo siguiente en el osciloscopio:

Figura 119. **Señal sinusoidal en circuito amplificador en compuerta común**



Fuente: MultiSim 14.1.

Se observa en las distintas gráficas proporcionadas por el osciloscopio que, a diferencia de las configuraciones anteriores, esta no tiene un desfase de 180° , sin embargo, se observa un pequeño desfase de alrededor de 1ms, entre ambas señales.

Práctica propuesta: Colocar una resistencia R_L en la salida del amplificador de valor $80\text{ k}\Omega$ y determinar si existe un desfase entre la señal de entrada y salida, así como la ganancia bajo carga.

4.4.5. Funcionamiento como amplificador fuente común

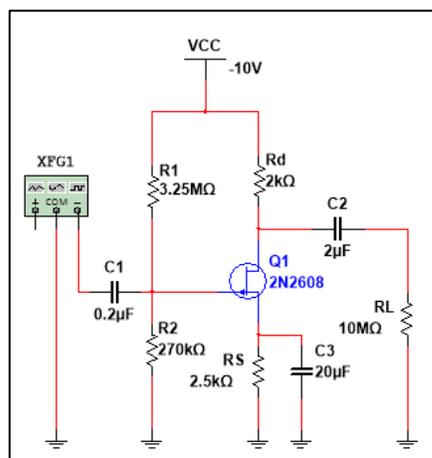
Para el siguiente ejercicio, se necesitarán los siguientes componentes:

- Fuente de voltaje DC -10 V
- Generador de señales
- Resistores 10 M Ω , 3,25 M Ω , 270 k Ω , 5k Ω , 2,5k Ω y 2k Ω
- Capacitores 0,2 μ F, 2 μ F y 20 μ F
- JFET 2N2608 canal P
- Osciloscopio, multímetro

Paso 1

Con los dispositivos mencionados, realizar el siguiente circuito tomando en cuenta la polaridad de las fuentes de tensión:

Figura 120. Arreglo de circuito en fuente común

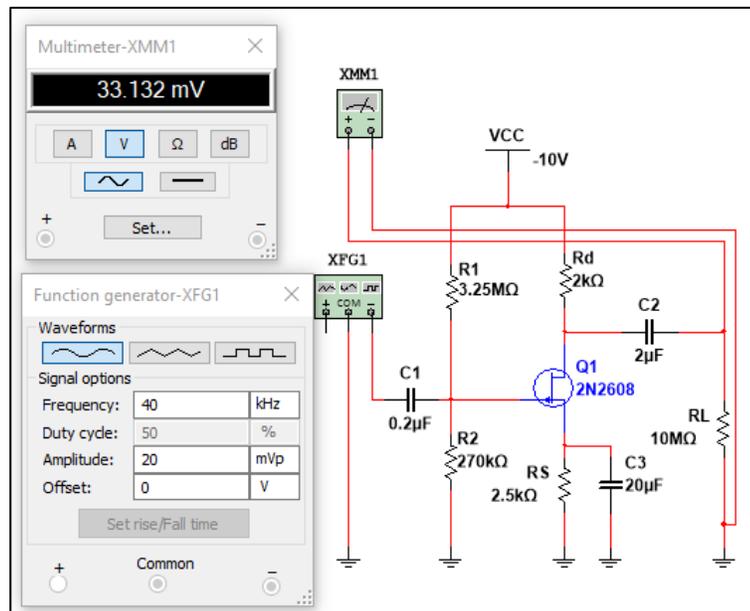


Fuente: elaboración propia, empleando MultiSim 14.1.

Paso 2

Luego de conectar el circuito anterior, se correrá la simulación y se tomará el valor de voltaje mostrado por el multímetro:

Figura 121. **Entrada y salida de voltaje circuito amplificador en fuente común**



Fuente: MultiSim 14.1.

El valor encontrado con el multímetro corresponde a un valor rms, por lo que se deberá conocer el valor rms, del generador al dividir el valor de la amplitud entre 1,4142. Con esto se conoce el valor de ganancia del circuito, como se muestra a continuación:

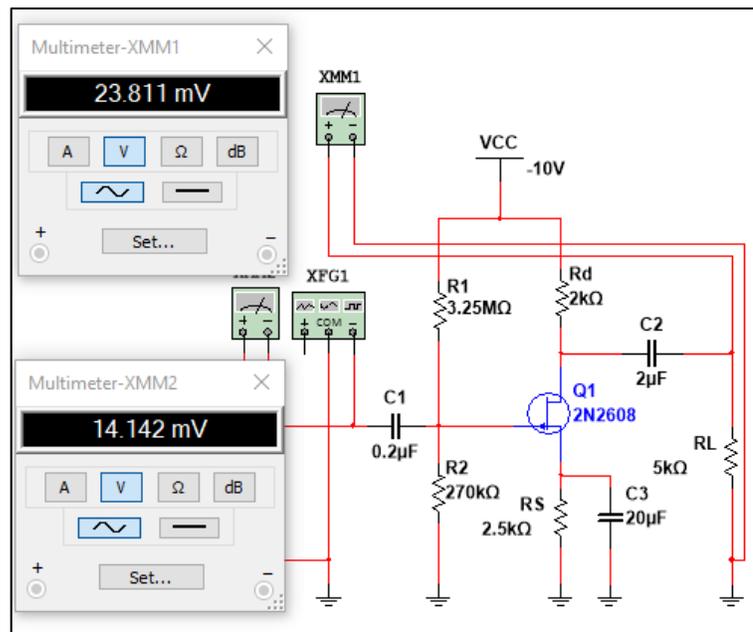
$$A_v = \left| \frac{V_2}{V_1} \right| = \frac{33,143 \text{ mV}}{14,142 \text{ mV}} = 2,343$$

Se observa un resistor de $10\text{ M}\Omega$ que simula un circuito abierto al tener un valor elevado de resistencia. Por ello, se procederá a observar los efectos de colocar una carga de $5\text{ k}\Omega$.

Paso 3

Colocar el resistor de valor $5\text{ k}\Omega$ para observar el valor de ganancia bajo carga:

Figura 122. **Medición de señales bajo carga de circuito amplificador en fuente común**



Fuente: elaboración propia, empleando MultiSim 14.1.

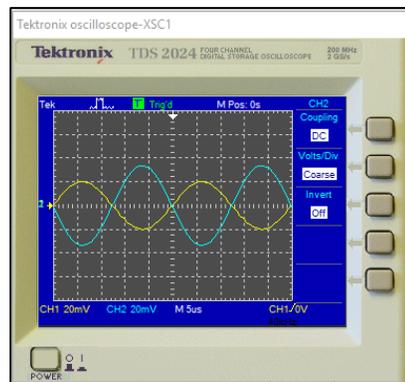
Con ello, es posible conocer el valor de ganancia del circuito, como se muestra a continuación:

$$A_v = \left| \frac{V_2}{V_1} \right| = \frac{23,811 \text{ mV}}{14,142 \text{ mV}} = 1,684$$

Paso 4

Por medio de un osciloscopio, será posible determinar el signo correcto del factor de ganancia, por lo que se deberá conectar en la salida de la carga y la entrada del circuito anterior y observar el desfase de ambas señales.

Figura 123. **Desfase entre señales de entrada y salida amplificador en fuente común**



Fuente: MultiSim 14.1.

Observando la gráfica mostrada en el osciloscopio, es posible determinar un desfase de 180° entre la señal de entrada CH1 y la señal de salida CH2, por lo que el valor de ganancia es el siguiente:

$$A_v = -1,684$$

Práctica propuesta. Colocando un potenciómetro en R_d , encuentre la mayor ganancia obtenible con la carga de $5 \text{ k}\Omega$.

5. PROPUESTAS DE EVALUACIONES CONCEPTUALES Y DE APLICACIÓN

A continuación, se presenta una serie de preguntas y ejercicios basados en los temas de los capítulos anteriores y constituyen una propuesta de evaluación del estudio de los transistores de efecto de campo.

5.1. Evaluación sobre descripción de transistores de efecto de campo

- ¿Qué significan las siglas FET?
 - Field Effect Transition
 - Field Efective Transistor
 - Field Effect Transistor

- Los FET deben su funcionamiento en respuesta a una señal de:
 - Corriente
 - Voltaje
 - Potencia

- Son las tres terminales de un FET
 - Dren, fuente y compuerta
 - Compuerta, entrada y salida
 - Emisor, base y colector

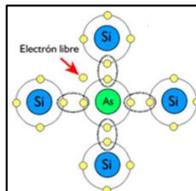
- Explique por qué los FET son llamados, también, unipolares
 - R, _____

- Por esta característica se prefiere un FET para circuitos de conmutación:
 - Alta impedancia de entrada
 - Alta ganancia para amplificación
 - Todas son correctas

- Material semiconductor fuertemente dopado con portadores positivos o huecos electrónicos.
 - Semiconductor tipo P
 - Semiconductor tipo N
 - Material trivalente

- En la ilustración se muestra un material semiconductor tipo ____

Figura 124. **Evaluación descripción de transistores de efecto de campo**



Fuente: LANDIN, Pedro. *Semiconductores intrínsecos y extrínsecos*
<http://pelandintecno.blogspot.com/2014/04/semiconductores-intrinsecos-y.html>. Consulta: marzo 2018.

- ¿Cómo es la polaridad de las fuentes para la operación normal de un JFET de canal N respecto a un JFET de canal P?
 - La polarización de las fuentes no importa
 - Debe ser positiva para un JFET canal n y negativa para un JFET canal p
 - Debe ser negativa para un JFET canal n y positiva para un JFET canal P

- En qué compuerta se da la mayor polarización inversa, en un JFET.
 - Drenado
 - Fuente
 - Compuerta

- Para un JFET, al darse la condición $V_{GS} = -V_p$, la corriente I_D será:
 - I_{DSS}
 - $I_D < 0 \text{ A}$
 - $I_D = 0 \text{ A}$

- En un JFET con la siguiente condición $V_{DS} \leq V_{GS} - V_{GSoff}$ se dice que el mismo se encuentra operando en la región:
 - Óhmica
 - Saturación
 - Lineal
 - Ruptura

- Son dos tipos de MOSFET básicos clasificados por su forma de construcción y operación:
 - Canal n y canal p
 - Mosfet tipo Empobrecimiento y Enriquecimiento
 - Alta ganancia y baja ganancia

- La forma de polarización en la compuerta de los MOSFET tipo empobrecimiento y enriquecimiento, pueden ser polarizados de forma:
 - Positiva
 - Negativa
 - Cero
 - Todas son correctas
 - Ninguna es correcta

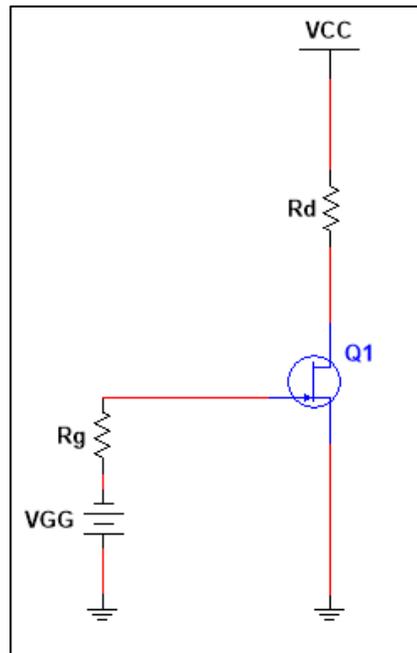
- Es la ecuación que describe el comportamiento de la corriente de drenado en la región de saturación de los JFET.
 - Ecuación de Shockley
 - Ecuación de Riemman
 - Ecuación de Fermat-Bossen
 - Ecuación de Euler

5.2. Evaluación sobre polarización DC del transistor

- Trace la curva definida por lo valores siguientes: $I_{DSS}=10\text{mA}$ y $V_p=-4\text{V}$ para un JFET canal N.

- Para un circuito conformado por un JFET se conoce los siguientes parámetros, $I_D = 10,7 \text{ mA}$, cuando en el voltaje entre la compuerta y la fuente es -1 V con $V_p = -8 \text{ V}$. Se sabe también que esta está trabajando en la región de saturación, Encuentre el valor de corriente de saturación.
- Para un circuito conformado por un JFET se conoce los siguientes parámetros $I_D = 10 \text{ mA}$, cuando en el voltaje entre la compuerta y la fuente es $-1,99 \text{ V}$ con $I_{DSS} = 15 \text{ mA}$. Se sabe también que esta está trabajando en la región de saturación, Encuentre el voltaje de estrangulamiento de canal.
- Trace la curva definida por lo valores siguientes: $I_{DSS} = 10 \text{ mA}$ y $V_p = -6 \text{ V}$ para un MOSFET tipo empobrecimiento canal N.
- Trace la curva definida por lo valores siguientes: $I_{D(\text{encendido})} = 5 \text{ mA}$ y $V_{GS(\text{encendido})} = 9 \text{ V}$ para un MOSFET tipo enriquecimiento canal N, con tensión de umbral definido en $2,55 \text{ V}$.
- Considere para la siguiente figura $I_{DSS} = 9 \text{ mA}$, $V_p = -1,76 \text{ V}$, $R_d = 2,2 \text{ k}\Omega$, $R_g = 1,2 \text{ M}\Omega$, $V_{GG} = 3 \text{ V}$ y $V_{CC} = 13 \text{ V}$.

Figura 125. Evaluación 6, polarización DC



Fuente: elaboración propia, empleando MultiSim 14

El valor de voltaje de polarización V_{GS} será:

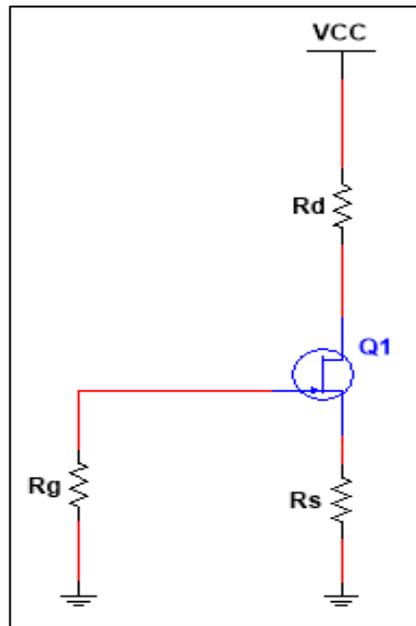
- 2,2 V
- 3 V
- 3 V

Con base en la figura 125 la corriente de drenado V_D es igual a:

- 1,73 V
- 3,17 V
- 2,23 V

- Considere para la siguiente figura $I_{DSS} = 11 \text{ mA}$, $V_p = -2,6 \text{ V}$, $R_d = 2\text{k}\Omega$, $R_g = 1,5 \text{ M}\Omega$, $R_s = 500 \Omega$ y $V_{CC} = 15 \text{ V}$.

Figura 126. Evaluación 7, polarización DC



Fuente: elaboración propia, empleando MultiSim 14

El valor de voltaje de polarización V_{GS} será:

- -1,32 V
- 1,40 V
- 5,22 V

Con base en la figura 126 la corriente de drenado I_D es igual a:

- 0 mA

- 2,01 mA
- 2,64 mA

Con base en la figura 126 la corriente de drenado V_{DS} es igual a:

- 1,32 V
- 8,37 V
- 9,7 V

Con base en la figura 126 la corriente de drenado V_D es igual a:

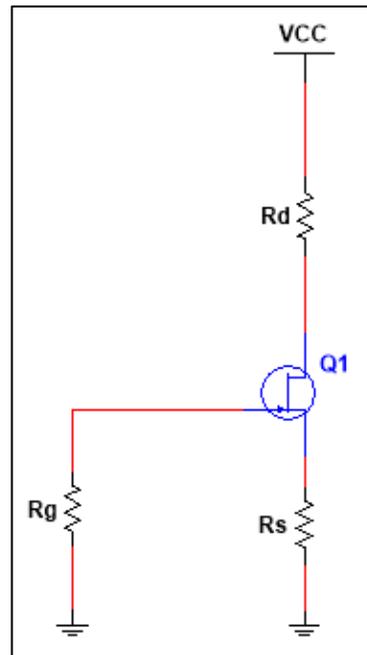
- 1,32 V
- 8,37 V
- 9,7 V

Con base en la figura 126 la corriente de drenado V_G es igual a:

- 1,32 V
- 3,22 V
- 0 V

- Considere para la siguiente figura $I_{DSS} = 5 \text{ mA}$, $V_p = -2,6 \text{ V}$, $R_d = 9 \text{ k}\Omega$, $R_g = 5 \text{ M}\Omega$, $R_s = 500 \text{ k}\Omega$ y $V_{CC} = 2 \text{ V}$.

Figura 127. Evaluación 8, polarización DC

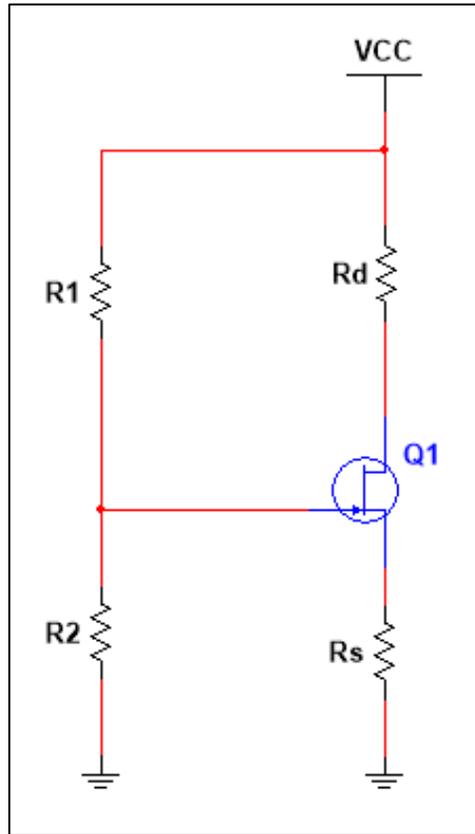


Fuente: elaboración propia, empleando MultiSim 14.1.

Con base en la figura anterior la corriente de drenado I_D es igual a:

- 0 mA
 - 2,01 mA
 - 2,64 mA
- Considere para la siguiente figura $I_{DSS} = 11 \text{ mA}$, $V_p = -2 \text{ V}$, $R_d = 3,3 \text{ k}\Omega$, $R_1 = 300 \text{ k}\Omega$, $R_2 = 800 \text{ k}\Omega$, $R_S = 800 \text{ k}\Omega$ y $V_{CC} = +18 \text{ V}$.

Figura 128. Evaluación 9, polarización DC



Fuente: elaboración propia, empleando MultiSim 14.1.

El valor de voltaje de polarización V_{GS} será:

- 3,42 V
- 0,82 V
- 2,22 V

Con base en la figura 128 la corriente de drenado I_D es igual a:

- 3,82 mA

- 9,01 mA
- 2,60 mA

Con base en la figura 128 la corriente de drenado V_{DS} es igual a:

- 1,32 V
- -0,34 V
- 9,7 V

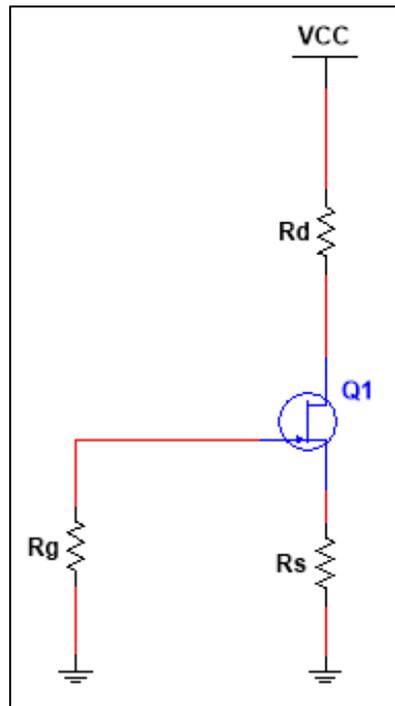
Con base en la figura 128 la corriente de drenado V_D es igual a:

- 1,32 V
- 8,37 V
- 5,39 V

Con base en la figura 128 la corriente de drenado V_G es igual a:

- 1,32 V
 - 4,91 V
 - 0,90 V
- Considere para la siguiente figura $I_{DSS} = 15 \text{ mA}$, $V_p = -6 \text{ V}$, $R_d = 1 \text{ k}\Omega$, $R_g = 11 \text{ M}\Omega$, $R_s = 900 \text{ k}\Omega$ y $V_{CC} = 14 \text{ V}$.

Figura 129. Evaluación 10, polarización DC



Fuente: Elaboración propia, empleando MultiSim 14

Con base en la figura, la corriente de drenado I_D es igual a:

- 1,10 mA
- 2,91 mA
- 3,46 mA

El valor de voltaje de polarización V_{GS} será:

- 3,42 V
- 3,11 V
- 2,22 V

Con base en la figura 129 la corriente de drenado V_{DS} es igual a:

- 7,41 V
- 0,34 V
- 9,7 V

Con base en la figura 129 la corriente de drenado V_D es igual a:

- 10,53 V
- 8,37 V
- 5,39 V

Con base en la figura 129 la corriente de drenado V_S es igual a:

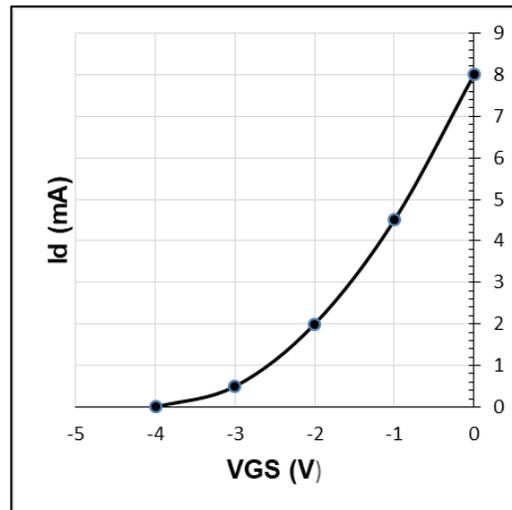
- 1,32 V
- 3,11 V
- 0,90 V

5.3. Evaluación sobre el análisis AC del transistor

- Calcule el valor g_{m0} para un JFET con los parámetros de corriente $IDSS=10$ mA y $V_p=-6,45$ V.
 - 3,90 mS
 - 0,68 mS
 - 3,10 mS
- Considere un JFET canal n, con $g_{m0} = 1,01$ mS e $IDSS=15$ mA, calcule el voltaje de estrangulamiento para el transistor.

- 7,58 V
 - -7,58 V
 - -15,5 V
- Considere un JFET canal p, con $g_{m0} = 1,01 \text{ mS}$ e $I_{DSS} = 15 \text{ mA}$, calcule el voltaje de estrangulamiento para el transistor.
 - 7,58 V
 - -7,58 V
 - -15,5 V
- Se tiene un JFET con $g_m = 7 \text{ mS}$ en $V_{GS} = -1,33 \text{ V}$, calcule el valor de I_{DSS} si $V_P = -3,55 \text{ V}$.
 - 14,21 mA
 - 28,44 mA
 - Ninguna es correcta
- Por medio del siguiente gráfico proceda a calcular lo siguiente:

Figura 130. Evaluación 5, análisis AC



Fuente: elaboración propia.

Calcular el valor de g_{m0}

- 2 mS
- 4 mS
- 2,87 mS
- Ninguna es correcta

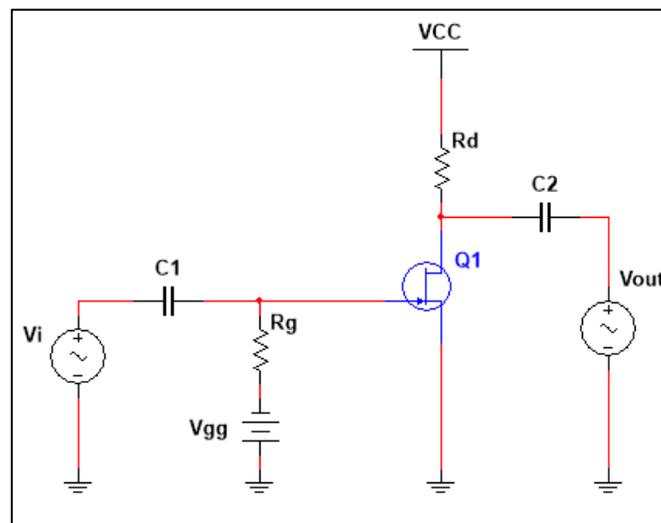
Determinar g_m por medio del gráfico en $V_{GS} = -1,5$ V

- 2 mS
- 2,5 mS
- 3,8 mS

5.4. Evaluación del transistor FET como amplificador

- Para el circuito siguiente, se tiene los siguientes valores $V_{GS} = -1\text{ V}$, $I_{DSS} = 11\text{ mA}$, $V_p = -4,5\text{ V}$, $r_d = 20\text{ k}\Omega$, $R_d = 2,2\text{ k}\Omega$ y $R_g = 15\text{ M}\Omega$

Figura 131. Evaluación 1, FET como amplificador



Fuente: elaboración propia,

El valor de impedancia de entrada Z_i es igual a:

- $11\text{ M}\Omega$
- $15\text{ M}\Omega$
- $10\text{ M}\Omega$

El valor de impedancia de salida Z_o es igual a:

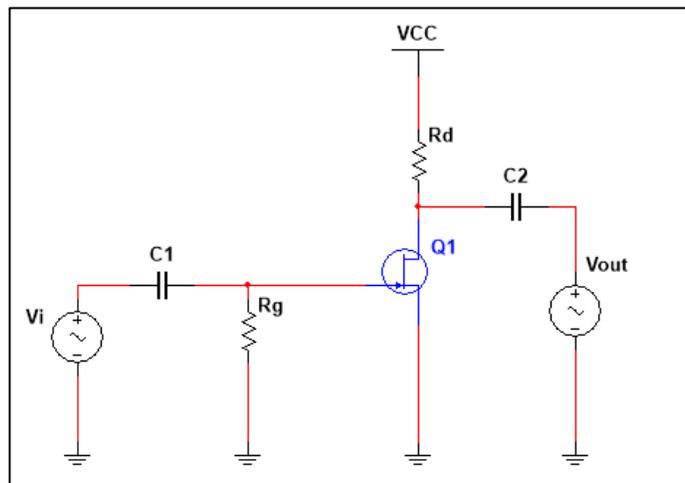
- $1,09\text{ k}\Omega$

- 1,98 k Ω
- 3,07 k Ω

El valor de ganancia A_v del circuito es igual a:

- 7,536
 - 1,879
 - -7,536
- Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v , si se cumple los siguientes valores $R_g = 2\text{ M}\Omega$, $I_{DSS} = 7\text{ mA}$, $V_p = -6\text{ V}$ y $y_{gs} = 20\ \mu\text{S}$.

Figura 132. Evaluación 2, FET como amplificador



Fuente: Elaboración propia, empleando MultiSim 14.1.

El valor de impedancia de entrada Z_i es igual a:

- 11 M Ω
- 1 M Ω
- 2 M Ω

El valor de impedancia de salida Z_o es igual a:

- 1,90 k Ω
- 1,98 k Ω
- 2,83 k Ω

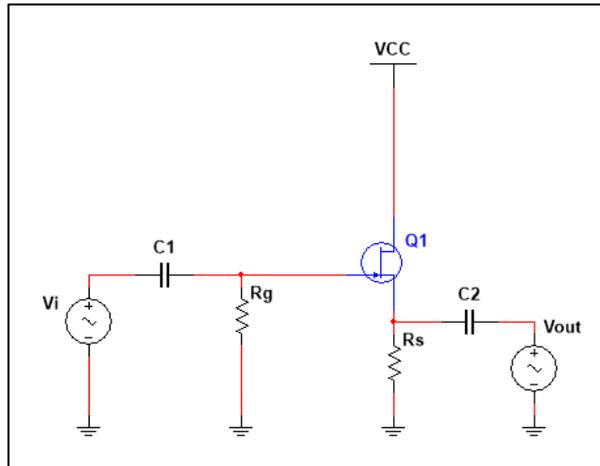
El valor de ganancia A_v del circuito es igual a:

- 7,5
- 6,60
- 7,9

Según los resultados, cómo es el desfase entre la señal de entrada y la señal de salida

- En fase
 - Desfase de 180°
 - Desfase de 90°
-
- Para el circuito siguiente, encuentre los valores de Z_i , Z_o , y A_v para el siguiente diagrama, si luego de un análisis se determina $V_{GS} = -2,86$ V e $I_D = 4,56$ mA, Con $I_{DSS} = 16$, $V_p = -4$, $Y_{gs} = 25 \mu S$, $R_s = 3,5$ k Ω .

Figura 133. **Evaluación 3, FET como amplificador**



Fuente: Elaboración propia, empleando MultiSim 14.1.

El valor de impedancia de entrada Z_i es igual a:

- 11 M Ω
- 1 M Ω
- 2 M Ω

El valor de impedancia de salida Z_o es igual a:

- 1,90 k Ω
- 0,39 k Ω
- 2,83 k Ω

El valor de ganancia A_v del circuito es igual a:

- 8,5

- -6,60
- 0,89

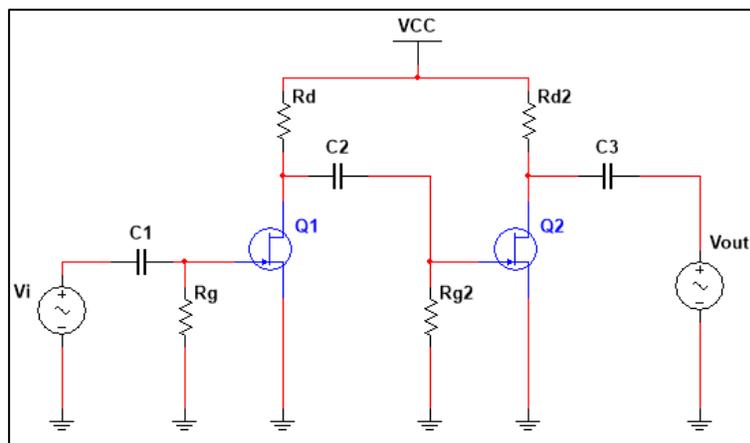
Según los resultados, cómo es el desfase entre la señal de entrada y la señal de salida

- En fase
- Desfase de 180°
- Desfase de 90°

5.5. Evaluación de amplificadores en multietapas

- Considere el siguiente circuito, en el cual se establece en la primera etapa una ganancia de $A_{v1} = -3,66$, además se tienen las siguientes condiciones $C1=C2=C3$; $Rg=Rg2$; $Rd=Rd2$.

Figura 134. Evaluación de amplificadores en multietapas



Fuente: Elaboración propia, empleando MultiSim 14.1.

Si la señal de entrada es igual a $y = 3 \sin(t)$ mV, en la señal de salida se tendrá un valor máximo de:

- 40,19 mV
- 10,98 mV
- 40,19 mV

Según el circuito mostrado, el período de la señal de salida será igual a:

- 2π
- π
- $\frac{\pi}{2}$
- No es posible determinarlo

Según el circuito mostrado, el desfase entre la señal de entrada y la de salida será igual a:

- 180°
- 90°
- 0°

CONCLUSIONES

1. Se realizó una guía para el estudio de la unidad tres del curso de Electrónica uno, el cual se enfoca en los transistores de efecto de campo, siendo una propuesta de desarrollo de contenido alternativa para el estudiante y catedrático, abarcando los contenidos actuales del capítulo tres del curso.
2. Se realizaron ejercicios con los conceptos teóricos relacionados con los transistores de efecto de campo y sus aplicaciones, para lo cual se empleó software especializado y así observar el comportamiento de los dispositivos bajo condiciones reales.
3. Se desarrolló una serie ejercicios dirigidos los cuales podrán ser utilizados como prácticas que el estudiante podrá realizar desde el programa de simulación Multisim, y así profundizar en cada uno de los conceptos y determinar el funcionamiento en aplicaciones tales como la amplificación con distintos métodos de polarización de los transistores de efecto de campo.
4. Con el fin de una retroalimentación para el estudiante, se propuso una serie de evaluaciones con selección múltiple, las cuales detectarán las fortalezas y sobre todo las debilidades en la asimilación de conceptos relacionados con el contenido del curso de transistores de efecto de campo.

5. Se desarrolló mediante el uso de tecnologías de la información y comunicación un sistema el cual el estudiante podrá aprender con las herramientas propuestas en el presente trabajo, los conceptos relacionados con los transistores de efecto de campo.

RECOMENDACIONES

1. Este material abarca los conceptos fundamentales de la unidad tres del curso de electrónica uno y podrá ser utilizado como material para el desarrollo completo de la unidad o bien como material de apoyo y herramienta de profundización.
2. El desarrollo de conceptos por medio de tecnologías de información y comunicación, aun cuando se cuente con material interactivo, este deberá tener un complemento de motivación personal por parte del estudiante, puesto que funcionará de manera óptima en el momento en el que el estudiante se interese por aprender.
3. Para la aplicación de cualquier circuito o aplicación con algún transistor de efecto de campo, es necesario conocer las características, tales como limitantes térmicas y de polarización y así determinar si este es el ideal para la aplicación que se desee realizar.
4. Para el desarrollo de las aplicaciones en el presente trabajo se debe considerar los fenómenos estudiados como aislados, por lo que no se consideraron fenómenos tales como humedad, salinidad, contaminación, etcétera, por lo que es importante saber sobre el sistema y condiciones en el que se aplicará el circuito.
5. Se debe conocer sobre la utilización de los distintos instrumentos tales como multímetro, osciloscopios, osciladores, entre otros. Por lo que el software utilizado es una herramienta oportuna para interactuar con

estos para luego utilizarlas en una aplicación en un laboratorio o bien en alguna otra circunstancia que conlleve su utilización.

BIBLIOGRAFÍA

1. FILIPPI, J. L. *Método para la Integración de TICS*. La Plata, Argentina: Universidad Nacional de la Plata, 2009. 121 p.
2. ANDRADE, Gilma Marely Maldonado. *Uso de las TIC como estrategia didáctica en el proceso enseñanza de la geografía*. San Pedro Sula Honduras: Universidad Pedagógica Nacional - Francisco Morazán, 2014. 194 p.
3. LÓPEZ, Virginia Eliana Pompeya. *"Bleanded Learning". La Importancia de la utilización de diferentes medios en el proceso educativo*. Buenos Aires, Argentina: Universidad Nacional de La Plata, Facultad de Informática, 2008. 160 p.
4. MILLMAN, Jacob. *Integrated Elecronics: Analog and Digital Circuits and Systems*. Tokio, Japón : McGraw-Hill Kogakusha, 1972. 911 p.
5. ZBAR, Paul B., MALVINO, Albert P. y MILLER, Michael A. *Prácticas de Electrónica*. México: Alfaomega, 2006. 400 p.
6. MALVINO, Albert y BATES, David. *Principios de Electrónica*. Madrid: McGraw-Hill / Latinoamérica, 2007. 985 p.
7. RODEN, Martin S., SAVANT, C. J. y CARPENTER, Gordon. *Diseño electrónico, circuitos y sistemas*. Madrid, España: Addison-Wesley Iberoamericana , 1992. 1052 p.

8. BOYLESTAD, Robert L. y NASHELSKY, Lois. *Electrónica: Teoría de Circuitos y Dispositivos Electrónicos*. México: Pearson Educación, 2009. 912 p.

9. FLOYD, Thomas. *Fundamentos de Sistemas Digitales*. México: Pearson Educación S.A., 2006. 1024 p.

APÉNDICES

A continuación, se presentan las portadas del material desarrollado en este trabajo.

Apéndice I. **Introducción**



Fuente: elaboración propia.

Apéndice II. **Desarrollo del tema 1**



Fuente: elaboración propia.

Apéndice III. Desarrollo del tema 2



Fuente: elaboración propia.

Apéndice IV. Desarrollo del tema 3



Fuente: elaboración propia.

Apéndice V. Desarrollo del tema 4



Fuente: elaboración propia.

Apéndice VI. Ejercicios



Fuente: elaboración propia.

